

請求の範囲

- [請求項1] 各々がメモリセルの集合であるブロックを複数有する複数のプレーンと、
- 第1動作と、前記第1動作よりも短い第2動作とを実行するシーケンサと、
- を備え、
- 前記シーケンサは、前記第1動作の実行を指示する第1コマンドセットを受信すると前記第1動作を実行し、前記第1動作を実行している間に前記第2動作の実行を指示する第2コマンドセットを受信すると、前記第1動作の対象であるブロックのアドレスと前記第2動作の対象であるブロックのアドレスとに基づいて、前記第1動作をサスペンドして前記第2動作を実行する、又は前記第1動作と並行して前記第2動作を実行する、半導体記憶装置。
- [請求項2] 第1及び第2ドライバモジュールを含む電圧生成回路をさらに備え、
- 、
- 前記複数のプレーンは、前記第1ドライバモジュールによって電源が供給される第1及び第2プレーンと、前記第2ドライバモジュールによって電源が供給される第3及び第4プレーンとを含み、
- 前記シーケンサは、前記第1プレーンに含まれたブロックを対象とした第1動作を実行している間において、
- 前記第1プレーンに含まれたブロックを対象とした第2コマンドセットを受信した場合、前記第1動作をサスペンドして前記第2動作を実行し、
- 前記第2プレーン、前記第3プレーン、及び前記第4プレーンのいずれかに含まれたブロックを対象とした第2コマンドセットを受信した場合、前記第1動作と並行して前記第2動作を実行する、
- 請求項1に記載の半導体記憶装置。
- [請求項3] 前記複数のプレーンは、前記第1ドライバモジュールによって電源

が供給され且つ前記第 1 プレーンと電源回路の一部を共有する第 5 プレーンをさらに含み、

前記シーケンサは、前記第 1 プレーンに含まれたブロックを対象とした第 1 動作を実行している間に、前記第 5 プレーンに含まれたブロックを対象とした第 2 コマンドセットを受信すると、前記第 1 動作をサスペンドして前記第 2 動作を実行する、

請求項 2 に記載の半導体記憶装置。

[請求項 4]

前記第 1 動作は消去動作であり、

前記第 2 動作は読み出し動作である、

請求項 2 に記載の半導体記憶装置。

[請求項 5]

前記第 1 動作を実行している間に前記第 2 コマンドセットを受信した場合に、前記シーケンサが前記第 2 動作を実行するタイミングは、前記第 2 コマンドセットを受信したタイミングに基づいて変化する、

請求項 4 に記載の半導体記憶装置。

[請求項 6]

前記複数のプレーンのそれぞれに設けられた複数のウェル線をさらに備え、

前記ブロックは、複数のストリングユニットを含み、

前記消去動作は、前記第 1 又は第 2 ドライバモジュールが選択されたブロックに対応するウェル線の電圧を第 1 電圧から消去電圧まで上昇させる昇圧期間と、前記第 1 又は第 2 ドライバモジュールが前記対応するウェル線に前記消去電圧を印加する消去期間と、前記第 1 又は第 2 ドライバモジュールが前記対応するウェル線の電圧を前記消去電圧から前記第 1 電圧に下降させる降圧期間と、前記シーケンサが前記ストリングユニット単位で消去ベリファイを実行する消去ベリファイ期間とを含み、

前記シーケンサが、前記第 1 動作を実行している間に前記第 2 コマンドセットを受信した場合に前記第 2 動作を実行するタイミングは、前記昇圧期間に前記第 2 コマンドセットを受信した場合と、前記消去

期間に前記第2コマンドセットを受信した場合と、前記降圧期間に前記第2コマンドセットを受信した場合と、前記消去ベリファイ期間に前記第2コマンドセットを受信した場合とで異なる、

請求項5に記載の半導体記憶装置。

[請求項7] 前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、前記シーケンサは、前記昇圧期間に前記第2プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると、前記対応するウェル線の昇圧を停止して前記第2動作を実行し、前記第2動作が終了した後に前記対応するウェル線の昇圧を再開する、
請求項6に記載の半導体記憶装置。

[請求項8] 前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、前記シーケンサは、前記昇圧期間に前記第2プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると、前記昇圧期間が終了したことに基づいて前記第2動作を開始する、
請求項6に記載の半導体記憶装置。

[請求項9] 前記シーケンサが前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、
前記第1ドライバモジュールは、前記消去期間において前記対応するウェル線に対して前記消去電圧をステップアップして印加し、
前記シーケンサは、前記消去期間に前記第2プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると、前記対応するウェル線に印加する消去電圧のステップアップを停止させて前記第2動作を実行し、前記第2動作が終了した後に前記消去電圧のステップアップを再開させる、
請求項6に記載の半導体記憶装置。

[請求項10] 前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、前記シーケンサは、前記消去期間に前記第2プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると

、前記消去期間が終了したことに基づいて前記第2動作を開始する、
請求項6に記載の半導体記憶装置。

[請求項11] 前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、前記シーケンサは、前記降圧期間に前記第2プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると、前記降圧期間が終了したことに基づいて、前記第2動作を開始する、
請求項6に記載の半導体記憶装置。

[請求項12] 前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、前記シーケンサは、前記消去ベリファイ期間に前記第2プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると、前記ストリングユニット単位の消去ベリファイにおける判定動作が終了したことに基づいて前記消去ベリファイをサスペンドして前記第2動作を開始し、前記第2動作が終了すると続くストリングユニットの消去ベリファイを再開する、
請求項6に記載の半導体記憶装置。

[請求項13] 前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、前記シーケンサは、前記消去期間に前記第1プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると、前記対応するウェル線の電圧を前記消去電圧から前記第1電圧に下降させて前記第2動作を開始する、
請求項6に記載の半導体記憶装置。

[請求項14] 前記第1ドライバモジュールは、前記第2動作が終了した後に、再び前記対応するウェル線の電圧を前記第1電圧から前記消去電圧に上昇させる、
請求項13に記載の半導体記憶装置。

[請求項15] 前記第1プレーンに含まれたブロックを対象とした第1動作を実行している場合に、前記シーケンサは、前記消去ベリファイ期間に前記

第1プレーンに含まれたブロックを対象とした第2コマンドセットを受信すると、前記ストリングユニット単位の消去ベリファイを中断して前記第2動作を開始し、前記第2動作が終了すると前記中断された前記ストリングユニットの消去ベリファイを始めから実行する、
請求項6に記載の半導体記憶装置。

[請求項16] 前記第2動作によって読み出されたデータを出力した後に、外部のメモリコントローラからの命令に依らずに前記第1動作を再開する、
請求項4に記載の半導体記憶装置。

[請求項17] 前記第2動作によって読み出されたデータを出力した後に、外部から受信したコマンドに基づいて前記第1動作を再開する、
請求項4に記載の半導体記憶装置。

[請求項18] 前記シーケンサは、前記第1コマンドセットを受信すると、前記半導体記憶装置をレディ状態からビジー状態に遷移させて前記第1動作を開始し、前記第1動作を開始した後に前記半導体記憶装置をビジー状態からレディ状態に遷移させて、レディ状態で前記第1動作を進行させる、
請求項1に記載の半導体記憶装置。

[請求項19] 前記シーケンサは、前記第1動作を実行している間に前記第2コマンドセットを受信すると、前記半導体記憶装置をレディ状態からビジー状態に遷移させて前記第2動作を開始し、前記第2動作が終了した後に前記半導体記憶装置をビジー状態からレディ状態に遷移させる、
請求項18に記載の半導体記憶装置。

[請求項20] 前記シーケンサは、前記第1動作を実行している間に前記第2コマンドセットを受信すると前記半導体記憶装置をレディ状態からビジー状態に遷移させ、

前記第2コマンドセットが第1コマンドを含む場合、前記第1動作が完了する前に前記第1動作をサスペンドして前記第2動作を開始し、前記第2動作が終了した後に前記半導体記憶装置をビジー状態から

レディ状態に遷移させ、

前記第2コマンドセットが前記第1コマンドと異なる第2コマンドを含む場合、前記第1動作を継続して、前記第1動作が完了した後に前記第2動作を開始し、前記第2動作が終了した後に前記半導体記憶装置をビジー状態からレディ状態に遷移させる、

請求項18に記載の半導体記憶装置。