

权利要求

1、一种数据采样电路，其中，包括：

第一采样模块，连接数据信号端、参考信号端，第一节点、第二节点，用于
5 响应于所述数据信号端以及所述参考信号端的信号并作用于所述第一节点以及所
述第二节点；

第二采样模块，连接所述第一节点、第二节点、第三节点、第四节点，用于
响应于所述第一节点以及所述第二节点的信号并作用于第三节点以及第四节点；

锁存模块，连接所述第三节点、所述第四节点、第一输出端、第二输出端，
10 用于根据所述第三节点、第四节点的信号，向所述第一输出端输入高电平信号、
向所述第二输出端输入低电平信号，或者向所述第一输出端输入低电平信号、向
所述第二输出端输入高电平信号；

判决反馈均衡模块，并联于所述第二采样模块，用于减小码间干扰。

2、根据权利要求1所述的数据采样电路，其中，所述采样电路还包括：

失调补偿模块，并联于所述第二采样模块，用于补偿所述第二采样模块的失
15 调电压。

3、根据权利要求1所述的数据采样电路，其中，

所述第一采样模块还连接第一时钟信号端，用于响应于所述第一时钟信号端
的信号以开启采样动作；

所述数据采样电路还包括：

20 复位模块，连接第一时钟信号端、第二时钟信号端、第一节点、第二节点、
第三节点、第四节点，第一输出端以及第二输出端，用于响应所述第一时钟信号
端的信号对所述第一节点和第二节点进行复位，以及响应所述第二时钟信号端
的信号对所述第三节点、第四节点，第一输出端、以及第二输出端进行复位。

4、根据权利要求1所述的数据采样电路，其中，所述第一采样模块包括：

25 第一P型晶体管，第一端与高电平信号端连接，控制端与第一时钟信号端连
接，第二端连接第五节点；

第二P型晶体管，第一端与所述第一P型晶体管的第二端连接，控制端与数
据信号端连接，第二端与所述第二节点连接；

30 第三P型晶体管，第一端与所述第一P型晶体管的第二端连接，控制端与所
述参考信号端连接，第二端与所述第一节点连接。

5、根据权利要求2所述的数据采样电路，其中，所述第二采样模块包括：

第四N型晶体管，第一端连接低电平信号端，控制端连接所述第二节点，第

二端连接所述第三节点；

第五 N 型晶体管，第一端连接所述低电平信号端，控制端连接所述第一节点，第二端连接所述第四节点。

6、根据权利要求 1 所述的数据采样电路，其中，所述锁存模块包括：

5 第六 P 型晶体管，第一端与高电平信号端连接，控制端与所述第二输出端连接，第二端所述第一输出端连接；

第七 N 型晶体管，第一端与所述第三节点连接，第二端与所述第一输出端连接，控制端与所述第二输出端连接；

10 第八 P 型晶体管，第一端与所述高电平信号端连接，控制端与所述第一输出端连接，第二端与所述第二输出端连接；

第九 N 型晶体管，第一端与所述第四节点连接，第二端与所述第二输出端连接，控制端与所述第一输出端连接。

7、根据权利要求 5 所述的数据采样电路，其中，所述判决反馈均衡模块包括：

15 第一判决反馈均衡模块，并联于所述第四 N 型晶体管的源端和漏端之间，用于补偿所述第四 N 型晶体管的参数；

第二判决反馈均衡模块，并联于所述第五 N 型晶体管的源端和漏端之间，用于补偿所述第五 N 型晶体管的参数；

其中，所述第一判决反馈均衡模块和第二判决反馈均衡模块受控于两个反向信号从而择一驱动。

20 8、根据权利要求 7 所述的数据采样电路，其中，所述第一判决反馈均衡模块包括：

多个第十 N 型晶体管，所述第十 N 型晶体管的第一端连接所述第三节点，控制端连接所述第二节点；

25 多个第十一晶体管，与所述第十 N 型晶体管一一对应设置，所述第十一晶体管的第一端连接所述第十 N 型晶体管的第二端，控制端分别连接不同的控制信号端；

多个第十二 N 型晶体管，与所述第十一晶体管一一对应设置，所述第十二 N 型晶体管的第一端连接所述第十一晶体管的第二端，控制端连接第一控制信号端，第二端连接所述低电平信号端。

30 9、根据权利要求 8 所述的数据采样电路，其中，所述第二判决反馈均衡模块包括：

多个第十三 N 型晶体管，所述第十三 N 型晶体管的第一端连接所述第四节点，

控制端连接所述第一节点；

多个第十四晶体管，与所述第十三 N 型晶体管一一对应设置，所述第十四晶体管的第一端连接所述第十三 N 型晶体管的第二端，控制端分别连接不同的控制信号端；

- 5 多个第十五 N 型晶体管，与所述第十四晶体管一一对应设置，所述第十五 N 型晶体管的第一端连接所述第十四晶体管的第二端，控制端连接第二控制信号端，第二端连接所述低电平信号端；

其中，所述第一控制信号端和所述第二控制信号端上的信号反向。

- 10 10、根据权利要求 8 所述的数据采样电路，其中，所述第十 N 型晶体管、所述第十一晶体管、所述第十二 N 型晶体管分别为两个。

11、根据权利要求 9 所述的数据采样电路，其中，所述第十三 N 型晶体管、所述第十四晶体管、所述第十五 N 型晶体管分别为两个。

12、根据权利要求 5 所述的数据采样电路，其中，所述失调补偿模块包括：

- 15 第一失调补偿模块，并联于所述第四 N 型晶体管的源端和漏端之间，用于补偿所述第四 N 型晶体管的参数；

第二失调补偿模块，并联于所述第五 N 型晶体管的源端和漏端之间，用于补偿所述第五 N 型晶体管的参数。

13、根据权利要求 12 所述的数据采样电路，其中，所述第一失调补偿模块包括：

- 20 多个第十六晶体管，所述第十六晶体管的第一端与所述低电平信号端连接，控制端分别连接不同的控制信号端；

多个第一电容，与所述第十六晶体管一一对应设置，所述第一电容连接于所述第十六晶体管第二端与所述第三节点之间。

- 25 14、根据权利要求 12 所述的数据采样电路，其中，所述第二失调补偿模块包括：

多个第十七晶体管，所述第十七晶体管的第一端与所述低电平信号端连接，控制端分别连接不同的控制信号端；

多个第二电容，与所述第十七晶体管一一对应设置，所述第二电容连接于所述第十七晶体管第二端与所述第三节点之间。

- 30 15、根据权利要求 3 所述的数据采样电路，其中，所述复位模块包括：

第十八 N 型晶体管，第一端与低电平信号端连接，第二端与所述第二节点连接，控制端与所述第一时钟信号端连接；

第十九 N 型晶体管，第一端与所述低电平信号端连接，第二端与所述第一节点连接，控制端与所述第一时钟信号端连接；

第二十 P 型晶体管，第一端与高电平信号端连接，第二端与所述第三节点连接，控制端与所述第二时钟信号端连接；

- 5 第二十一 P 型晶体管，第一端与所述高电平信号端连接，第二端与所述第一输出端连接，控制端与所述第二时钟信号端连接；

第二十二 P 型晶体管，第一端与所述高电平信号端连接，第二端与所述第二输出端连接，控制端与所述第二时钟信号端连接；

- 10 第二十三 P 型晶体管，第一端与所述高电平信号端连接，第二端与所述第四节点连接，控制端与所述第二时钟信号端连接。

16、一种数据采样装置，其中，包括多个级联的权利要求 1-15 任一项所述的数据采样电路，上一级所述数据采样电路的第一输出端连接相邻下一级数据采样电路的第一控制端，上一级所述数据采样电路的第二输出端连接相邻下一级数据采样电路的第二控制端；

- 15 最后一级所述数据采样电路的第一输出端连接第一级数据采样电路的第一控制端，最后一级所述数据采样电路的第二输出端连接第一级数据采样电路的第二控制端。

- 20 17、根据权利要求 16 所述的数据采样装置，其中，还包括多个锁存器，所述锁存器与所述数据采样电路一一对应设置，所述锁存器用于将所述数据采样电路第一输出端的数据锁存于第三输出端，将所述数据采样电路第二输出端的数据锁存于第四输出端。

18、根据权利要求 17 所述的数据采样装置，其中，所述锁存器包括：

第二十四 P 型晶体管，第一端连接高电平信号端，第二端连接所述第三输出端，控制端连接所述数据采样电路的第一输出端；

- 25 第二十五 P 型晶体管，第一端连接高电平信号端，第二端连接所述第三输出端，控制端连接所述第四输出端；

第二十六 P 型晶体管，第一端连接高电平信号端，第二端连接第四输出端，控制端连接第三输出端；

- 30 第二十七 P 型晶体管，第一端连接高电平信号端，第二端连接第四输出端，控制端连接所述数据采样电路的第二输出端；

第二十八 N 型晶体管，第一端连接低电平信号端，第二端连接第三输出端，控制端连接所述数据采样电路的第一输出端；

第二十九 N 型晶体管，第一端连接低电平信号端，第二端连接第三输出端，控制端连接第四输出端；

第三十 N 型晶体管，第一端连接低电平信号端，第二端连接第四输出端，控制端连接第三输出端；

- 5 第三十一 N 型晶体管，第一端连接低电平信号端，第二端连接第四输出端，控制端连接所述数据采样电路的第二输出端。

19、根据权利要求 16 所述的数据采样装置，其中，所述数据采样装置包括四个数据采样电路，所述数据采样装置还包括：

- 10 时钟电路，用于向四个数据采样电路的第一时钟信号端提供时钟采样信号，且相邻数据采样电路的第一时钟信号端上时钟采样信号的相位差为 90 度，且第一时钟信号端上时钟采样信号的周期为数据信号端上信号周期的 2 倍。