(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

PCT

(43) Date de la publication internationale
28 septembre 2006 (28.09.2006)

(10) Numéro de publication internationale
WO 2006/100301 A1

(51) Classification internationale des brevets :
H01L 21/762 (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2006/061012

(22) Date de dépôt international : 23 mars 2006 (23.03.2006)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0502923 24 mars 2005 (24.03.2005) FR

(71) Déposant *(pour tous les États désignés sauf US)* : **S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES** [FR/FR]; Parc Technologique des Fontaines, Chemin des Franques, F-38190 Bernin (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants *(pour US seulement)* : **LETERTRE, Fabrice** [FR/FR]; 33 quai Jongking, F-38000 Grenoble (FR). **GHYSELEN, Bruno** [FR/FR]; 58, rue Georges Maeder, F-38170 Seyssinet-Pariset (FR). **CAYREFOURCQ, Ian** [FR/FR]; 74, Chemin du Theys, F-38330 Saint Nazaire Les Eymes (FR).

(74) Mandataire : **CABINET REGIMBEAU**; 20, Rue de Chazelles, F-75847 Paris Cedex 17 (FR).

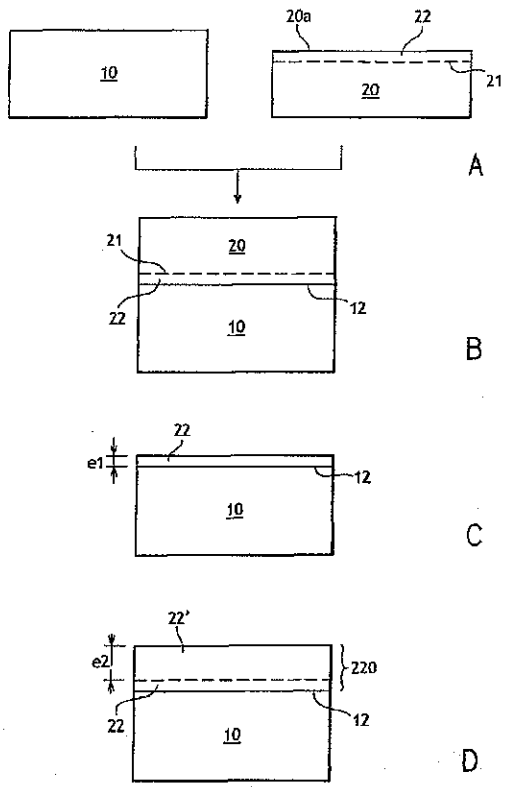
(81) États désignés *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY,

[Suite sur la page suivante]

WO 2006/100301 A1

(54) Title: METHOD OF PRODUCING A HETERO-STRUCTURE COMPRISING AT LEAST ONE THICK LAYER OF SEMI-CONDUCTOR MATERIAL

(54) Titre : PROCEDE DE FABRICATION D'UNE HETERO-STRUCTURE COMPORTANT AU MOINS UNE COUCHE EPAISSE DE MATERIAU SEMI-CONDUCTEUR



(57) Abstract: The invention relates to a method of producing a structure comprising at least one semiconductor material for use in microelectronics, optoelectronics, optics, etc. The inventive method comprises the following steps consisting in: equipping a support (10) which is made from a first material with a thin monocrystalline layer (22) of a second material which is different from the first, said layer being transferred to the support; and performing a pre-determined heat treatment such as at least to reinforce the bonding interface (12) between the thin layer and the support. The method is characterised in that the thickness (e1) of the thin layer is selected as a function of the difference between the thermal expansion coefficients of the first and second materials and as a function of the parameters of said pre-determined heat treatment, such that the stresses exerted by said treatment on the support/transferred thin layer assembly leave same intact. The invention is also characterised in that it comprises an additional step in which an additional thickness (22') of the second material in the monocrystalline state is deposited on the thin layer. The invention is suitable for the production of hetero-substrates comprising a thick useful layer.

(57) Abrégé : Un procédé de fabrication d'une structure comprenant au moins un matériau semi-conducteur pour des applications en micro-électronique, opto- électronique, optique, etc., comprend le transfert sur un support (10) en un premier matériau d'une couche mince monocristalline (22) en un second matériau différent du premier, ainsi qu'un traitement thermique prédéterminé réalisant au moins un renforcement d'une interface de collage (12) entre la couche mince et le support. Le procédé est

[Suite sur la page suivante]

MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) **États désignés** *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Déclaration en vertu de la règle 4.17 :

— *relative à la qualité d'inventeur (règle 4.17.iv))*

Publiée :

— *avec rapport de recherche internationale*

— *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

remarquable en ce que l'épaisseur (e1) de la couche mince est choisie en fonction de la différence entre les coefficients de dilatation thermique des premier et second matériaux et en fonction des paramètres dudit traitement thermique prédéterminé, de telle sorte que les contraintes exercées par ledit traitement thermique sur l'assemblage du support et de la couche mince transférée laisse ledit assemblage intact, et en ce qu'il comprend une étape supplémentaire de dépôt, sur la couche mince, d'une épaisseur supplémentaire (22') du second matériau à l'état monocristallin. Application à la fabrication d'hétéro-substrats à couche utile épaisse.