

半导体结构及其形成方法、激光熔丝的熔断方法

相关申请引用说明

本申请要求于 2020 年 03 月 13 日递交的中国专利申请号 202010174314.9，申请名为“半导体结构及其形成方法、激光熔丝的熔断方法”的优先权，其全部内容以引用的形式附录于此。

技术领域

本申请涉及半导体技术领域，尤其涉及一种半导体结构及其形成方法、激光熔丝的熔断方法。

背景技术

随着半导体工艺水平的改进以及集成电路复杂度的提高，芯片内器件数量不断增加，而单个元器件如晶体管或存储单元的失效，往往会导致整个集成电路的功能失效。

例如，采用半导体制程制造的 DRAM 芯片会不可避免的会产生缺陷的存储单元，而 DRAM 芯片上通常会形成有冗余存储单元，利用冗余存储单元去永久替换缺陷存储单元，即可修复 DRAM 芯片。常见的方法是在集成电路中形成一些可以熔断的连接线，也就是熔丝(fuse)结构，在芯片生产完成时，若其中有部分存储单元或电路出现功能问题，就可以通过选择性地熔断(或破坏)与缺陷电路相关的熔丝结构，同时激活冗余的存储单元以形成新的电路来替换，实现修复的目的。

激光熔丝是一种常用的熔丝结构，通过激光束熔断熔丝，使得电路结构发生变化。在熔断熔丝过程中，需要准确定位熔丝的位置。在芯片上会存在对准标记，通过激光器扫描对准标记从而在芯片上获得熔丝位置的指示。

而现有技术中，激光束经常会出现对准偏差，导致电路修复失败。

发明内容

本申请所要解决的技术问题是，提供一种半导体结构及其形成方法以及激

光熔丝的熔断方法，减少激光熔断过程中的激光对准偏差。

为了解决上述问题，本申请提供了一种半导体结构，包括：半导体衬底；位于所述半导体衬底上方的层间介质层以及位于所述层间介质层内的至少两层金属互连层；激光熔丝，位于底层金属互连层上方的任一金属互连层内；金属岛，位于所述激光熔丝下层的各金属互连层内，不同金属互连层内的金属岛之间通过导电接触孔连接，形成两条导电通路，所述激光熔丝通过导电接触孔串联所述两条导电通路；对准标记，与所述激光熔丝位于同一金属互连层内，作为对所述激光熔丝进行熔断时的激光对准的标记。

可选的，自半导体衬底向上至所述激光熔丝方向上，每一导电通路内，所述导电接触孔及所述金属岛沿平行于所述半导体衬底表面方向上的横截面的关键尺寸逐层增大。

可选的，任一层导电接触孔/金属岛在半导体衬底上的投影位于上层的导电接触孔/金属岛在半导体衬底上的投影内。

可选的，所述层间介质层内具有与所述金属岛的顶部表面齐平的第一阻挡层。

可选的，所述层间介质层内还具有位于所述第一阻挡层表面环绕导电接触孔底部的第二阻挡层。

可选的，所述激光熔丝和所述对准标记表面覆盖有保护层。

可选的，还包括：覆盖所述层间介质层的顶部介质层，所述顶部介质层内形成有位于所述激光熔丝与所述对准标记上方的熔断窗口，所述熔断窗口底部与所述激光熔丝、所述对准标记表面之间具有部分厚度的介质材料，作为所述激光熔丝和所述对准标记表面的所述保护层。

可选的，所述保护层包括氧化硅层、氮化硅层或氮氧化硅层中的至少一层。

可选的，所述保护层的厚度为 20nm~200nm。

可选的，所述激光熔丝与单个金属岛之间通过一个或两个以上的导电接触孔连接。

本申请的技术方案还提供一种半导体结构的形成方法，包括：提供半导体衬底；在所述半导体衬底上方形成层间介质层以及位于所述层间介质层内的至少两层金属互连层，包括：在底层金属互连层上方的任一金属互连层内形成激

光熔丝，以及位于所述激光熔丝下层的各金属互连层内的金属岛，不同金属互连层内的金属岛之间通过导电接触孔连接，形成两条导电通路，所述激光熔丝通过导电接触孔串联所述两条导电通路；还包括形成与所述激光熔丝位于同一金属互连层内的对准标记，所述对准标记作为对所述激光熔丝进行熔断时的激光对准的标记。

可选的，自半导体衬底向上至所述激光熔丝方向上，每一导电通路内，所述导电接触孔及所述金属岛沿平行于所述半导体衬底表面方向上的横截面的关键尺寸逐层增大。

可选的，任一层导电接触孔/金属岛在半导体衬底上的投影位于上层的导电接触孔/金属岛在半导体衬底上的投影内。

可选的，所述层间介质层内具有与所述金属岛的顶部表面齐平的第一阻挡层，作为形成位于上层的导电接触孔的通孔的刻蚀停止层；所述层间介质层内还具有位于所述第一阻挡层表面环绕导电接触孔底部设置的第二阻挡层。

可选的，还包括：形成覆盖所述层间介质层的顶部介质层；刻蚀所述顶部介质层，形成位于所述激光熔丝与所述对准标记上方的熔断窗口，所述熔断窗口底部与所述激光熔丝、所述对准标记表面之间具有部分厚度的介质材料，作为覆盖所述激光熔丝和所述对准标记表面的所述保护层。

可选的，在所述激光熔丝与单个金属岛之间形成一个或两个以上的导电接触孔。

本申请的技术方案还提供一种半导体结构内的激光熔丝的熔断方法，所述半导体结构如上述任一项所述，包括：利用所述对准标记将激光对准至熔断位置，采用激光对所述激光熔丝进行熔断，以使所述两个导电通路之间断路，其中，所述熔断过程中，将激光熔丝及下方的导电通路内的金属岛及导电接触孔均进行激光熔断。

本申请的半导体结构中，对准标记与激光熔丝形成于同一金属互连层内，用于激光熔断的熔断窗口不会将所述对准标记暴露，从而可以避免由于对准标记暴露而导致的形变等问题，避免或减少激光对准发生偏移。

进一步的，自半导体衬底向上至所述激光熔丝方向上，每一导电通路内，所述导电接触孔及所述金属岛沿平行于所述半导体衬底表面方向上的横截面

的关键尺寸逐层增大，使得任一层导电接触孔/金属岛在半导体衬底上的投影位于上层的导电接触孔/金属岛在半导体衬底上的投影内；熔断过程中，可以减少激光对准的难度，并且熔断过程中，各金属层之间不夹杂介质材料，能够降低需要的激光能量，从而降低功耗。

附图说明

为了更清楚地说明本申请实施例的技术方案，下面将对本申请实施例中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为本申请一实施例的一种激光熔丝结构的示意图；

图 2a 至图 2d 为本申请一实施例的半导体结构的结构示意图；

图 3a 至图 3c 为本申请一实施例的半导体结构的结构示意图；

图 4a 至图 4b 为本申请一实施例的半导体结构的结构示意图。

具体实施方式

为了使本申请的目的、技术手段及其效果更加清楚明确，以下将结合附图对本申请作进一步地阐述。应当理解，此处所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例，并不用于限定本申请。基于本申请中的实施例，本领域技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

如背景技术中所述，激光熔丝熔断过程中经常会出现激光对准偏移而导致熔丝熔断失败，使得电路修复失败的问题。发明人研究发现，出现激光对准偏差的原因，是由于对准标记由于被暴露在空气中发生腐蚀，而无法起到准确的标记作用，具体解释如下：

请参考图 1，为本申请一实施例的一种激光熔丝结构的示意图。

该半导体结构中，激光熔丝 101 位于半导体衬底上方的第一层金属互连层内，而对准标记 102 则位于第二层金属互连层内。第一金属互连层是半导体衬底（图中未示出）上方的层间介质层 120 表面或内部形成的底层金属互连层，通过导电接触（CT）121 直接连接至半导体衬底内形成的半导体器件。在第一

层金属互连层内形成激光熔丝，使得激光熔丝 101 与半导体器件之间的连接线路最短，电阻较低，在熔断后能够显著改变不同器件之间的连接电路，使得熔断编程效果较佳。

由于第一层金属互连层内的线宽要求通常较高，金属线排布密度较大，而由于对准的对准标记通常要求尺寸较大，才能够实现较高的对准效果，因此，通常会将对准标记 102 形成在第二层金属互连层内，或者还可以形成在更上层的金属互连层内。

为了对激光熔丝 101 进行激光熔断，需要在激光熔丝 101 表面形成熔断窗口 110，所述熔断窗口 110 底部需要停留在金属熔丝 101 上方，仅在金属熔丝 101 上方保留较小厚度的一层保护层 111。在形成熔断窗口 110 的同时，会暴露出第二层金属互连层内的对准标记 102 表面。在半导体先进制程工艺中，为了降低电阻，提高集成电路的计算效率，第二层金属互连层及以上的金属互连层均采用 Cu 制程，由于 Cu 暴露在空气中极易发生腐蚀，腐蚀严重时，会导致对准标记 102 图形会发生变形或不清晰，从而造成激光对准偏移。

发明人提出了一种新的半导体结构及其形成方法以及激光熔丝的熔断方法，来解决上述问题。下面结合附图对本申请的实施例做详细说明。

请参考图 2a 至图 2d，为本申请一实施例的半导体结构的形成过程的剖面侧视示意图。具体的，所述半导体结构内仅示出了激光熔丝结构阵列内的单个激光熔丝结构。

请参考图 2a，提供半导体衬底（图中未示出），所述半导体衬底表面形成有第一介质层 201，所述第一介质层 201 内形成有连接所述半导体衬底内半导体器件的导电插塞 2011。所述导电插塞 2011 的材料可以为钨、铜或银等金属材料。

请参考图 2b，在所述第一介质层 201 上形成第二介质层 202，以及位于所述第二介质层 202 内的金属岛 2021。所述金属岛 2021 可以采用单大马士革工艺形成。实际上，该步骤在所述第二介质层 202 内形成底层金属互连层，所述底层金属层用于通过所述导电插塞 2011 直接与半导体衬底内的器件形成电连接，所述金属岛 2021 为所述底层金属层的一部分，在第二介质层 202 的其他位置处，还形成有金属互连线等结构。所述底层金属层可以通过单大马士革工

艺形成,也可以通过形成覆盖所述第一介质层 201 的金属材料层后,对所述金属材料层进行图形化而形成所述底层金属互连层,然后再在所述第一介质层 201 上形成介质材料,并进行平坦化处理,形成表面与所述金属岛 2021 表面齐平第二介质层 202。所述金属岛 2021 的横截面可以为矩形、圆形、多边形等平面图形。

请参考图 2c,在所述第二介质层 202 表面形成阻挡层 2022 以及覆盖所述阻挡层 2022 的第三介质层 203;在所述第三介质层 203 内形成导电接触孔 2032 以及位于所述导电接触孔 2032 上的激光熔丝 2031。

所述导电接触孔 2032 底部贯穿所述阻挡层 2022 位于所述金属岛 2021 表面,连接所述金属岛 2021 和所述激光熔丝 2031,所述激光熔丝 2031 通过导电接触孔 2032 连接两个金属岛 2021,使得两个所述金属岛 2021 所在的两个导电通路之间连接。通过激光熔断所述激光熔丝 2031 即可断开所述两个导电通路。

所述激光熔丝 2031 位于底层金属互连层上方的第二层金属互连层内,所述第二金属互连层内还可以同时形成有其他金属互连线。该实施例中,在所述第二层金属互连层内还形成有对准标记 2033,所述对准标记 2033 用于标识激光熔丝 2031 的位置,用于在进行激光熔断的过程中,实现激光熔断位置的对准。

所述激光熔丝 2031 和所述导电接触孔 2031 可以通过双大马士革工艺形成,具体的,在所述第二介质层 203 内形成通孔及位于所述通孔上方的凹槽,然后填充所述通孔和凹槽,在通孔内形成所述导电接触孔 2031,在所述凹槽内形成激光熔丝 2031。所述对准标记可以通过单大马士革工艺形成。

所述激光熔丝 2031、导电接触孔 2032 以及所述对准标记 2033 可以采用钨、铜或银等金属材料。较佳的,在所述激光熔丝 2031、导电接触孔 2032 以及所述对准标记 2033 与所述第二介质层 203 之间还可以形成有金属阻挡层,以避免金属材料内原子的扩散。所述金属阻挡层的材料可以为 TiN、TaN 中的至少一种。

所述导电接触孔 2032 位于所述金属岛 2021 表面,横截面尺寸小于所述金属岛 2021 的顶部表面尺寸,所述阻挡层 2022 还覆盖部分所述金属岛 2021 的表面,可以避免所述金属岛 2021 的材料在所述金属岛 2021 与所述第二介质层

203 的接触面内发生电迁移或向所述第二介质层 203 内发生扩散。

在一些实施例中，所述阻挡层 2022 的材料可以为 SiN、SiON 或 SiCN 等，所述第一介质层 201、第二介质层 202 以及第三介质层 203 的材料可以为氧化硅、氮氧化硅、碳氧化硅等集成电路支撑中常用的层间介质层材料，或者还可以为无定型碳、多孔氧化硅等等低 K 介电材料。

该实施例中，所述导电接触孔 2032 和所述导电插塞 2011 在竖直方向上有重叠，图 2c 的剖面示意图内，同时示出了所述导电接触孔 2032 以及导电插塞 2011，以清楚的示意导电接触孔 2032、金属岛 2021 以及导电插塞 2011 形成的导电通路，但并不限制所述导电接触孔 2032 以及导电插塞 2011 在竖直方向上有重叠。在一些实施例中，由于布线规则的限制，所述导电接触孔 2032 和所述导电插塞 2011 的位置可能交错分布，使得所述导电接触孔 2032 以及导电插塞 2011 无法出现于同一个剖面示意图内。

在本申请的实施例中，导电接触孔均指用于连接上下层金属互连层内的垂直互连结构，所述导电插塞为连接第一层金属互连层与半导体衬底的垂直互连结构，所述导电接触孔和所述导电插塞通常为柱状，虽然两者的命名不同，但是均是指竖直的互连结构。

请参考图 3a，为另一实施例中，半导体结构的激光熔丝结构内各个部分在半导体衬底表面的投影示意图；同时参考图 3B，为所述激光熔丝结构的沿图 3a 中 A-A'方向的剖面示意图；图 3c 为所述激光熔丝结构沿图 3a 中 B-B'方向的剖面示意图。图 3a 至图 3c 中，仅示出了半导体结构中的激光熔丝及其连接的导电通路，省略了包围所述导电通路的层间介质层。

所述激光熔丝结构包括导电插塞 3011、金属岛 3021、导电接触孔 3032 以及激光熔丝 3031。所述导电接触孔 3032 与所述导电插塞 3011 在竖直方向上相互错开，无重叠。

请继续参考图 2d，依次形成覆盖所述第二介质层 203 的阻挡层 2041 以及位于所述阻挡层 2041 表面的第四介质层 204；刻蚀所述第四介质层 204，形成位于所述激光熔丝 2031 与所述对准标记 2033 上方的熔断窗口 2042，所述熔断窗口 2042 底部与所述激光熔丝 2031、所述对准标记 2033 表面之间具有部分厚度的介质材料，作为覆盖所述激光熔丝 2031 和所述对准标记 2033 表面的所述

保护层。当不需要对所述激光熔丝 2031 进行熔断时，所述保护层能够保护所述激光熔丝 2031 及所述对准标记 2033。当需要对所述激光熔丝 2031 进行熔断时，直接通过所述熔断窗口 2042 对激光熔丝 2031 进行熔断。

所述激光熔丝 2031 表面的保护层的厚度较小，使得所述保护层为透明状态，在进行激光熔断时，能够通过所述对准标记 2033 对所述激光熔丝 2031 进行对准。由于所述对准标记 2033 表面覆盖有保护层，能够避免所述对准标记 2033 被氧化或受到损伤而产生变形，从而能够避免激光熔断时，激光束发生偏移的问题。

该实施例中，所述保护层包括阻挡层 2041 和位于所述阻挡层 2041 上的刻蚀所述第四介质层 204 后剩余的部分厚度的介质层。

在其他实施例中，在形成熔断窗口 2042 的过程中，可以以所述阻挡层 2041 作为刻蚀停止层，使得所述激光熔丝 2031 以及对准标记 2033 上仅覆盖有阻挡层 2041 作为保护层。该实施例中，刻蚀所述第四介质层 204 的停止时机较容易控制，保护层的厚度仅由所述阻挡层 2041 的厚度决定。可以选择两种不同的材料作为阻挡层 2041 和第四介质层 204，使得刻蚀所述介质层 204 的过程中，对第四介质层 204 和阻挡层 2041 具有较高的刻蚀选择比。所述阻挡层 2041 还用于阻挡所述激光熔丝 2031 以及对准标记 2033 的材料向所述第四介质层 204 内扩散。在一些实施例中，所述阻挡层 2041 的材料可以为氮化硅、碳氮化硅等，所述第四介质层 204 的材料可以为氧化硅、氮氧化硅、碳氧化硅等集成电路支撑中常用的层间介质层材料，或者还可以为无定型碳、多孔氧化硅等等低 K 介电材料。

上述实施例中，所述第一介质层 201、第二介质层 202、第三介质层 203、第四介质层 204 以及阻挡层 2041、2022 均作为半导体衬底上方的层间介质层或层间介质层内的一部分，用于隔离各金属层及层间互连结构。

在本申请的上述实施例中，所述激光熔丝 2031 与单个金属岛 2021 之间仅通过单个导电接触孔 2032 进行连接；在其他实施例中，在所述激光熔丝以及金属岛面积较大的情况下，可以提高导电接触孔的数量，使得激光熔丝与单个金属岛之间通过两个或两个以上的导电接触孔进行连接，以降低激光熔丝与金属岛之间的连接电阻，当激光熔丝被熔断后，两个导电通路之间的电阻变化更

加显著。同样，也可以使得单个金属岛 2021 与下方的半导体衬底内的器件或者电路之间通过两个或两个以上的导电插塞进行连接，以降低连接电阻。

上述实施例中，激光熔丝形成于半导体衬底上方的第二层金属互连层内，金属岛形成于半导体衬底上方的第一层金属互连层内；而在其他实施例中，所述激光熔丝可以形成于所述半导体衬底上方的第二层或者第二层上方的任一层金属层内，激光熔丝层下方的多层金属层内均形成金属岛，通过导电接触孔形成上下串联的导电通路。只要对准标记与激光熔丝形成于同一金属层内，那么用于激光熔断的熔断窗口就不会将所述对准标记暴露，从而可以避免由于对准标记暴露而导致的形变等问题，避免或减少激光对准发生偏移。

在激光熔断过程中，如果仅仅是将所述激光熔丝熔断，熔断过程中产生的金属飞溅或设高温导致的金属扩散迁移，依然有可能使得所述激光熔丝连接的两个导电通路之间发生短路，尤其是，越来越多的采用多孔介电材料，作为各金属层间的介质层材料。为了能够使得所述激光熔丝连接的两个导电通路之间彻底断开，通常会将整个导电通路进行垂直熔断，将导电通路上的金属均进行激光熔断，使得金属在高温下彻底被汽化排出。虽然，上述实施例解决的激光对准偏移的问题，但是，将激光熔丝设置与第一层或更上层的金属互连层内，会导致激光熔丝与半导体衬底之间的距离增大，激光熔丝连接的导电通路上的导电接触孔、金属岛的数量增加，使得激光熔断需要消耗能量更大；进一步的，由于导电接触孔以及导电插塞的尺寸通常小于金属岛的尺寸，在竖直的激光熔断路径上，各层金属岛之间还存在介质层，而介质层需要消耗更多的激光能量。如于图 3b 所示的半导体结构，在导电接触孔之间，或者导电接触孔与导电插塞之间位置有偏移的情况下，单一竖直的激光熔断路径无法将导电通路上的金属完全熔断，还需要调整激光光束的位置，使得整个激光熔断过程消耗更多能量，操作也可能更为复杂。

为了进一步改进上述问题，发明人又提出了一种新的半导体结构及其形成方法。

请参考图 4a 至图 4b 为本申请另一实施例的半导体结构的形成过程的结构示意图。

请参考图 4a，提供半导体衬底（图中未示出），所述半导体衬底表面形成

有第一介质层 401；在所述第一介质层 401 上形成第二介质层 402、覆盖所述第二介质层 402 的第一阻挡层 4021，以及位于所述第二介质层 402 内的金属岛 4022，所述金属岛 4022 表面与所述第一阻挡层 4021 的表面齐平；然后，再在所述第一阻挡层 4021 及所述金属岛 4022 表面依次形成第二阻挡层 4031 和第三介质层 403 以及第一阻挡层 4032。

所述第一介质层 401 内形成有连接所述半导体衬底内半导体器件的导电插塞 4011。所述导电插塞 4011 的材料可以为钨、铜或银等金属材料。该实施例中，以形成一个激光熔丝结构作为示例，因此，所述第一介质层 401 以形成两个导电插塞 4011 作为示意，分别用于形成两路不同的导电通路。

所述金属岛 4022 可以采用单大马士革工艺形成，包括：形成所述第二介质层 402 和第一阻挡层 4021 后，刻蚀所述第一阻挡层 4021 和所述第二介质层 402 形成凹槽，在所述凹槽内填充金属材料并进行平坦化处理，形成所述金属岛 4022。实际上，该步骤同时用于在所述第二介质层 402 内形成底层金属互连层，所述底层金属层用于通过所述导电插塞 4011 直接与半导体衬底内的器件形成电连接，所述金属岛 4022 为所述底层金属层的一部分，在第二介质层 402 的其他位置处，还形成有金属互连线等结构。

所述第二阻挡层 4031 能够阻挡所述金属岛 4022 内的金属原子向上扩散至第三介质层 403。在其他实施例中，也可以不形成所述第二阻挡层 4031。

该实施例中，在平行于半导体衬底表面的方向上，所述金属岛 4022 横截面尺寸大于所述导电插塞 4011 的横截面尺寸，使得所述导电插塞 4011 在半导体衬底表面的投影位于所述金属岛 4022 在半导体衬底上的投影内。

请参考图 4b，依次形成覆盖所述第一阻挡层 4021 以及金属岛 4022 表面的第二阻挡层 4031 以及第三介质层 403；在所述第三介质层 403 内形成导电接触孔 4033 以及位于所述导电接触孔 4033 上方的激光熔丝 4032。所述激光熔丝 4032 两端分别与所述导电接触孔 4033 连接，通过所述导电接触孔 4033 连接至下方的金属岛 4022。

具体的，可以采用双大马士革工艺，形成所述导电接触孔 4033 以及所述激光熔丝 4032。所述导电接触孔 4033 的横截面尺寸大于所述金属岛 4022 的尺寸，使得所述金属岛 4022 在半导体衬底表面的投影位于所述导电接触孔 4033

在半导体衬底表面的投影内。

由于所述导电接触孔 4033 的尺寸大于所述金属岛 4022 的尺寸，在刻蚀形成用于形成所述导电接触孔 4033 的通孔过程中，以所述第一阻挡层 4021 作为刻蚀阻挡层，及时停止刻蚀的进程，避免对所述第二介质层 402 造成过刻蚀。所述第一阻挡层 4021 和所述第二阻挡层 4031 分别环绕所述金属岛 4022 的顶部以及所述导电接触孔 4033 的底部设置，避免所述金属岛 4022 和所述导电接触孔 4033 在所述第二介质层 402 和所述第三介质层 403 的界面上发生电迁移或扩散问题。

所述第一阻挡层 4021、4032 和所述第二阻挡层 4031 采用不同的材料，使得所述第二阻挡层 4031 和所述第一阻挡层 4021 之间具有较高的刻蚀选择比。较佳的，所述第一阻挡层 4021 的材料可以为 SiN、SiON 或 SiCN 等，所述第二阻挡层 4031 的材料可以为 SiN、SiON 或 SiCN 等。

所述激光熔丝 4033 位于半导体衬底上方的第二层金属互连层内，本申请的实施例中，还包括形成与所述激光熔丝 4033 位于同一层内的对准标记 4034。

在其他实施例中，所述激光熔丝还可以位于第三层或者更上层的金属互连层内。

自半导体衬底向上至所述激光熔丝方向上，每一导电通路内的导电连接结构包括导电插塞、金属岛、导电接触孔，各导电连接结构沿平行于所述半导体衬底表面方向上的横截面的关键尺寸逐层增大，使得下层的导电连接结构在半导体衬底上的投影位于上层导电连接结构在半导体衬底上的投影内，例如，该实施例中，任一层导电接触孔/金属岛在半导体衬底上的投影位于上层的导电接触孔/金属岛在半导体衬底上的投影内。所述关键尺寸 (Critical Dimension) 为所述导电连接结构的横截面的最小特征尺寸，例如导电连接结构的横截面为圆形时，所述关键尺寸为横截面的直径；若所述横截面为矩形时，则所述关键尺寸为图形的宽度。如图 4b 所示，自底部向上，所述导电插塞 4011、金属岛 4022、导电接触部 4033 的横截面尺寸越来越大。

后续还可以包括形成覆盖所述激光熔丝 4032、对准标记 4034 以及第三介质层 403 的保护层，所述保护层的形成方法包括：形成覆盖所述第三介质层 403 的顶部介质层；刻蚀所述顶部介质层，形成位于所述激光熔丝 4032 与所述对

准标记 4034 上方的熔断窗口，所述熔断窗口底部与所述激光熔丝 4032、所述对准标记 4034 表面之间具有部分厚度的介质材料，作为覆盖所述激光熔丝 4032 和所述对准标记 4034 表面的所述保护层。

上述实施例中，由于导电通路内，各导电连接结构，例如导电插塞、金属岛、导电接触孔的尺寸自底部向上逐步增大，使得在导电通路上，各个导电连接结构之间相互重叠，在竖直方向上，全部为金属材料，熔断过程中，可以减少激光对准的难度，并且熔断过程中，各金属层之间不夹杂介质材料，能够降低需要的激光能量，从而降低功耗。

本申请的实施例还提供一种半导体结构，包括：半导体衬底；位于所述半导体衬底上方的层间介质层以及位于所述层间介质层内的至少两层金属互连层；激光熔丝，位于底层金属互连层上方的任一金属互连层内，金属岛，位于所述激光熔丝下层的各金属互连层内，不同金属互连层内的金属岛之间通过导电接触孔连接，形成两条导电通路，所述激光熔丝通过导电接触孔串联所述两条导电通路；对准标记，与所述激光熔丝位于同一金属互连层内，作为对所述激光熔丝进行熔断时的激光对准的标记。

由于所述对准标记与所述激光熔丝位于同一金属互连层内，因此在所述激光熔丝和对准标记上方形成的熔断窗口底部的保护层可以同时覆盖所述激光熔丝和对准标记，避免对准标记暴露，被氧化或受到损伤。

请参考图 2d，为本申请一实施例的半导体结构的剖面结构示意图。

该实施例中，所述半导体结构包括：半导体衬底（图中未示出），所述半导体衬底表面形成有第一介质层 201，所述第一介质层 201 内形成有连接所述半导体衬底内半导体器件的导电插塞 2011。所述第一介质层 201 上形成有第二介质层 202，以及位于所述第二介质层 202 内的金属岛 2021，所述金属岛 2021 与所述导电插塞 2011 连接；所述第二介质层 202 表面形成有阻挡层 2022 以及覆盖所述阻挡层 2022 的第三介质层 203；在所述第三介质层 203 内形成有导电接触孔 2032 以及位于所述导电接触孔 2032 上的激光熔丝 2031，所述导电接触孔 2032 底部贯穿所述阻挡层 2022 位于所述金属岛 2021 表面，连接所述金属岛 2021 和所述激光熔丝 2031，所述激光熔丝 2031 通过导电接触孔 2032 连接两个金属岛 2021，使得两个所述金属岛 2021 所在的两个导电通路之间连接；

覆盖所述第二介质层 203 表面的阻挡层 2041 以及位于所述阻挡层 2041 表面的第四介质层 204，位于所述激光熔丝 2031 与所述对准标记 2033 上方的熔断窗口 2042，所述熔断窗口 2042 底部与所述激光熔丝 2031、所述对准标记 2033 表面之间具有部分厚度的介质材料，作为覆盖所述激光熔丝 2031 和所述对准标记 2033 表面的所述保护层。当不需要对所述激光熔丝 2031 进行熔断时，所述保护层能够保护所述激光熔丝 2031 及所述对准标记 2033。当需要对所述激光熔丝 2031 进行熔断时，直接通过所述熔断窗口 2042 对激光熔丝 2031 进行熔断。

该实施例中，所述金属岛 2021 位于半导体衬底表面的底层金属互连层内，所述激光熔丝 2031 和对准标记 2033 位于所述底层金属互连层上方的第二层金属互连层内。

在其他实施例中，所述激光熔丝还可以形成于第三层或者第三层以上的任一层金属互连层内，所述激光熔丝下方通过多层金属岛以及层间的导电接触部连接至半导体衬底内的器件或电路。

图 2d 所示的实施例中，所述导电插塞 2011 与所述导电接触孔 2032 在垂直于半导体衬底表面方向上有重叠；在其他实施例中，所述导电插塞与其上方的导电接触孔或者不同层的导电接触部之间，在竖直方向上也可以交错分布。请参考图 3b，导电插塞 3011 与所述导电接触孔 3032 在竖直方向上相互错开。

请继续参考图 2d，熔断窗口 2042 底部的保护层可以包括氧化硅层、氮化硅层或氮氧化硅层中的至少一层。所述保护层的厚度可以为 20nm~200nm。

该实施例中，所述激光熔丝 2031 与单个金属岛 2021 之间仅通过单个导电接触孔 2032 进行连接；在其他实施例中，在所述激光熔丝以及金属岛面积较大的情况下，可以提高导电接触孔的数量，使得激光熔丝与单个金属岛之间通过两个或两个以上的导电接触孔进行连接，以降低激光熔丝与金属岛之间的连接电阻，当激光熔丝被熔断后，两个导电通路之间的电阻变化更加显著。同样，也可以使得单个金属岛 2021 与下方的半导体衬底内的器件或者电路之间通过两个或两个以上的导电插塞进行连接，以降低连接电阻。

请参考图 4b，为本申请另一实施例的半导体结构的示意图。

该实施例中，所述半导体结构包括：半导体衬底（图中未示出），所述半导体衬底表面形成有第一介质层 401；在所述第一介质层 401 上形成有第二介质层 402、覆盖所述第二介质层 402 的第一阻挡层 4021，以及位于所述第二介质层 402 内的金属岛 4022，所述金属岛 4022 表面与所述第一阻挡层 4021 的表面齐平；覆盖所述第一阻挡层 4021 及所述金属岛 4022 表面的第二阻挡层 4031、位于所述第二阻挡层 4031 表面的第三介质层 403 以及位于所述第三介质层 403 表面的第一阻挡层 4032；覆盖所述第一阻挡层 4021 以及金属岛 4022 表面的第二阻挡层 4031 和位于所述第二阻挡层 4031 表面的第三介质层 403；位于所述第三介质层 403 内的导电接触孔 4033 以及位于所述导电接触孔 4033 上方的激光熔丝 4032。所述激光熔丝 4032 两端分别与所述导电接触孔 4033 连接，通过所述导电接触孔 4033 连接至下方的金属岛 4022。

所述第一介质层 401 内形成有连接所述半导体衬底内半导体器件的导电插塞 4011。所述导电插塞 4011 的材料可以为钨、铜或银等金属材料。该实施例中，以形成一个激光熔丝结构作为示例，因此，所述第一介质层 401 以形成有两个导电插塞 4011 作为示意，分别用于形成两路不同的导电通路。

所述金属岛 4022 位于底层金属层内，用于通过所述导电插塞 4011 直接与半导体衬底内的器件形成电连接，所述金属岛 4022 为所述底层金属层的一部分，在第二介质层 402 的其他位置处，还形成有金属互连线等结构。

所述第二阻挡层 4031 能够阻挡所述金属岛 4022 内的金属原子向上扩散至第三介质层 403。在其他实施例中，也可以没有所述第二阻挡层 4031。

该实施例中，在平行于半导体衬底表面的方向上，所述金属岛 4022 横截面尺寸大于所述导电插塞 4011 的横截面尺寸，使得所述导电插塞 4011 在半导体衬底表面的投影位于所述金属岛 4022 在半导体衬底上的投影内。

所述导电接触孔 4033 的横截面尺寸大于所述金属岛 4022 的尺寸，使得所述金属岛 4022 在半导体衬底表面的投影位于所述导电接触孔 4033 在半导体衬底表面的投影内。

由于所述导电接触孔 4033 的尺寸大于所述金属岛 4022 的尺寸，在刻蚀形成用于形成所述导电接触孔 4033 的通孔过程中，以所述第一阻挡层 4021 作为刻蚀阻挡层，及时停止刻蚀的进程，避免对所述第二介质层 402 造成过刻蚀。

所述第一阻挡层 4021 和所述第二阻挡层 4031 分别环绕所述金属岛 4022 的顶部以及所述导电接触孔 4033 的底部设置，避免所述金属岛 4022 和所述导电接触孔 4033 在所述第二介质层 402 和所述第三介质层 403 的界面上发生电迁移或扩散问题。

所述激光熔丝 4033 位于半导体衬底上方的第二层金属互连层内，所述对准标记 4034 与所述激光熔丝 4033 位于同一层金属互连层内。

在其他实施例中，所述激光熔丝和对准标记还可以位于第三层或者更上层的金属互连层内。

自半导体衬底向上至所述激光熔丝方向上，每一导电通路内，所述导电接触孔及所述金属岛沿平行于所述半导体衬底表面方向上的横截面的关键尺寸逐层增大，使得任一层导电接触孔/金属岛在半导体衬底上的投影位于上层的导电接触孔/金属岛在半导体衬底上的投影内。

所述半导体结构还可以包括覆盖所述激光熔丝 4032、对准标记 4034 以及第三介质层 403 的保护层，所述保护层上方为熔断窗口。

由于上述半导体结构的导电通路内，各导电连接结构，例如导电插塞、金属岛、导电接触孔的尺寸自底部向上逐步增大，使得在导电通路上，各个导电连接结构之间相互重叠，在竖直方向上，全部为金属材料，熔断过程中，可以减少激光对准的难度，并且熔断路径（如图 4b 中虚线所示）上，各金属层之间不夹杂介质材料，能够降低需要的激光能量，从而降低功耗。

本申请的实施例还提供一种半导体结构内的激光熔丝的熔断方法，具体包括：利用与激光熔丝位于同一金属互连层内的对准标记，将激光对准至熔断位置，采用激光对所述激光熔丝进行熔断，以使所述两个导电通路之间断路，其中，所述熔断过程中，将激光熔丝及下方的两个导电通路内的金属岛及导电接触孔均进行激光熔断，使得导电通路上的金属在高温下彻底被汽化排出，提高熔断效果。

熔断过程中，可以通过调整激光光束位置，使其始终对准导电通路内的金属。如图 4b 所示的结构，由于在导电通路上，各个导电连接结构之间相互重叠，在竖直方向上，全部为金属材料，因此，可以减少激光对准的难度，沿图 4b 中虚线方向进行熔断，几乎不用或者仅需稍微移动激光光束，就能够使得整

个导电通路内的金属均被熔断，且由于通断路径上不夹杂介质材料，能够降低需要的激光能量，从而降低功耗。

以上所述仅是本申请的优选实施方式，应当指出，对于本技术领域的普通技术人员，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。