(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

PCT

(43) Date de la publication internationale
15 mars 2007 (15.03.2007)

(10) Numéro de publication internationale
WO 2007/028800 A1

(51) Classification internationale des brevets :
H01L 21/762 (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2006/066046

(22) Date de dépôt international :
6 septembre 2006 (06.09.2006)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0509168 8 septembre 2005 (08.09.2005) FR

(71) Déposant *(pour tous les États désignés sauf US)* : **S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES** [FR/FR]; Parc Technologique des Fontaines, Chemin des Franques, F-38190 Bernin (FR).

(72) Inventeur; et

(75) Inventeur/Déposant *(pour US seulement)* : **HEBRAS, Xavier** [FR/FR]; 1 rue Charrel, F-38100 Grenoble (FR).

(74) Mandataire : **CABINET REGIMBEAU**; Espace Performance, Bâtiment K, F-35760 Saint-Gregoire (FR).

(81) États désignés *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

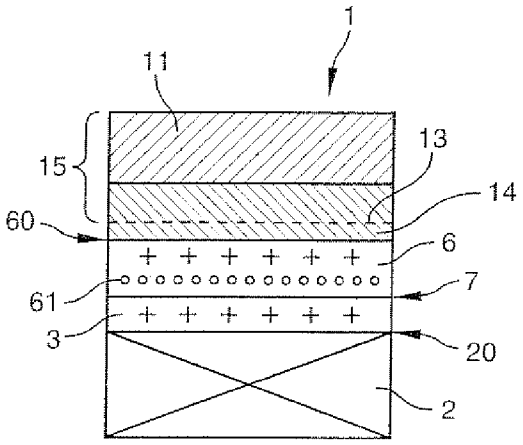
(84) États désignés *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Déclarations en vertu de la règle 4.17 :
— *relative à l'identité de l'inventeur (règle 4.17.i))*
— *relative au droit du déposant de demander et d'obtenir un brevet (règle 4.17.ii))*
— *relative à la qualité d'inventeur (règle 4.17.iv))*

[Suite sur la page suivante]

(54) **Title:** METHOD FOR MAKING A SEMICONDUCTOR-ON-INSULATION HETEROSTRUCTURE

(54) **Titre :** PROCÉDÉ DE FABRICATION D'UNE HÉTÉROSTRUCTURE DE TYPE SEMI-CONDUCTEUR SUR ISOLANT



(57) Abstract: The invention concerns a method for making a SOI heterostructure, comprising at least one insulating layer (3, 6) interposed between a receiver substrate (2) and an active layer (14), derived from a donor substrate (1), at least one of said insulating layers including a trapping layer (61) for retaining gaseous species present at the different interfaces of the heterostructure and for limiting the formation of defects at the surface of said active layer (14), said method including steps of layer bonding and transferring. The invention is characterized in that, prior to bonding, it consists in forming said trapping layer (61) by implanting at least one category of atomic species inside at least one of the insulating layers (3, 6), said atomic species being selected so as to be identical to one of those constituting said insulating layer (3, 6), or belonging to the same column of the periodic table as one of those.

(57) Abrégé : L'invention concerne un de fabrication d'une hétérostructure du type "semi-conducteur sur isolant", comprenant au moins une couche d'isolant (3, 6) intercalée entre un substrat receveur (2) et une couche active (14), issue d'un substrat donneur (1), au moins l'une desdites couches d'isolant comprenant une couche de piégeage (61), apte à retenir les espèces gazeuses présentes au niveau des différentes interfaces de l'hétérostructure et à limiter la formation de défauts à la surface de ladite couche active (14), ce procédé comprenant des étapes de collage et de transfert de couche. Conformément à l'invention, avant le collage, on procède à la formation de ladite couche de piégeage (61) par une l'implantation d'au moins une catégorie d'espèces atomiques à l'intérieur d'au moins l'une des couches d'isolant (3, 6), ces espèces atomiques étant choisies de façon à être soit identiques à l'une de celles constituant ladite couche d'isolant (3, 6), soit à appartenir à la même colonne du tableau de la classification périodique que l'une de celles-ci.

WO 2007/028800 A1

Publiée :
— *avec rapport de recherche internationale*

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.