

集成电路及其布局方法

5 本申请要求于 2021 年 03 月 17 日提交中国专利局、申请号为 202110285294.7、申请名称为“集成电路及其布局方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

10 本申请实施例涉及集成电路技术领域，尤其涉及一种集成电路及其布局方法。

背景技术

集成电路通常由多个标准单元集成在一起形成，目前已广泛应用于各种电子设备。

15 在集成电路的设计过程中，从标准单元库中选取多个标准单元，将多个标准单元放置在对应的位置上进行连接形成集成电路，现有集成电路中的各个标准单元的沟道长度可能会存在一些差异，在集成电路生产过程中此差异可能会导致关键图形尺寸出现较大误差，影响集成电路的性能。

20 发明内容

本申请实施例提供一种集成电路及其布局方法，可以有效解决因标准单元的沟道长度存在差异，而导致在集成电路生产过程中关键图形尺寸容易出现较大误差的技术问题。

25 第一方面，本申请实施例提供一种集成电路的布局方法，所述集成电路包括若干个标准单元，各个所述标准单元均包括多晶硅栅极与虚拟多晶硅栅极，所述若干个标准单元中至少存在两个标准单元的沟道长度不同，所述标准单元的沟道长度为所述标准单元的多晶硅栅极的宽度，所述方法包括：

30 确定所述若干个标准单元中沟道长度最大的标准单元为第一标准单元；
确定所述第一标准单元的第一间隔尺寸，所述第一间隔尺寸为所述第一标准单元中的多晶硅栅极的中轴线与所述第一标准单元中的虚拟多晶硅栅极的中轴线之间的距离；

根据所述第一间隔尺寸与各个所述标准单元的沟道长度，调整各个所

述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，调整后的各个所述标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离与所述第一间隔尺寸相同。

第二方面，本申请实施例提供集成电路，包括若干个标准单元，各个所述标准单元均包括多晶硅栅极与虚拟多晶硅栅极，所述若干个标准单元中至少存在两个标准单元的沟道长度不同，所述标准单元的沟道长度为所述标准单元的多晶硅栅极的宽度；

各个所述标准单元的目标间隔尺寸相同且均为第一间隔尺寸，所述目标间隔尺寸为各个所述标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离，所述第一间隔尺寸由第一标准单元中的多晶硅栅极的中轴线与所述第一标准单元中的虚拟多晶硅栅极的中轴线之间的距离确定，所述第一标准单元为所述若干个标准单元中沟道长度最大的标准单元。

本申请实施例所提供的集成电路及其布局方法，先确定集成电路中的若干个标准单元中沟道长度最大的第一标准单元的第一间隔尺寸，该第一间隔尺寸为第一标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离，然后利用第一间隔尺寸以及各个标准单元的沟道长度，调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离与上述第一间隔尺寸相同，从而使得各个不同沟道长度的标准单元集成在一起之后，各个标准单元的所占用的空间大小不受沟道长度的影响，有效降低了在集成电路生产过程中关键图形尺寸的误差，提升了集成电路的性能。

附图说明

为了更清楚地说明本申请实施例或现有技术中的技术方案，下面将对本申请实施例或现有技术描述中所需要使用的附图作一简单地介绍，显而易见地，下面描述中的附图是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其它的附图。

图1为本申请实施例提供的一种集成电路的部分结构示意图；

图2为本申请实施例提供的一种标准单元的结构示意图

图 3 为本申请实施例中提供的一种集成电路的布局方法的流程示意图；
图 4 为本申请实施例提供的一种标准单元的部分结构示意图；
图 5 为本申请实施例提供的另一种标准单元的部分结构示意图。

5 具体实施方式

为使本申请实施例的目的、技术方案和优点更加清楚，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

本申请中所使用的术语“第一”、“第二”等是用于区别类似的对象，而不必用于描述特定的顺序或先后次序，应该理解这样使用的数据在适当情况下可以互换。此外，术语“包括”和“具有”以及他们的任何变形，意图在于覆盖不排他的包含，例如，包含了一系列步骤或单元的过程、方法、系统、产品或设备不必限于清楚地列出的那些步骤或单元，而是可包括没有清楚地列出的或对于这些过程、方法、产品或设备固有的其它步骤或单元。

集成电路可以被限定为多个单元，并且可以使用包括多个单元的特性信息的单元库来被设计。在单元库中，单元的名称、尺寸、栅极宽度、引脚、延迟特性、泄漏电流、阈值电压、功能等可以被限定。典型的单元库集合可以包括诸如与(AND)、或(OR)、或非(NOR)或者非(INVERTER)的基本单元，诸如 OAI(或/与/非(OR/AND/INVERTER))和 AOI(与/或/非(AND/OR/INVERTER))的复合单元，以及诸如简单的主从触发器或锁存器的存储元件。

上述单元库可以是标准单元库，标准单元库是支持数字集成电路设计自动化流程的基础数据之一，标准单元库从前端功能模拟到后端版图实现架构出整个集成电路自动化设计流程。其中，标准单元库通常包括若干个预先设计好的标准单元，包括了器件的版图图形以及面积、电路功耗、时序和驱动能力等电路性能值，标准单元具有通用的界面实现和规则结构，集成电路设计者或者综合工具根据设计要求，调用标准单元库中需要的标准单元来完成集成电路的版图布图设计。基于标准单元库的集成电路设计

可以极大提高电路的设计效率。

现有集成电路中的各个标准单元之间，其沟道长度可能会存在一些差异，因此，当各个标准单元连接在一起之后，各个标准单元所占用的空间大小也会存在差异，在工艺生产过程中容易导致集成电路的关键图形尺寸出现较大误差，影响集成电路的性能。

为了解决上述技术问题，本申请实施例中提供了一种集成电路的布局方法，先确定集成电路中的若干个标准单元中沟道长度最大的第一标准单元的第一间隔尺寸，该第一间隔尺寸为第一标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离，然后利用第一间隔尺寸以及各个标准单元的沟道长度，调整各个标准单元的大小，调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离与上述第一间隔尺寸相同，从而使得各个不同沟道长度的标准单元集成在一起之后，各个标准单元的所占用的空间大小能够保持一致，从而有效降低在工艺生产过程中集成电路关键图形尺寸的误差，提升集成电路的性能度。

上述集成电路的布局方法可以应用于任意逻辑电路版图的设计，下面采用详细的实施例进行详细说明。

参照图 1，图 1 为本申请实施例提供的一种集成电路的部分结构示意图，在本申请实施例中，上述集成电路包括若干个标准单元 10。

在一种可行的实施方式中，上述若干个标准单元 10 中至少存在两个标准单元的沟道长度 (gate length) 不同。

如图 1 中所示，自上而下的第三个标准单元的沟道长度大于其余三个标准单元的沟道长度。

参照图 2，图 2 为本申请实施例提供的一种标准单元的结构示意图，在本申请实施例中，上述每个标准单元 10 均包括多晶硅栅极 11 与虚拟多晶硅栅极 12。

在一种可行的实施方式中，每个标准单元的沟道长度 X 为每个标准单元中的多晶硅栅极 11 的宽度。每个标准单元中的多晶硅栅极 11 的宽度等于虚拟多晶硅栅极 12 的宽度。

参照图 3，图 3 为本申请实施例中提供的一种集成电路的布局方法的流程示意图。该集成电路的布局方法包括：

S301、确定集成电路的若干个标准单元中沟道长度最大的标准单元为第一标准单元。

本申请实施例中，确定集成电路中各个标准单元的沟道长度，选择沟道长度最大的标准单元为第一标准单元。例如，假设存在有三种不同沟道长度的标准单元 STD1、STD2、STD3，其对应的沟道长度分别为 x_1 、 x_2 、 x_3 ，且 $x_1 < x_2 < x_3$ ，则本申请实施例中可以将标准单元 STD3 作为第一标准单元。

S302、确定第一标准单元的第一间隔尺寸，该第一间隔尺寸为第一标准单元中的多晶硅栅极的中轴线与第一标准单元中的虚拟多晶硅栅极的中轴线之间的距离。

为了更好的理解本申请实施例，参照图 2，多晶硅栅极 11 的中轴线与虚拟多晶硅栅极 12 的中轴线之间的距离可以用第一间隔尺寸 P 来表示。

S303、根据第一间隔尺寸与各个标准单元的沟道长度，调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离与第一间隔尺寸相同。

本申请实施例中，在确定上述第一间隔尺寸之后，将该第一间隔尺寸作为各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的基准间隔尺寸，之后根据各个标准单元的沟道长度，调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，使得调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离均与上述第一间隔尺寸相同。

可以理解的是，在传统的技术方案中，对于标准单元库中的各个标准单元而言，在未进行任何调整之前，各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的间隔尺寸是和多晶硅栅极的沟道长度正相关的，因此，沟道长度较大的标准单元，其多晶硅栅极与虚拟多晶硅栅极之间的间隔尺寸会大于沟道长度较小的标准单元。

故本申请实施例中可以根据上述第一间隔尺寸与各个标准单元的沟道长度，来调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，从而使得各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴

线之间的距离保持一致。

本申请实施例中提供的集成电路的布局方法，利用上述第一间隔尺寸以及各个标准单元的沟道长度，调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离均与上述第一间隔尺寸相同，从而使得各个不同沟道长度的标准单元集成在一起之后，各个标准单元的所占用的空间大小不受沟道长度的影响，有效降低了在集成电路生产过程中关键图形尺寸的误差，提升了集成电路的性能。

基于上述实施例中所描述的内容，在本申请实施例一种可行的实施方式中，参照图 4，图 4 为本申请实施例提供的一种标准单元的部分结构示意图，在本申请实施例中，各个标准单元 10 还均包括接触结构 13 与有源区 14。

其中，接触结构 13 位于标准单元中的多晶硅栅极 11 与虚拟多晶硅栅极 12 之间，且位于有源区 14 内，有源区 14 位于标准单元中的两个虚拟多晶硅栅极 12 之间。

在本申请一种可行的实施方式中，上述步骤 S303 中描述的根据第一间隔尺寸与各个标准单元的沟道长度，调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，具体包括以下步骤：

步骤一、根据第一间隔尺寸与各个标准单元的沟道长度，确定各个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，以及各个标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离。

为了更好的理解本申请实施例，参照图 4，对于任意标准单元，其接触结构 13 与多晶硅栅极 11 之间的第一间隔距离为距离 Y，其虚拟多晶硅栅极 12 与有源区 14 之间的第二间隔距离为距离 Z。

在一种可行的实施方式中，可以根据上述第一间隔尺寸 P、各个标准单元的沟道长度与接触结构的宽度，确定各个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离。

可选的，可以利用以下方式计算各个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离：

$$Y_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i$$

其中， Y_i 表示第*i*个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离 Y_i ， P 表示上述第一间隔尺寸， X_i 表示第*i*个标准单元的沟道长度， B_i 表示第*i*个标准单元的接触结构的宽度。

为了更好的理解本申请实施例，参照图4，各个标准单元的接触结构的宽度可以由图4中所示的距离 B 表示。

在一种可行的实施方式中，可以根据上述第一间隔尺寸 P 、各个标准单元的沟道长度、接触结构的宽度以及接触结构至有源区边界的距离，确定各个标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离。

可选的，可以利用以下方式计算各个标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离：

$$Z_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i - C_i$$

其中， Z_i 表示第*i*个标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离， P 表示上述第一间隔尺寸， X_i 表示第*i*个标准单元的沟道长度， B_i 表示第*i*个标准单元的接触结构的宽度， C_i 表示第*i*个标准单元中的接触结构至有源区边界的距离。

为了更好的理解本申请实施例，参照图4，标准单元中的接触结构至有源区边界的距离可以由图4中所示的距离 C 确定。

步骤二、根据各个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，调整各个标准单元中的接触结构与多晶硅栅极之间的间隔距离，使各个标准单元中的接触结构与多晶硅栅极之间的间隔距离与各个标准单元对应的第一间隔距离相同。

步骤三、根据各个标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离，调整各个标准单元中的虚拟多晶硅栅极与有源区之间的间隔距离，使各个标准单元中的虚拟多晶硅栅极与有源区之间的间隔距离与各个标准单元对应的第二间隔距离相同。

需要说明的是，上述步骤二与步骤三无先后执行顺序，即步骤二与步骤三可以同时执行，也可以先执行步骤二，再执行步骤三，或者先执行步骤三，再执行步骤二。

本申请实施例中，基于上述确定的第一间隔距离 Y_i 与第二间隔距离 Z_i ，调整各个标准单元中的接触结构与多晶硅栅极之间的间隔距离，以及

虚拟多晶硅栅极与有源区之间的间隔距离，从而使调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离均与上述第一间隔尺寸 P 相同。

在本申请实施例一种可行的实施方式中，参照图 4，各个标准单元 10 还均包括金属层 15。其中，金属层 15 位于各个标准单元的多晶硅栅极 11 与虚拟多晶硅栅极 12 之间，接触结构 13 位于金属层 15 内，有源区 14 的边缘与金属层 15 的边缘重合。

在一些实施例中，多晶硅栅极的宽度与虚拟多晶硅栅极的宽度相同。金属层 15 位于标准单元的多晶硅栅极 11 与虚拟多晶硅栅极 12 的正中间，由于金属层 15 的中轴线到多晶硅栅极 11 或者虚拟多晶硅栅极 12 的中轴线的间距为 $1/2P$ ，因此两个金属层的中轴线之间距离也是 P。由此当各个标准单元对应的第一间隔尺寸 P 相同时，各个标准单元中两个金属层的中轴线之间距离也会相同。

即本申请实施例中提供的集成电路的布局方法，通过调整各个标准单元 15 中的多晶硅栅极与虚拟多晶硅栅极之间的距离，使调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离均与上述第一间隔尺寸相同，还可以使得各个不同沟道长度的标准单元集成在一起之后，各个标准单元的金属层之间的间隔也能够距离保持一致，进一步降低了集成电路生产过程中关键图形尺寸的误差。

20 基于上述实施例中所描述的内容，在本申请实施例一种可行的实施方式中，上述第一标准单元的第一间隔尺寸可以根据第一标准单元的沟道长度、第一标准单元中的接触结构与多晶硅栅极之间的间隔距离、接触结构的宽度、接触结构至有源区边界的距离、虚拟多晶硅栅极与有源区之间的间隔距离以及虚拟多晶硅栅极的宽度来确定。

25 可选的，参照图 5，图 5 为本申请实施例提供的另一种标准单元的部分结构示意图，该标准单元为上述实施例中描述的第一标准单元。在一种可行的实施方式中，可以按照以下方式来确定上述第一间隔尺寸：

$$P = \frac{1}{2}K_1 + K_2 + K_3 + K_4 + K_5 + \frac{1}{2}K_6;$$

其中，P 表示上述第一间隔尺寸， K_1 表示第一标准单元的沟道长度， K_2 表示第一标准单元中的接触结构 23 与多晶硅栅极 21 之间的间隔距离，

K_3 表示第一标准单元中的接触结构 23 的宽度, K_4 表示第一标准单元中的接触结构 23 至有源区 24 边界的距离, K_5 表示第一标准单元中的虚拟多晶硅栅极 22 与有源区 24 之间的间隔距离, K_6 表示第一标准单元中的虚拟多晶硅栅极 22 的宽度。

- 5 基于上述实施例中所描述的内容, 在本申请实施例另一种可行的实施方式中, 上述第一间隔尺寸还可以直接通过测量第一标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离来确定。

- 基于上述实施例中所描述的内容, 在本申请实施例一种可行的实施方式中, 在调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离
10 之后, 当各个标准单元中存在目标标准单元的沟道长度发生变化时, 可以根据变化后的沟道长度, 更新目标标准单元中的接触结构与多晶硅栅极之间的第一间隔距离, 以及更新目标标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离, 然后根据目标标准单元中的接触结构与多晶硅栅极之间更新后的第一间隔距离, 重新调整目标标准单元中的接触结构与多晶
15 硅栅极之间的间隔距离, 根据目标标准单元中的虚拟多晶硅栅极与有源区之间更新后的第二间隔距离, 重新调整目标标准单元中的虚拟多晶硅栅极与有源区之间的间隔距离。

- 例如, 假设存在有三种不同沟道长度的标准单元 STD1、STD2、STD3, 其相应的沟道长度大小分别为 x_1 、 x_2 、 x_3 , 且 $x_1 < x_2 < x_3$, 则当需要将标
20 准单元 STD2 的沟道长度改为与标准单元 STD3 相同的沟道长度时, 只需要在电路图中调整标准单元 STD2 的沟道长度参数, 在标准单元 STD2 的沟道长度参数调整之后, 版图中的标准单元 STD2 中的接触结构与多晶硅栅极之间的间隔距离, 以及虚拟多晶硅栅极与有源区之间的间隔距离会根据调节后的标准单元 STD2 的沟道长度自动更新。

- 25 由于更新后的标准单元 STD2 的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离会保持上述第一间隔尺寸不变, 因此, 本申请实施例在调节标准单元 STD2 的沟道长度之后, 并不会影响到其它的标准单元, 也不需要对其余的标准单元进行任何改动。另外, 本申请中只需要对多晶硅层 (poly 层) 调整就可以完成修改设计, 这样调整之后, 在生产制造过
30 程中, 只有多晶硅层的图形发生了变化, 其它图形层的位置大小均不会发

生变化。

本申请实施例所提供的集成电路的布局方法，通过调整各个标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，使调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离相同，还能够使得各个不同沟道长度的标准单元集成在一起之后，极大的降低集成电路的修改复杂度，节省集成电路布局时间。

本领域普通技术人员可以理解的是：实现上述各方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成。前述的程序可以存储于一计算机可读取存储介质中。该程序在执行时，执行包括上述各方法实施例的步骤；而前述的存储介质包括：静态随机存取存储器（SRAM），电可擦除可编程只读存储器（EEPROM），可擦除可编程只读存储器（EPROM），可编程只读存储器（PROM），只读存储器（ROM），磁存储器，快闪存储器，磁盘或光盘等各种可以存储程序代码的介质。

基于上述实施例中所描述的集成电路的布局方法，本申请实施例中还提供了一种集成电路，可以参照图 1 与图 2，该集成电路包括若干个标准单元 10，各个标准单元均包括多晶硅栅极 11 与虚拟多晶硅栅极 12，这若干个标准单元中至少存在两个标准单元的沟道长度不同，其中，标准单元的沟道长度为标准单元的多晶硅栅极 11 的宽度 X 。

各个标准单元的目标间隔尺寸相同且均为第一间隔尺寸 P ，其中，目标间隔尺寸为各个标准单元中的多晶硅栅极 11 的中轴线与虚拟多晶硅栅极 12 的中轴线之间的距离，第一间隔尺寸 P 由第一标准单元中的多晶硅栅极的中轴线与第一标准单元中的虚拟多晶硅栅极的中轴线之间的距离确定，第一标准单元为上述若干个标准单元中沟道长度最大的标准单元。

本申请实施例中提供的集成电路，集成电路中各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离均相同，即各个标准单元的所占用的空间大小不受沟道长度的影响，有效降低了集成电路生产过程中关键图形尺寸的误差，提升了集成电路的性能。

在一种可行的实施方式中，可以参照图 4，各个标准单元还均包括接触结构 13 与有源区 14，各个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，以及各个标准单元中的虚拟多晶硅栅极与有源区之间的第

二间隔距离，均可以根据上述第一间隔尺寸与各个标准单元的沟道长度来确定。

在一种可行的实施方式中，各个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，可以根据上述第一间隔尺寸、各个标准单元的沟道长度与接触结构的宽度来确定；各个标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离，可以根据上述第一间隔尺寸、各个标准单元的沟道长度、接触结构的宽度以及接触结构至有源区边界的距离来确定。

示例性的，第 i 个标准单元中的接触结构与多晶硅栅极之间的第一间隔距离 Y_i 由以下方式确定：

$$Y_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i$$

第 i 个标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离 Z_i 由以下方式确定：

$$Z_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i - C_i$$

其中， P 表示所述第一间隔尺寸， X_i 表示第 i 个所述标准单元的沟道长度， B_i 表示第 i 个所述标准单元的接触结构的宽度， C_i 表示第 i 个所述标准单元中的接触结构至有源区边界的距离。

在一种可行的实施方式中，上述第一间隔尺寸可以根据第一标准单元的沟道长度、第一标准单元中的接触结构与多晶硅栅极之间的间隔距离、接触结构的宽度、接触结构至有源区边界的距离、虚拟多晶硅栅极与有源区之间的间隔距离以及虚拟多晶硅栅极的宽度来确定。

示例性的，可以参照图 5，上述第一间隔尺寸 P 由以下方式确定：

$$P = \frac{1}{2}K_1 + K_2 + K_3 + K_4 + K_5 + \frac{1}{2}K_6;$$

其中，其中， P 表示上述第一间隔尺寸， K_1 表示第一标准单元的沟道长度， K_2 表示第一标准单元中的接触结构 23 与多晶硅栅极 21 之间的间隔距离， K_3 表示第一标准单元中的接触结构 23 的宽度， K_4 表示第一标准单元中的接触结构 23 至有源区 24 边界的距离， K_5 表示第一标准单元中的虚拟多晶硅栅极 22 与有源区 24 之间的间隔距离， K_6 表示第一标准单元中的虚拟多晶硅栅极 22 的宽度。

本申请实施例所提供的集成电路，通过调整各个标准单元中的多晶硅

栅极与虚拟多晶硅栅极之间的距离，使调整后的各个标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离相同，还能够使得各个不同沟道长度的标准单元集成在一起之后，极大的降低集成电路的修改复杂度，节省集成电路布局时间。

- 5 最后应说明的是：以上各实施例仅用以说明本申请的技术方案，而非对其限制；尽管参照前述各实施例对本申请进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例技术方案的范围。

10

权 利 要 求 书

- 1、一种集成电路的布局方法，所述集成电路包括若干个标准单元，各个所述标准单元均包括多晶硅栅极与虚拟多晶硅栅极，所述若干个标准单元中至少存在两个标准单元的沟道长度不同，所述标准单元的沟道长度为所述标准单元的多晶硅栅极的宽度，所述方法包括：
- 5 确定所述若干个标准单元中沟道长度最大的标准单元为第一标准单元；
确定所述第一标准单元的第一间隔尺寸，所述第一间隔尺寸为所述第一标准单元中的多晶硅栅极的中轴线与所述第一标准单元中的虚拟多晶硅栅极的中轴线之间的距离；
- 10 根据所述第一间隔尺寸与各个所述标准单元的沟道长度，调整各个所述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，调整后的各个所述标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离与所述第一间隔尺寸相同。
- 2、根据权利要求1所述的方法，其中，各个所述标准单元还均包括接
- 15 触结构与有源区，所述接触结构位于各个所述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间，且位于所述有源区，所述有源区位于各个所述标准单元中的两个虚拟多晶硅栅极之间；
所述根据所述第一间隔尺寸与各个所述标准单元的沟道长度，调整各个所述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离，包括：
- 20 根据所述第一间隔尺寸与各个所述标准单元的沟道长度，确定各个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，以及各个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离；
将各个所述标准单元中的接触结构与多晶硅栅极之间的间隔距离调整为各个所述标准单元对应的第一间隔距离；以及将各个所述标准单元中的
- 25 虚拟多晶硅栅极与有源区之间的间隔距离调整为各个所述标准单元对应的第二间隔距离。
- 3、根据权利要求2所述的方法，其中，所述根据所述第一间隔尺寸与各个所述标准单元的沟道长度，确定各个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，以及各个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离，包括：
- 30

根据所述第一间隔尺寸、各个所述标准单元的沟道长度与接触结构的宽度，确定各个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离；

5 根据所述第一间隔尺寸、各个所述标准单元的沟道长度、接触结构的宽度以及接触结构至有源区边界的距离，确定各个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离。

4、根据权利要求3所述的方法，其中，所述根据所述第一间隔尺寸、各个所述标准单元的沟道长度与接触结构的宽度，确定各个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，包括：

10 利用以下方式计算第*i*个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离 Y_i ：

$$Y_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i$$

其中，*P* 表示所述第一间隔尺寸， X_i 表示第*i*个所述标准单元的沟道长度， B_i 表示第*i*个所述标准单元的接触结构的宽度。

15 5、根据权利要求3所述的方法，其中，所述根据所述第一间隔尺寸、各个所述标准单元的沟道长度、接触结构的宽度以及接触结构至有源区边界的距离，确定各个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离，包括：

20 利用以下方式计算第*i*个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离 Z_i ：

$$Z_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i - C_i$$

其中，*P* 表示所述第一间隔尺寸， X_i 表示第*i*个所述标准单元的沟道长度， B_i 表示第*i*个所述标准单元的接触结构的宽度， C_i 表示第*i*个所述标准单元中的接触结构至有源区边界的距离。

25 6、根据权利要求1所述的方法，其中，各个所述标准单元还均包括接触结构与有源区，所述接触结构位于各个所述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间，且位于所述有源区，所述有源区位于各个所述标准单元中的两个虚拟多晶硅栅极之间；

所述确定所述第一标准单元的第一间隔尺寸，包括：

根据所述第一标准单元的沟道长度、所述第一标准单元中的接触结构与多晶硅栅极之间的间隔距离、接触结构的宽度、接触结构至有源区边界的距离、虚拟多晶硅栅极与有源区之间的间隔距离以及虚拟多晶硅栅极的宽度，确定所述第一间隔尺寸。

- 5 7、根据权利要求6所述的方法，其中，所述根据所述第一标准单元的沟道长度、所述第一标准单元中的接触结构与多晶硅栅极之间的间隔距离、接触结构的宽度、接触结构至有源区边界的距离、虚拟多晶硅栅极与有源区之间的间隔距离以及虚拟多晶硅栅极的宽度，确定所述第一间隔尺寸，包括：

- 10 按照以下方式确定所述第一间隔尺寸：

$$P = \frac{1}{2}K_1 + K_2 + K_3 + K_4 + K_5 + \frac{1}{2}K_6;$$

- 其中，P表示所述第一间隔尺寸， K_1 表示所述第一标准单元的沟道长度， K_2 表示所述第一标准单元中的接触结构与多晶硅栅极之间的间隔距离， K_3 表示所述第一标准单元中的接触结构的宽度， K_4 表示所述第一标准单元中的接触结构至有源区边界的距离， K_5 表示所述第一标准单元中的虚拟多晶硅栅极与有源区之间的间隔距离， K_6 表示所述第一标准单元中的虚拟多晶硅栅极的宽度。

- 20 8、根据权利要求1所述的方法，其中，所述根据所述第一间隔尺寸与各个所述标准单元的沟道长度，调整各个所述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间的距离之后，还包括：

当各个所述标准单元中存在目标标准单元的沟道长度发生变化时，根据变化后的沟道长度，更新所述目标标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，以及更新所述目标标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离；

- 25 将所述目标标准单元中的接触结构与多晶硅栅极之间的间隔距离，调整为所述目标标准单元更新后的第一间隔距离，以及将所述目标标准单元中的虚拟多晶硅栅极与有源区之间的间隔距离调整为所述目标标准单元更新后的第二间隔距离。

- 30 9、一种集成电路，包括若干个标准单元，各个所述标准单元均包括多晶硅栅极与虚拟多晶硅栅极，所述若干个标准单元中至少存在两个标准单

元的沟道长度不同，所述标准单元的沟道长度为所述标准单元的多晶硅栅极的宽度；

各个所述标准单元的目标间隔尺寸相同且均为第一间隔尺寸，所述目标间隔尺寸为各个所述标准单元中的多晶硅栅极的中轴线与虚拟多晶硅栅极的中轴线之间的距离，所述第一间隔尺寸由第一标准单元中的多晶硅栅极的中轴线与所述第一标准单元中的虚拟多晶硅栅极的中轴线之间的距离确定，所述第一标准单元为所述若干个标准单元中沟道长度最大的标准单元。

10、根据权利要求 9 所述的集成电路，其中，各个所述标准单元还均包括接触结构与有源区，所述接触结构位于各个所述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间，且位于所述有源区，所述有源区位于各个所述标准单元中的两个虚拟多晶硅栅极之间；

各个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，以及各个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离，均是根据所述第一间隔尺寸与各个所述标准单元的沟道长度确定的。

11、根据权利要求 10 所述的集成电路，其中，各个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离，是根据所述第一间隔尺寸、各个所述标准单元的沟道长度与接触结构的宽度确定的；

各个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离，是根据所述第一间隔尺寸、各个所述标准单元的沟道长度、接触结构的宽度以及接触结构至有源区边界的距离确定的。

12、根据权利要求 11 所述的集成电路，其中，第 i 个所述标准单元中的接触结构与多晶硅栅极之间的第一间隔距离 Y_i 由以下方式确定：

$$Y_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i$$

其中， P 表示所述第一间隔尺寸， X_i 表示第 i 个所述标准单元的沟道长度， B_i 表示第 i 个所述标准单元的接触结构的宽度。

13、根据权利要求 11 所述的集成电路，其中，第 i 个所述标准单元中的虚拟多晶硅栅极与有源区之间的第二间隔距离 Z_i 由以下方式确定：

$$Z_i = \frac{1}{2}P - \frac{1}{2}X_i - \frac{1}{2}B_i - C_i$$

其中，P 表示所述第一间隔尺寸， X_i 表示第 i 个所述标准单元的沟道长度， B_i 表示第 i 个所述标准单元的接触结构的宽度， C_i 表示第 i 个所述标准单元中的接触结构至有源区边界的距离。

- 14、根据权利要求 9 所述的集成电路，其中，各个所述标准单元还均
5 包括接触结构与有源区，所述接触结构位于各个所述标准单元中的多晶硅栅极与虚拟多晶硅栅极之间，且位于所述有源区，所述有源区位于各个所述标准单元中的两个虚拟多晶硅栅极之间；

所述第一间隔尺寸是根据所述第一标准单元的沟道长度、所述第一标准单元中的接触结构与多晶硅栅极之间的间隔距离、接触结构的宽度、接
10 触结构至有源区边界的距离、虚拟多晶硅栅极与有源区之间的间隔距离以及虚拟多晶硅栅极的宽度确定的。

15、根据权利要求 14 所述的集成电路，其中，所述第一间隔尺寸由以下方式确定：

$$P = \frac{1}{2}K_1 + K_2 + K_3 + K_4 + K_5 + \frac{1}{2}K_6;$$

- 15 其中，P 表示所述第一间隔尺寸， K_1 表示所述第一标准单元的沟道长度， K_2 表示所述第一标准单元中的接触结构与多晶硅栅极之间的间隔距离， K_3 表示所述第一标准单元中的接触结构的宽度， K_4 表示所述第一标准单元中的接触结构至有源区边界的距离， K_5 表示所述第一标准单元中的虚拟多晶硅栅极与有源区之间的间隔距离， K_6 表示所述第一标准单元中的虚拟多
20 晶硅栅极的宽度。