

一种数据编码方法及相关装置

本申请要求于 2023 年 09 月 28 日提交国家知识产权局、申请号为 202311295101.1、申请名称为“一种数据编码方法及相关装置”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请实施例涉及光通信领域，尤其涉及一种数据编码方法及相关装置。

背景技术

在 5G、云计算、大数据和人工智能等持续推动下，光通信系统及光传输网（optical transport network, OTN）正朝着大容量和超高速方向发展。采用前向纠错编（forward error correction, FEC）对传输的数据进行纠错，能够解决传输误码，从接收数据中恢复出发送端发送的原始数据。

在 400GZR 场景中，光模块中采用 CFEC 作为纠错编码方案，其中，外码采用 staircase 码，内码采用双比特扩展汉明（hamming）码。在未来的 1.6TZR 场景中，由于传输速率的大幅提升，现有的 CFEC（Concatenated-FEC）方案面临的功耗问题将变得更为严苛，亟需一种功耗更低的编译码方案。

发明内容

本申请实施例提供了一种数据编码方法及相关装置，在不改变内码码字长度和冗余代价的同时降低了编码的复杂度。

第一方面，本申请实施例提供了一种数据编码方法。具体地，先获取经过第一前向纠错编（forward error correction, FEC）编码的第一数据流中连续的 k 个比特，该第一 FEC 编码可以视为外码编码。其中， k 为大于 1 的奇数，连续的 k 个比特包括比特集合和目标比特，比特集合包括 $(k-1)/2$ 个比特子集，每个比特子集包括 2 个比特。接下来，对连续的 k 个比特进行内码编码得到码字，该内码编码的具体操作如下：先对每个比特子集中的 2 个比特进行异或得到 1 个比特，以得到共 $(k-1)/2$ 个比特，再对包括 $(k-1)/2$ 个比特和目标比特的比特序列进行第二 FEC 编码得到 p 个校验比特。其中，内码编码后的码字包括连续的 k 个比特和 p 个校验比特， p 为大于或等于 1 的整数。

在该实施方式中，对于经过外码编码的第一数据流，该第一数据流中每连续 k 个比特需要进行内码编码， k 是大于 1 的奇数。具体地， k 个比特中除了 1 个目标比特外的其余比特两两进行异或可以得到共 $(k-1)/2$ 个比特。进而，对包括 $(k-1)/2$ 个比特和目标比特的比特序列进行第二 FEC 编码得到 p 个校验比特，内码编码后内码码字中的 n 个比特包括连续 k 个比特和 p 个校验比特。可以看出，本申请实施例采用先异或后编码的方式，例如，通过 (69, 60) 的编码器即可实现 (128, 119) 的码字处理，在不改变内码码字长度和冗余代价的同时降低了编码的复杂度。

在一些可能的实施方式中，每个比特子集中的 2 个比特是连续的 k 个比特中相邻的 2 个比特，选取相邻 2 个比特进行异或的方式更容易实施，有利于实现标准化。

在一些可能的实施方式中，在码字中 p 个校验比特位于连续的 k 个比特之后，目标比特是连续的 k 个比特中的最后一个比特。或者，在码字中 p 个校验比特位于连续的 k 个比特之前，目标比特是连续的 k 个比特中的第一个比特。也就是说，选择 k 个比特的信息序列中第一个比特或最后一个比特作为目标比特，并将 p 个校验比特的校验序列紧邻着目标比特排布，更有利于实现内码码字中信息序列与校验序列的分布。

在一些可能的实施方式中，对连续的 k 个比特进行内码编码得到码字之后，方法还包括：对包括至少一个码字的第二数据流中来自 4 个比特子集的 8 个比特进行符号映射和偏振划分得到 1 个双偏振（Dual-polarization, DP）-16QAM 符号。其中，4 个比特子集分别通过格雷映射到 DP-16QAM 符号的 X 偏振方向 I 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量。也就是说，DP-16QAM 符号的任意一个分量由参与异或的一个比特子集的 2 个比特通过格雷映射得到，因此映射到同一个 PAM4 符号的两个比特中通常情况下最多只会出现一个错误比特，降低了出现错误比特的可能性。

在一些可能的实施方式中，第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码，丰富了内码编码可采用的编码方式。其中， $mt \leq p$ ，且 $\frac{k+1}{2} + p \leq 2^m - 1$ ，即 $GF(2^m)$ 中 m 的取值并

不是唯一的,例如,若 m 的取值在原基础上减去 1,则采用该方式进行编码可以将校验比特的个数减少 t 个,从而在信息为长度不变的情况下,增加了码字的码率,减少了码字的开销。

在一些可能的实施方式中, $k=119$,第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 或 $GF(2^7)$,在 $k=119$ 的场景下提高了内码编码的可实现性。

- 5 在一些可能的实施方式中,码字的长度为 n ,第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, n 、 k 、 $GF(2^m)$ 、 t 和 p 之间的对应关系为下述项中的其中一项:

$n=133$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=14$;

$n=135$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=16$ 。

- 10 在一些可能的实施方式中,码字的长度为 n ,第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码, p 个校验比特包括 q 个比特的循环冗余校验 (cyclic redundancy check, CRC) 扩展校验位, n 、 k 、 $GF(2^m)$ 、 t 、 p 和 q 之间的对应关系为下述项中的其中一项:

$n=128$, $k=119$, $GF(2^m)=GF(2^7)$, $t=1$, $p=9$, $q=2$;

$n=134$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=15$, $q=1$;

$n=135$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=16$, $q=2$;

- 15 $n=136$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=17$, $q=1$;

$n=137$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=18$, $q=2$ 。

- 20 第二方面,本申请实施例提供了一种数据编码方法。具体地,先获取经过第一 FEC 编码的第一数据流中连续的 k 个比特,该第一 FEC 编码可以视为外码编码。其中, k 为大于或等于 3 的整数,连续的 k 个比特包括 v 个比特子集,每个比特子集包括 3 个比特, v 为大于或等于 1 的整数。接下来,对连续的 k 个比特进行内码编码得到码字,该内码编码的具体操作如下:先对每个比特子集中的 3 个比特进行异或得到 1 个比特,以得到共 v 个比特,再对包括 v 个比特的比特序列进行第二 FEC 编码得到 p 个校验比特。内码编码后的码字包括连续的 k 个比特和 p 个校验比特, p 为大于或等于 1 的整数。

- 25 在该实施方式中,对于经过外码编码的第一数据流,该第一数据流中每连续 k 个比特需要进行内码编码, k 是大于 1 的奇数。具体地,对 k 个比特中每 3 个比特进行异或可以得到共 v 个比特。进而,对 v 个比特进行第二 FEC 编码得到 p 个校验比特,内码编码后内码码字中的 n 个比特包括连续 k 个比特和 p 个校验比特。可以看出,本申请实施例采用先异或后编码的方式,例如,通过 (50,41) 的编码器即可实现 (128,119) 的码字处理,在不改变内码码字长度和冗余代价的同时降低了编码的复杂度。

在一些可能的实施方式中,每个比特子集中的 3 个比特是连续的 k 个比特中连续的 3 个比特,选取每连续 3 个比特进行异或的方式更容易实施,有利于实现标准化。

- 30 在一些可能的实施方式中, $k=v \times 3$,即 k 个比特中刚好可以实现每 3 个比特进行异或,具有较好的实用性。

- 35 在一些可能的实施方式中,连续的 k 个比特还包括 r 个目标比特, $k=v \times 3+r$, $r=1$ 或 2。对包括 v 个比特的比特序列进行第二 FEC 编码得到 p 个校验比特包括:对包括 v 个比特和 r 个目标比特的比特序列进行第二 FEC 编码得到 p 个校验比特。也就是说,本方案也可以应用于 k 不能被 3 整除的场景,扩展了本方案的应用场景。

- 40 在一些可能的实施方式中,在码字中 p 个校验比特位于连续的 k 个比特之后,目标比特是连续的 k 个比特中末尾的 r 个比特。或者,在码字中 p 个校验比特位于连续的 k 个比特之前,目标比特是连续的 k 个比特中起始的 r 个比特。也就是说,选择 k 个比特的信息序列中起始的 r 个比特或末尾的 r 个比特作为目标比特,并将 p 个校验比特的校验序列紧邻着目标比特排布,更有利于实现内码码字中信息序列与校验序列的分布。

- 45 在一些可能的实施方式中,对连续的 k 个比特进行内码编码得到码字之后,方法还包括:对包括至少一个码字的第二数据流中来自 4 个比特子集的 12 个比特进行符号映射和偏振划分得到 1 个 DP-64QAM 符号,其中,4 个比特子集分别通过格雷映射映射到 DP-64QAM 符号的 X 偏振方向 I 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量,X 偏振方向与 Y 偏振方向相互正交。也就是说,DP-64QAM 符号的任意一个分量由参与异或的一个比特子集的 3 个比特通过格雷映射得到,因此映射到同一个 PAM8 符号的 3 个比特中通常情况下最多只会出现一个错误比特,降低了出现错误比特的可能性。

在一些可能的实施方式中,第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码,丰富了内码编码可采用的编码方式。其中, $mt \leq p$,且 $v+r \leq 2^m-1-p$,即 $GF(2^m)$ 中 m 的取值并不是唯一的,例如,若 m 的取值在原基础上减去 1,则采用该方式进行编码可以将校验比特的个数减少 t 个,从而在信息为长度不变的情况下,增加了码字的码率,减少了码字的开销。

- 5 在一些可能的实施方式中, $k=119$,第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 、 $GF(2^7)$ 或 $GF(2^6)$,在 $k=119$ 的场景下提高了内码编码的可实现性。

在一些可能的实施方式中,码字的长度为 n ,第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, n 、 k 、 $GF(2^m)$ 、 t 和 p 之间的对应关系为下述项中的其中一项:

- $n=131, k=119, GF(2^m)=GF(2^6), t=2, p=12;$
 10 $n=133, k=119, GF(2^m)=GF(2^7), t=2, p=14;$
 $n=135, k=119, GF(2^m)=GF(2^8), t=2, p=16.$

在一些可能的实施方式中,码字的长度为 n ,第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码, p 个校验比特包括 q 个比特的循环冗余校验 CRC 扩展校验位, n 、 k 、 $GF(2^m)$ 、 t 、 p 和 q 之间的对应关系为下述项中的其中一项:

- 15 $n=127, k=119, GF(2^m)=GF(2^6), t=1, p=8, q=2;$
 $n=128, k=119, GF(2^m)=GF(2^7), t=1, p=9, q=2;$
 $n=132, k=119, GF(2^m)=GF(2^6), t=2, p=13, q=1;$
 $n=133, k=119, GF(2^m)=GF(2^6), t=2, p=14, q=2;$
 $n=134, k=119, GF(2^m)=GF(2^7), t=2, p=15, q=1;$
 20 $n=135, k=119, GF(2^m)=GF(2^7), t=2, p=16, q=2;$
 $n=136, k=119, GF(2^m)=GF(2^8), t=2, p=17, q=1;$
 $n=137, k=119, GF(2^m)=GF(2^8), t=2, p=18, q=2.$

第三方面,本申请实施例提供了一种数据编码装置,该数据编码装置包括:获取单元和编码单元。获取单元用于:获取经过第一 FEC 编码的第一数据流中连续的 k 个比特, k 为大于 1 的奇数,连续的 k 个比特包括比特集合和目标比特,比特集合包括 $(k-1)/2$ 个比特子集,每个比特子集包括 2 个比特。编码单元用于:对连续的 k 个比特进行内码编码得到码字。所述编码单元具体用于:对每个比特子集中的 2 个比特进行异或得到 1 个比特,以得到共 $(k-1)/2$ 个比特;对包括 $(k-1)/2$ 个比特和目标比特的比特序列进行第二 FEC 编码得到 p 个校验比特。内码编码后的码字包括连续的 k 个比特和 p 个校验比特, p 为大于或等于 1 的整数。

- 30 在一些可能的实施方式中,每个比特子集中的 2 个比特是连续的 k 个比特中相邻的 2 个比特。

在一些可能的实施方式中,在码字中 p 个校验比特位于连续的 k 个比特之后,目标比特是连续的 k 个比特中的最后一个比特。或者,在码字中 p 个校验比特位于连续的 k 个比特之前,目标比特是连续的 k 个比特中的第一个比特。

- 35 在一些可能的实施方式中,数据编码装置还包括映射单元,映射单元用于:对包括至少一个码字的第二数据流中来自 4 个比特子集的 8 个比特进行符号映射和偏振划分得到 1 个 DP-16QAM 符号,其中,4 个比特子集分别映射到 DP-16QAM 符号的 X 偏振方向 I 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量,X 偏振方向与 Y 偏振方向相互正交。

在一些可能的实施方式中,第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码, m 和 t 均为大于或等于 1 的整数, $mt \leq p$,且 $\frac{k+1}{2} + p \leq 2^m - 1$ 。

- 40 在一些可能的实施方式中, $k=119$,第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 或 $GF(2^7)$ 。

在一些可能的实施方式中,码字的长度为 n ,第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, n 、 k 、 $GF(2^m)$ 、 t 和 p 之间的对应关系为下述项中的其中一项:

- $n=133, k=119, GF(2^m)=GF(2^7), t=2, p=14;$
 45 $n=135, k=119, GF(2^m)=GF(2^8), t=2, p=16.$

在一些可能的实施方式中,码字的长度为 n ,第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码, p 个校验比特包括 q 个比特的循环冗余校验 CRC 扩展校验位, n 、 k 、 $GF(2^m)$ 、 t 、 p 和 q 之间

的对应关系为下述项中的其中一项：

- n=128, k=119, $GF(2^m)=GF(2^7)$, t=1, p=9, q=2;
 n=134, k=119, $GF(2^m)=GF(2^7)$, t=2, p=15, q=1;
 n=135, k=119, $GF(2^m)=GF(2^7)$, t=2, p=16, q=2;
 5 n=136, k=119, $GF(2^m)=GF(2^8)$, t=2, p=17, q=1;
 n=137, k=119, $GF(2^m)=GF(2^8)$, t=2, p=18, q=2。

第四方面，本申请实施例提供了一种数据编码装置，该数据编码装置包括：获取单元和编码单元。
 获取单元用于：获取经过第一 FEC 编码的第一数据流中连续的 k 个比特，k 为大于或等于 3 的整数，连续的 k 个比特包括 v 个比特子集，每个比特子集包括 3 个比特，v 为大于或等于 1 的整数。编码单元用于：对所述连续的 k 个比特进行内码编码得到码字。所述编码单元具体用于：对每个比特子集中的 3 个比特进行异或得到 1 个比特，以得到共 v 个比特；对包括 v 个比特的比特序列进行第二 FEC 编码得到 p 个校验比特。内码编码后的码字包括连续的 k 个比特和 p 个校验比特，p 为大于或等于 1 的整数。

在一些可能的实施方式中，每个比特子集中的 3 个比特是连续的 k 个比特中连续的 3 个比特。

在一些可能的实施方式中， $k=v \times 3$ 。

- 15 在一些可能的实施方式中，连续的 k 个比特还包括 r 个目标比特， $k=v \times 3+r$ ，r=1 或 2，编码单元具体用于：对包括 v 个比特和 r 个目标比特的比特序列进行第二 FEC 编码得到 p 个校验比特。

在一些可能的实施方式中，在码字中 p 个校验比特位于连续的 k 个比特之后，目标比特是连续的 k 个比特中末尾的 r 个比特。或者，在码字中 p 个校验比特位于连续的 k 个比特之前，目标比特是连续的 k 个比特中起始的 r 个比特。

- 20 在一些可能的实施方式中，数据编码装置还包括映射单元，映射单元用于：对包括至少一个码字的第二数据流中来自 4 个比特子集的 12 个比特进行符号映射和偏振划分得到 1 个 DP-64QAM 符号，其中，4 个比特子集分别映射到 DP-64QAM 符号的 X 偏振方向 I 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量，X 偏振方向与 Y 偏振方向相互正交。

- 25 在一些可能的实施方式中，第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码，m 和 t 均为大于或等于 1 的整数， $mt \leq p$ ，且 $v+r \leq 2^m-1-p$ 。

在一些可能的实施方式中，k=119，第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 、 $GF(2^7)$ 或 $GF(2^6)$ 。

在一些可能的实施方式中，码字的长度为 n，第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码，n、k、 $GF(2^m)$ 、t 和 p 之间的对应关系为下述项中的其中一项：

- n=131, k=119, $GF(2^m)=GF(2^6)$, t=2, p=12;
 30 n=133, k=119, $GF(2^m)=GF(2^7)$, t=2, p=14;
 n=135, k=119, $GF(2^m)=GF(2^8)$, t=2, p=16。

在一些可能的实施方式中，码字的长度为 n，第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码，p 个校验比特包括 q 个比特的循环冗余校验 CRC 扩展校验位，n、k、 $GF(2^m)$ 、t、p 和 q 之间的对应关系为下述项中的其中一项：

- 35 n=127, k=119, $GF(2^m)=GF(2^6)$, t=1, p=8, q=2;
 n=128, k=119, $GF(2^m)=GF(2^7)$, t=1, p=9, q=2;
 n=132, k=119, $GF(2^m)=GF(2^6)$, t=2, p=13, q=1;
 n=133, k=119, $GF(2^m)=GF(2^6)$, t=2, p=14, q=2;
 n=134, k=119, $GF(2^m)=GF(2^7)$, t=2, p=15, q=1;
 40 n=135, k=119, $GF(2^m)=GF(2^7)$, t=2, p=16, q=2;
 n=136, k=119, $GF(2^m)=GF(2^8)$, t=2, p=17, q=1;
 n=137, k=119, $GF(2^m)=GF(2^8)$, t=2, p=18, q=2。

第五方面，本申请实施例提供了一种芯片，该芯片包括处理器和存储器，存储器和处理器通过线路互相连接，存储器中存储有指令，处理器用于执行如第一方面和第二方面任一实施方式介绍的方法。

- 45 第六方面，本申请实施例提供了一种数据传输系统，该数据传输系统包括数据发送设备和数据接收设备，其中，数据发送设备用于执行如第一方面和第二方面任一实施方式介绍的方法并将数据发送至数

据接收设备，数据接收设备用于对接收到的数据进行译码等操作。

第七方面，本申请实施例提供了一种计算机可读存储介质，计算机可读存储介质上存储有计算机程序，计算机程序被计算机执行时，以使得实现如第一方面和第二方面任一实施方式介绍的方法。

附图说明

- 5 图 1 为本申请实施例应用的一种通信系统示意图；
- 图 2 为本申请实施例应用的另一种通信系统示意图；
- 图 3 为本申请实施例提供的数据编码方法的一种流程示意图；
- 图 4 (a) 为本申请实施例中对每 2 个比特进行异或操作的一种实施方式示意图；
- 图 4 (b) 为本申请实施例中对每 2 个比特进行异或操作的另一种实施方式示意图；
- 10 图 4 (c) 为本申请实施例中对每 3 个比特进行异或操作的一种实施方式示意图；
- 图 5 为本申请实施例中一种内码编码的实施方式示意图；
- 图 6 为本申请实施例中内码编码的第一种应用场景示意图；
- 图 7 为本申请实施例中内码编码的第二种应用场景示意图；
- 图 8 为本申请实施例中内码编码的第三种应用场景示意图；
- 15 图 9 为本申请实施例中内码编码的第四种应用场景示意图；
- 图 10 为本申请实施例中内码编码的第五种应用场景示意图；
- 图 11 为本申请实施例中内码编码的第六种应用场景示意图；
- 图 12 为本申请实施例中内码编码的第七种应用场景示意图；
- 图 13 为本申请实施例中数据编码装置的一种结构示意图；
- 20 图 14 为本申请实施例中数据编码装置的另一种结构示意图。

具体实施方式

本申请实施例提供了一种数据编码方法及相关装置，在不改变内码码字长度和冗余代价的同时降低了编码的复杂度。需要说明的是，本申请说明书和权利要求书及上述附图中的术语“第一”、“第二”等用于区别类似的对象，而非限定特定的顺序或先后次序。应该理解，上述术语在适当情况下可以互换，以便在本申请描述的实施例能够以除了在本申请描述的内容以外的顺序实施。此外，术语“包括”和“具有”以及他们的任何变形，意图在于覆盖不排除的包含。例如，包含了一系列步骤或单元的过程、方法、系统、产品或设备不必限于清楚地列出的那些步骤或单元，而是可包括没有清楚地列出的或对于这些过程、方法、产品或设备固有的其它步骤或单元。

图 1 为本申请实施例应用的一种通信系统示意图。如图 1 所示，该通信系统包括发端设备 01、发端处理模块 02、信道传输媒介 03、收端处理模块 04 和收端设备 05。以该通信系统是数据中心网络为例，发端设备 01 和收端设备 05 可以为交换机或路由器等设备，且发端设备 01 也称为位于发端的客户侧芯片 (host chip)，收端设备 05 也称为位于收端的客户侧芯片，信道传输媒介 03 可以为光纤。客户侧芯片有时也称为为客户侧设备 (host device)。其中，发端设备 01 与发端处理模块 02 之间可以通过连接单元接口 (attachment unit interface, AUI) 连接，收端设备 05 与收端处理模块 04 之间可以通过 AUI 连接。发端处理模块 02 和收端处理模块 04 可以为光模块 (optical module)、电模块、连接器 (connector) 或其他在数据发送过程中对数据进行处理模块。例如，该处理模块可以为 800 ZR 模块 (800ZR module，一种相干光模块)。并且，该通信系统中的发端设备 01、发端处理模块 02、信道传输媒介 03、收端处理模块 04 和收端设备 05 均可以支持双向传输，也可以支持单向传输，具体此处不做限定。

图 2 为本申请实施例应用的另一种通信系统示意图。如图 2 所示，在发送端，信源提供待发送的数据流：发端数据处理器接收该数据流，并对其进行包含编码、交织、调制的数据处理得到符号数据流，送入发端信号处理器进行成帧，经过信道传输，到达接收设备。接收设备接收到因为信道中的噪声或者其他损伤产生的失真信号后，送到收端信号处理器进行色散补偿、同步、相位恢复等操作，然后送入收端数据处理进行包含解调、解交织、译码处理后，恢复出原有数据，发给信宿。其中，图 2 中所示的发端数据处理和发端信号处理可应用于图 1 所示的发端处理模块 02 中，图 2 中所示的收端数据处理和收端信号处理可应用于图 1 所示的收端处理模块 04 中。

应理解，内码中的“内”和外码中的“外”只是基于对数据进行操作的执行主体相对于信道传输媒

介的距离的远近来区分的。对内码进行操作的执行主体较靠近信道传输媒介，对外码进行操作的执行主体较远离信道传输媒介。在本申请实施例中，以图 1 为例，由于发端处理模块 02 先后对数据进行了两次编码后再发送至信道传输媒介。发端处理模块 02 在先编码的数据离信道传输媒介较远，发端处理模块 02 在后编码的数据离信道传输媒介较近。因此发端处理模块 02 在先编码的数据称为经过外码编码的数据，发端处理模块 02 在后编码的数据称为经过内码编码的数据。相应的，收端处理模块 04 在先译码的数据称为经过内码译码的数据，收端处理模块 04 在后译码的数据称为经过外码译码的数据。在一种可能的实施方式中，上述的内码编码和外码编码都是采用 FEC 编码的方式，从而形成一种级联 FEC 的传输方案。例如，发端处理模块 02 可以采用 staircase 码进行外码编码，采用汉明（Hamming）码进行内码编码，或者采用博斯-查德胡里-霍昆格姆（Bose-Chaudhuri-Hocquenghem, BCH）码进行内码编码。

需要说明的是，以上内容是对本申请实施例提供的数据编码方法的应用场景的示例性说明，并不构成对于数据编码方法的应用场景的限定，本领域普通技术人员可知，随着业务需求的改变，其应用场景可以根据应用需求进行调整，本申请实施例对其不做一一列举。下面主要对应用于数据发送端的数据编码方法进行介绍，应用于接收端的数据译码方法可以理解为是数据编码方法的逆操作，在数据编码方法确定的基础上，数据译码方法也是明确的，本申请不再对数据译码方法进行详细介绍。

图 3 为本申请实施例提供的数据编码方法的一种流程示意图。该数据编码方法包括如下步骤，下面进行详细介绍。应理解，为便于说明，下文中的第一 FEC 编码等同于上文介绍的外码编码，本申请实施例提供的内码编码包括分组异或和第二 FEC 编码两个操作，在下文中可以基于此来理解。

101、获取经过第一 FEC 编码的第一数据流中连续的 k 个比特。

本申请实施例中，第一数据流中连续的 k 个比特就是待进行内码编码的 k 个信息比特。应理解，对于内码来说，待进行内码编码的 k 个信息比特可能包括外码码字中的信息比特和校验比特。考虑到本申请实施例主要是对内码编码进行介绍，因此，下文中出现的信息比特都可以理解为是内码编码的信息比特。还应理解，本申请不限定外码编码的具体实现方式，作为一个示例，外码编码具体可以采用 staircase（512，510）编码。

102、对第一数据流的连续 k 个比特中每 s 个比特进行异或操作得到待编码序列。

应理解，由于内码编码后的内码码字中，连续的 s 个比特会通过格雷映射的方式映射成一个符号送入信道进行传输，在非极端恶劣的信道条件下，这连续的 s 个比特中只会出现一个比特错误。符号映射的方式包括但不限于正交相移键控（Quadrature Phase Shift Keying, QPSK）和正交振幅调制（Quadrature Amplitude Modulation, QAM），进一步进行偏振符号划分得到双偏振（Dual-polarization, DP）符号，例如，DP-QPSK，DP-8QAM，DP-16QAM，DP-32QAM 和 DP-64QAM 等。作为一个示例，当采用 DP-16QAM 时，内码码字中连续 2 个比特会映射到同一个 PAM4 符号。作为另一个示例，当采用 DP-64QAM 时，内码码字中连续的三个比特会映射到同一个 PAM8 符号。因此，本申请实施例考虑对第一数据流的连续 k 个比特中每 2 个比特或 3 个比特先进行异或操作后再编码。下面以 $k=119$ 为例介绍几种可能的异或操作的方式。

图 4（a）为本申请实施例中对每 2 个比特进行异或操作的一种实施方式示意图。如图 4（a）所示，在一种可能的实施方式中，由于 119 为奇数，包括 119 个比特的信息序列中有 1 个比特不能进行两两异或的操作，这里将该比特称之为目标比特。应理解，该目标比特可以是信息序列中的任一比特。通常情况下，目标比特是信息序列中的第一个比特或最后一个比特。例如图 4（a）所示，目标比特是信息序列中的最后一个比特 a_{118} 。为了便于介绍，这里将信息序列中除了目标比特之外的其余 118 个比特称之为比特集合，该比特集合包括 59 个比特子集，每个比特子集包括 2 个比特。进而，对每个比特子集中的 2 个比特进行异或得到 1 个比特，从而可以得到共 59 个比特，如图 4（a）所示的 b_0 - b_{58} 。在该实施方式中，每个比特子集中的 2 个比特是 119 比特信息序列中相邻的 2 个比特，如图 4（a）所示， a_0 和 a_1 进行异或得到 b_0 ， a_2 和 a_3 进行异或得到 b_1 ，……， a_{116} 和 a_{117} 进行异或得到 b_{58} 。进而，信息序列中的目标比特 a_{118} 作为待编码序列中其中一个比特 b_{59} ，待编码序列包括异或得到的 b_0 - b_{58} 和 b_{59} 。

图 4（b）为本申请实施例中对每 2 个比特进行异或操作的另一种实施方式示意图。区别于图 4（a）所示的实施方式，在另一种可能的实施方式中，每个比特子集中的 2 个比特也可以是 119 比特信息序列中任意不相邻的 2 个比特，具体方式此处不做限定。例如图 4（b）所示， a_0 和 a_{59} 进行异或得到 b_0 ， a_2

和 a_{60} 进行异或得到 b_1 , ..., a_{58} 和 a_{117} 进行异或得到 b_{58} 。进而, 信息序列中的目标比特 a_{118} 作为待编码序列中其中一个比特 b_{59} , 待编码序列包括异或得到的 b_0 - b_{58} 和 b_{59} 。

需要说明的是, 基于图 4 (a) 和图 4 (b) 所示的 2 比特异或的实施方式, 本申请不限定 k 的具体取值。如果 k 是大于 1 的奇数, 则包括 k 个比特的信息序列一定会存在一个目标比特不参与异或。如果 k 是偶数, 则信息序列中的所有 k 个比特刚好可以两两比特进行异或。

图 4 (c) 为本申请实施例中对每 3 个比特进行异或操作的一种实施方式示意图。如图 4 (c) 所示, 在又一种可能的实施方式中, 由于 119 除 3 余数是 2, 包括 119 个比特的信息序列中有 2 个比特不能进行 3 比特异或的操作, 这里将这 2 个比特称之为目标比特。应理解, 这 2 个目标比特可以是信息序列中的任意 2 个比特。通常情况下, 这 2 个目标比特是信息序列中的起始的 2 个比特或末尾的 2 个比特。例如如图 4 (c) 所示, 这 2 个目标比特是信息序列中的最后 2 个比特 a_{117} 和 a_{118} 。为了便于介绍, 这里将信息序列中除了目标比特之外的其余 117 个比特称之为比特集合, 该比特集合包括 39 个比特子集, 每个比特子集包括 3 个比特。进而, 对每个比特子集中的 3 个比特进行异或得到 1 个比特, 从而可以得到共 39 个比特, 如如图 4 (c) 所示的 b_0 - b_{38} 。在该实施方式中, 每个比特子集中的 3 个比特是 119 比特信息序列中连续的 3 个比特, 如图 4 (c) 所示, a_0 , a_1 和 a_2 进行异或得到 b_0 , ..., a_{114} , a_{115} 和 a_{116} 进行异或得到 b_{38} 。进而, 信息序列中的目标比特 a_{117} 和 a_{118} 作为待编码序列中其中 2 个比特 b_{39} 和 b_{40} , 待编码序列包括异或得到的 b_0 - b_{38} , b_{39} 和 b_{40} 。

需要说明的是, 基于图 4 (c) 所示的 3 比特异或的实施方式, 本申请不限定 k 的具体取值。例如, k 也可以刚好是 3 的整数倍, 则信息序列中的所有 k 个比特刚好都可以进行 3 比特异或。又例如, k 也可能除 3 余数是 1, 则信息序列的 k 个比特中有 1 个比特是不参与异或的目标比特, 除此之外的其他比特都可以进行 3 比特异或。

103、对待编码序列进行第二 FEC 编码。

图 5 为本申请实施例一种内码编码的实施方式示意图。如图 5 所示, 待编码序列指的是要进行第二 FEC 编码的比特序列。其中, 待编码序列包括步骤 102 中异或操作得到的比特, 在此基础上, 待编码序列还可能包括不参与异或的目标比特, 具体情况取决于 k 的取值, 可以参考步骤 102 的相关介绍, 这里以 $k=119$ 为例。待编码序列进行第二 FEC 编码得到包括 p 个校验比特的校验序列, 对于内码编码得到的内码码字来说, 内码码字包括 k 个比特的信息序列和 p 个校验比特, 即内码码字的长度 $n=k+p$, p 是大于或等于 1 的整数。也就是说, 对待编码序列进行的第二 FEC 编码只用于生成校验序列, 编码得到的内码码字还是包括 k 个比特的信息序列。例如, 若目标比特是待编码序列中的最后一个比特, 则内码码字中的校验序列位于信息序列之后。又例如, 若目标比特是待编码序列中的第一个比特, 则内码码字中的校验序列位于信息序列之前。需要说明的是, 上述第二 FEC 编码可以采用 BCH 编码或扩展 BCH 编码, 其中, 采用 BCH 编码的内码码字中 p 个校验比特不包括循环冗余校验 (cyclic redundancy check, CRC) 扩展校验位, 采用扩展 BCH 编码的内码码字中 p 个校验比特包括 1 个比特或 2 个比特的 CRC 扩展校验位。

在一种可能的实施方式中, 对于采用 2 比特异或或 3 比特异或的编码方案, 第二 FEC 编码具体可以采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, m 和 t 均为大于或等于 1 的整数。其中, GF 指有限域, 也可以称之为伽罗华域 (Galois Field), 2^m 表示有限域的阶数。第二 FEC 编码的纠错能力为 t 个比特, 即一个内码码字最多能纠错 t 个比特。其中, 若 p 个校验比特不包括 CRC 扩展校验位, 则 $p=m \times t$; 若 p 个校验比特包括 1 个比特的 CRC 扩展校验位, 则 $p=m \times t+1$; 若 p 个校验比特包括 2 个比特的 CRC 扩展校验位, 则 $p=m \times t+2$ 。

在另一种可能的实施方式中, 对于采用 2 比特异或的编码方案, 若 $\frac{k+1}{2} \leq 2^{m-1} - 1 - p$, 则第二 FEC 编码还可以采用 $GF(2^{m-1})$ 的 BCH 码字来进一步简化内码编码的方案。其中, 若 p 个校验比特不包括 CRC 扩展校验位, 则 $p=(m-1) \times t$; 若 p 个校验比特包括 1 个比特的 CRC 扩展校验位, 则 $p=(m-1) \times t+1$; 若 p 个校验比特包括 2 个比特的 CRC 扩展校验位, 则 $p=(m-1) \times t+2$ 。应理解, 当第二 FEC 编码采用 $GF(2^m)$ 的 BCH 编码时内码码字的长度记为 n_0 , 当第二 FEC 编码采用 $GF(2^{m-1})$ 的 BCH 码字时内码码字的长度记为 n_1 , $n_0=k+(m-1)t=n_1-t$, 此时原 (n_0, k) 码字被替换成 (n_1, k) 码字。也就是说, 采用该方式进行编码可以将校验比特的个数减少 t 个, 从而在信息为长度不变的情况下, 增加了码字的码率, 减少了

码字的开销。

在又一种可能的实施方式中，对于采用 3 比特异或的编码方案，记为 k 个比特包括 v 个比特子集，每个比特子集包括 3 个比特，v 为大于或等于 1 的整数，p 个校验比特包括的 CRC 扩展校验位数量记为 r。若 $v + r \leq 2^{m-1} - 1 - p$ ，则第二 FEC 编码还可以采用 $GF(2^{m-1})$ 的 BCH 码字来进一步简化内码编码的方案。其中，若 P 个校验比特不包括 CRC 扩展校验位，则 $p = (m-1) \times t$ ；若 P 个校验比特包括 1 个比特的 CRC 扩展校验位，则 $p = (m-1) \times t + 1$ ；若 P 个校验比特包括 2 个比特的 CRC 扩展校验位，则 $p = (m-1) \times t + 2$ 。若 $v + r \leq 2^{m-2} - 1 - p$ ，则第二 FEC 编码还可以采用 $GF(2^{m-2})$ 的 BCH 码字来进一步简化内码编码的方案。其中，若 P 个校验比特不包括 CRC 扩展校验位，则 $p = (m-2) \times t$ ；若 P 个校验比特包括 1 个比特的 CRC 扩展校验位，则 $p = (m-2) \times t + 1$ ；若 P 个校验比特包括 2 个比特的 CRC 扩展校验位，则 $p = (m-2) \times t + 2$ 。

104、对第二数据流进行符号映射和偏振划分。

应理解，第二数据流包括至少一个经过内码编码的内码码字。作为一个示例，对于采用 2 比特异或的编码方案，对第二数据流中每 8 个比特进行符号映射和偏振划分得到 1 个 DP-16QAM 符号。其中，参与符号映射和偏振划分的 8 个比特来自信息序列中的 4 个参与异或操作比特子集。作为另一个示例，对于采用 3 比特异或的编码方案，对第二数据流中每 12 个比特进行符号映射和偏振划分得到 1 个 DP-64QAM 符号。其中，参与符号映射和偏振划分的 12 个比特来自信息序列中的 4 个参与异或操作比特子集。应理解，4 个比特子集分别映射到 DP-16QAM 符号或 DP-64QAM 符号的 X 偏振方向 I 路（in-phase）分量、X 偏振方向 Q 路（quadrature-phase）分量、Y 偏振方向 I 路（in-phase）分量和 Y 偏振方向 Q 路（quadrature-phase）分量。其中，X 偏振方向与 Y 偏振方向相互正交。也就是说，DP-16QAM 符号的任意一个分量由参与异或的一个比特子集的 2 个比特映射得到，DP-64QAM 符号的任意一个分量由参与异或的一个比特子集的 3 个比特映射得到。还应理解，上述映射到 DP-16QAM 符号或 DP-64QAM 符号的 4 个比特子集可以来自相同的码字，也可以来自不同的码字，具体此处不做限定。

需要说明的是，以内码编码的信息序列长度是 119 比特为例，在此基础上本申请实施例提供了多种可能的内码编码参数。当采用 DP-16QAM 的方案时具体如下表 1 所示，当采用 DP-64QAM 的方案时具体如下表 2 所示。其中，n 表示内码码字的长度，k 表示内码码字的信息序列长度，w 表示编码长度（包括待编码序列和校验序列），f 表示待编码序列长度， $GF(2^m)$ 表示有限域。t 表示内码编码的纠错能力。OH 表示内码码字的开销，指的是内码码字中校验序列长度与信息序列长度的比值，即 $OH = (n - k) / k$ 。备注中的无扩展指的是校验序列中没有 CRC 扩展校验位，备注中的单比特扩展指的是校验序列中有 1 个比特的 CRC 扩展校验位，备注中的双比特扩展指的是校验序列中有 2 个比特的 CRC 扩展校验位。

表 1

方案	n	k	p	w	f	$GF(2^m)$	t	OH	备注
1	128	119	9	69	60	$GF(2^7)$	1	7.6%	双比特扩展
2	133	119	14	74	60	$GF(2^7)$	2	11.8%	无扩展
3	134	119	15	75	60	$GF(2^7)$	2	12.6%	单比特扩展
4	135	119	16	76	60	$GF(2^7)$	2	13.4%	双比特扩展
5	135	119	16	76	60	$GF(2^8)$	2	13.4%	无扩展
6	136	119	17	77	60	$GF(2^8)$	2	14.2%	单比特扩展
7	137	119	18	78	60	$GF(2^8)$	2	15.1%	双比特扩展

对于表 1 中提供的方案来说，方案 1 是定义在有限域 $GF(2^7)$ 的纠错能力 $t=1$ 的码子，通过异或方式可以在现有技术下降低编译码的复杂度。方案 5-7 中实际编码的码字基于有限域 $GF(2^8)$ 上的 $t=2$ 的系统 BCH (255, 239)，该码字缩短 179 比特后得到方案 5 的实际编码 BCH (76, 60) 的码字，相比方案 1 具备更强的编码增益。在方案 5 的基础上，分别添加单比特和双比特的 CRC 扩展校验位即可获得方案 6 的实际编码 BCH (77, 60) 和方案 7 的实际编码 BCH (78, 60) 的码字，可以在方案 5 的基础上进一步提升编码增益。方案 2-4 中实际编码的码字则是基于有限域 $GF(2^7)$ 上的 $t=2$ 的系统 BCH (127, 113)，该码字

缩短 53 比特后得到方案 2 的实际编码 BCH (74, 60) 的码字。在方案 2 的基础上，分别添加单比特和双比特的 CRC 扩展校验位即可获得方案 3 的实际编码 BCH (75, 60) 和方案 4 的实际编码 BCH (76, 60) 的码字。相比方案 5-7, 方案 2-4 由于满足上述提到的 $\frac{k+1}{2} \leq 2^{m-1} - 1 - p$ 的关系，因此可以将原有的有限域GF (2⁸) 替换成低复杂度的有限域GF (2⁷)。

5

表 2

方案	n	k	p	w	f	GF(2 ^m)	t	OH	备注
1	127	119	8	49	41	GF(2 ⁶)	1	6.7%	双比特扩展
2	128	119	9	50	41	GF(2 ⁷)	1	7.6%	双比特扩展
3	131	119	12	53	41	GF(2 ⁶)	2	10.1%	无扩展
4	132	119	13	54	41	GF(2 ⁶)	2	10.9%	单比特扩展
5	133	119	14	55	41	GF(2 ⁶)	2	11.8%	双比特扩展
6	133	119	14	55	41	GF(2 ⁷)	2	11.8%	无扩展
7	134	119	15	56	41	GF(2 ⁷)	2	12.6%	单比特扩展
8	135	119	16	57	41	GF(2 ⁷)	2	13.4%	双比特扩展
9	135	119	16	57	41	GF(2 ⁸)	2	13.4%	无扩展
10	136	119	17	58	41	GF(2 ⁸)	2	14.2%	单比特扩展
11	137	119	18	59	41	GF(2 ⁸)	2	15.1%	双比特扩展

对于表 2 中提供的方案来说，方案 1 和 2 的实际编码分别是定义在有限域GF(2⁶)和GF(2⁷) 上的纠错能力 t=1 的 Hamming 码，方案 3-5 的实际编码为有限域GF(2⁶)上的纠错能力 t=2 的 BCH 码，方案 6-8 的实际编码为有限域GF(2⁷)上的纠错能力 t=2 的 BCH 码，候选方案 9-11 的实际编码为有限域GF(2⁸)上的纠错能力 t=2 的 BCH 码。

10

需要说明的是，在一些可能的场景中，DP-16QAM 调制模式下的内码编码方案与 DP-64QAM 调制模式下的内码编码方案可以兼容，下面表 3 提供了能兼容两种调制模式的内码编码的参数，在实际应用中可以将两种调制模式对应的编码器集成在一起，以便根据实际需求灵活选择。

表 3

方案	n	k	p	w (16QAM)	f (16QAM)	w (64QAM)	f (64QAM)	GF(2 ^m)	备注
1	128	119	9	69	60	50	41	GF(2 ⁷)	双比特扩展
2	133	119	14	74	60	55	41	GF(2 ⁷)	无扩展
3	134	119	15	75	60	56	41	GF(2 ⁷)	单比特扩展
4	135	119	16	76	60	57	41	GF(2 ⁷)	双比特扩展
5	135	119	16	76	60	57	41	GF(2 ⁸)	无扩展
6	136	119	17	77	60	58	41	GF(2 ⁸)	单比特扩展
7	137	119	18	78	60	59	41	GF(2 ⁸)	双比特扩展

15

下面结合内码编码的相关参数介绍几种具体的内码编码实施例。

实施例 1：在 DP-16QAM 调制模式下，内码编码采用 (128, 119) +GF(2⁷)上 (69, 60) 编码。

图 6 为本申请实施例中外码编码的第一种应用场景示意图。如图 6 所示，内码编码码字长度为 128 比特，其中的信息序列长度为 119 比特，其中的校验序列长度为 9 比特。首先，从 119 比特的信息序列 A 中选取 118 个比特组成序列 A'，记做A' = [a'0, a'1, ..., a'117]，A' 可以是 A 中的任意 118 个比特，为方便后续的信道交织与调制，可以选取 A 中的前 118 个比特作为 A'，即A' = [a0, a1, ..., a117]。然后将 A'

20

中相邻的两个比特分为一组,进行异或操作得到 59 个比特 $[b_0, b_1, \dots, b_{58}]$ 。同时, A 中未被选入 A' 的比特记做 $A \setminus A'$, $A \setminus A'$ 将跳过分组异或操作与 $b_0 \sim b_{58}$ 共同组合成为待编码序列 $B[0:59] = [b_0, b_1, \dots, b_{59}]$, 表示如下:

$$\begin{cases} b_i = a'_{2i} \wedge a'_{2i+1}, & i \in [0, 58] \\ b_i = A \setminus A', & i = 59 \end{cases}$$
。然后, 对待编码序列进行扩展 hamming 码 (69, 60) 编码生成 9

比特校验位 $[p_0, p_1, \dots, p_8]$ 。其中, 扩展 hamming 码 (69, 60) 是构建于有限域 $GF(2^7)$ 上的双比特扩展 hamming

5 码, 通过缩短 59 比特获得。最后, 生成的内码编码 (128, 119) 后的码字 $C[0:127] = [c_0, c_1, \dots, c_{127}]$ 可以表示为 $\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 127] \end{cases}$ 。应理解, 在上述过程中, SD-FEC (128, 119) 依旧为系统码, 即 (69, 60) 编码只用于生成校验比特, 不参与实际的传输。

实施例 2: 在 DP-16QAM 调制模式下, 内码编码采用 (133, 119) + $GF(2^7)$ 上 (74, 60) 编码。

10 图 7 为本申请实施例 2 中内码编码的第二种应用场景示意图。如图 7 所示, 内码编码码字长度为 133 比特, 其中的信息序列长度为 119 比特, 其中的校验序列长度为 14 比特。首先, 信息序列 $A[0:118]$ 通过与实施例 1 相同的方式生成待编码序列 $B[0:59]$ 。然后对待编码序列进行 BCH (74, 60) 编码生成 14 比特校验位 $[p_0, p_1, \dots, p_{13}]$ 。其中, BCH (74, 60) 为构建于有限域 $GF(2^7)$ 上的 $t=2$ 的 BCH (127, 113), 通过缩短 53 比特获得。 $GF(2^7)$ 上的 BCH (74, 60) 的生成多项式可以表示为:

$$\begin{aligned} g(x) &= M1(x)M3(x) = (x^7 + x^3 + 1)(x^7 + x^3 + x^2 + x + 1) \\ &= x^{14} + x^9 + x^8 + x^6 + x^5 + x^4 + x^2 + x + 1 \end{aligned}$$

15 其中, $M1(x)$ 与 $M3(x)$ 分别对应 α^1 与 α^3 的最小多项式, α 为有限域 $GF(2^7)$ 的本原元。将待编码的 60 比特分别作为最高次数为 59 的多项式的系数, 得到信息多项式 $m(x)$ 。 $x^{14}m(x)$ 通过模 2 除法除以 $g(x)$ 得到余数多项式 $r(x)$, $r(x)$ 中各项的系数即为校验序列 $P[0:13]$ 。最后, 将信息序列 A 与检验序列 P 组成内码编码 (133, 119) 的完整码字, 记做 $C[0:132] = [c_0, c_1, \dots, c_{132}]$, 可以表示为 $\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 132] \end{cases}$ 。

实施例 3: 在 DP-16QAM 调制模式下, 内码编码采用 (134, 119) + $GF(2^7)$ 上 (75, 60) 编码。

20 图 8 为本申请实施例 3 中内码编码的第三种应用场景示意图。如图 8 所示, 内码编码码字长度为 134 比特, 其中的信息序列长度为 119 比特, 其中的校验序列长度为 15 比特。首先, 信息序列 $A[0:118]$ 通过与实施例 1 相同的方式生成待编码序列 $B[0:59]$ 。然后对待编码序列进行扩展 BCH (75, 60) 的编码生成 15 比特校验位 $[p_0, p_1, \dots, p_{14}]$ 。其中, 扩展 BCH (75, 60) 是实施例 2 中 BCH (74, 60) 的基础上通过添加单比特奇偶校验获得。 $GF(2^7)$ 上的扩展 BCH (75, 60) 的生成多项式可以表示为:

$$\begin{aligned} g1(x) &= g(x)(x + 1) = (x^7 + x^3 + 1)(x^7 + x^3 + x^2 + x + 1)(x + 1) \\ &= x^{15} + x^{14} + x^{10} + x^8 + x^7 + x^4 + x^3 + 1 \end{aligned}$$

25 将待编码的 60 比特分别作为最高次数为 59 的多项式的系数, 得到信息多项式 $m(x)$ 。 $x^{15}m(x)$ 通过模 2 除法除以 $g1(x)$ 得到余数多项式 $r(x)$, $r(x)$ 中各项的系数即为校验序列 $P[0:14]$ 。最后, 将信息序列 A 与检验序列 P 组成内码编码 (134, 119) 的完整码字, 记做 $C[0:133] = [c_0, c_1, \dots, c_{133}]$, 可以表示为 $\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 133] \end{cases}$ 。

实施例 4: 在 DP-16QAM 调制模式下, 内码编码采用 (135, 119) + $GF(2^7)$ 上 (76, 60) 编码。

30 图 9 为本申请实施例 4 中内码编码的第四种应用场景示意图。如图 9 所示, 内码编码码字长度为 135 比特, 其中的信息序列长度为 119 比特, 其中的校验序列长度为 16 比特。首先, 信息序列 $A[0:118]$ 通过与实施例 1 相同的方式生成待编码序列 $B[0:59]$ 。然后对待编码序列进行扩展 BCH (76, 60) 编码生成 16 比特校验位 $[p_0, p_1, \dots, p_{15}]$ 。其中, 扩展 BCH (76, 60) 是在实施例 2 中 BCH (74, 60) 基础上通过添加双比特奇偶校验获得。 $GF(2^7)$ 上的扩展 BCH (76, 60) 的生成多项式可以表示为:

$$\begin{aligned} g2(x) &= g(x)(x^2 + 1) = (x^7 + x^3 + 1)(x^7 + x^3 + x^2 + x + 1)(x^2 + 1) \\ &= x^{16} + x^{14} + x^{11} + x^{10} + x^9 + x^7 + x^5 + x^3 + x + 1 \end{aligned}$$

35 将待编码的 60 比特分别作为最高次数为 59 的多项式的系数, 得到信息多项式 $m(x)$ 。 $x^{16}m(x)$ 通过

模 2 除法除以 $g_2(x)$ 得到余数多项式 $r(x)$, $r(x)$ 中各项的系数即为校验序列 $P[0:15]$ 。最后, 将信息序列 A 与检验序列 P 组成内码编码 (135, 119) 的完整码字, 记做 $C[0:134] = [c_0, c_1, \dots, c_{134}]$, 可以表示为

$$\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 134] \end{cases}^\circ$$

5 实施例 5: 在 DP-16QAM 调制模式下, 内码编码采用 (135, 119) + GF(2⁸) 上 (76, 60) 编码。

如图 9 所示, 内码编码码字长度为 135 比特, 其中的信息序列长度为 119 比特, 其中的校验序列长度为 16 比特。首先, 信息序列 $A[0:118]$ 通过与实施例 1 相同的方式生成待编码序列 $B[0:59]$ 。然后对待编码序列进行 BCH (76, 60) 的编码生成 16 比特校验位 $[p_0, p_1, \dots, p_{15}]$ 。其中, BCH (76, 60) 是构建于有限域 GF(2⁸) 上的 $t=2$ 的 BCH (255, 239) 通过缩短 179 比特获得。GF(2⁸) 上的 BCH (76, 60) 的生成多项式可以表示为:

$$\begin{aligned} g_3(x) &= M_1(x)M_3(x) = (x^8 + x^4 + x^3 + x^2 + 1)(x^8 + x^6 + x^5 + x^4 + x^2 + x + 1) \\ &= x^{16} + x^{14} + x^{13} + x^{11} + x^{10} + x^9 + x^8 + x^6 + x^5 + x + 1 \end{aligned}$$

10 将待编码的 60 比特分别作为最高次数为 59 的多项式的系数, 得到信息多项式 $m(x)$ 。 $x^{16}m(x)$ 通过模 2 除法除以 $g_3(x)$ 得到余数多项式 $r(x)$, $r(x)$ 中各项的系数即为校验序列 $P[0:15]$ 。最后, 将信息序列 A 与检验序列 P 组成内码编码 (135, 119) 的完整码字, 记做 $C[0:134] = [c_0, c_1, \dots, c_{134}]$, 可以表示为

$$\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 134] \end{cases}^\circ$$

15

实施例 6: 在 DP-16QAM 调制模式下, 内码编码采用 (136, 119) + GF(2⁸) 上 (77, 60) 编码。

图 10 为本申请实施例中内码编码的第五种应用场景示意图。如图 10 所示, 内码编码码字长度为 136 比特, 其中的信息序列长度为 119 比特, 其中的校验序列长度为 17 比特。首先, 信息序列 $A[0:118]$ 通过与实施例 1 相同的方式生成待编码序列 $B[0:59]$ 。然后对待编码序列进行扩展 BCH (77, 60) 编码生成 17 比特校验位 $[p_0, p_1, \dots, p_{16}]$ 。其中, 扩展 BCH (77, 60) 是在实施例 5 中 BCH (76, 60) 基础上通过添加单比特奇偶校验获得。GF(2⁸) 上的扩展 BCH (77, 60) 的生成多项式可以表示为:

$$\begin{aligned} g_4(x) &= g_3(x)(x + 1) \\ &= (x^8 + x^4 + x^3 + x^2 + 1)(x^8 + x^6 + x^5 + x^4 + x^2 + x + 1)(x + 1) \\ &= x^{17} + x^{16} + x^{15} + x^{13} + x^{12} + x^8 + x^7 + x^5 + x^2 + 1 \end{aligned}$$

20 将待编码的 60 比特分别作为最高次数为 59 的多项式的系数, 得到信息多项式 $m(x)$ 。 $x^{17}m(x)$ 通过模 2 除法除以 $g_4(x)$ 得到余数多项式 $r(x)$, $r(x)$ 中各项的系数即为校验序列 $P[0:16]$ 。最后, 将信息序列 A 与检验序列 P 组成内码编码 (136, 119) 的完整码字, 记做 $C[0:135] = [c_0, c_1, \dots, c_{135}]$, 可以表示为

$$\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 135] \end{cases}^\circ$$

25

实施例 7: 在 DP-16QAM 调制模式下, 内码编码采用 (137, 119) + GF(2⁸) 上 (78, 60) 编码。

图 11 为本申请实施例中内码编码的第六种应用场景示意图。如图 11 所示, 内码编码码字长度为 137 比特, 其中的信息序列长度为 119 比特, 其中的校验序列长度为 18 比特。首先, 信息序列 $A[0:118]$ 通过与实施例 1 相同的方式生成待编码序列 $B[0:59]$ 。然后对待编码序列进行扩展 BCH (78, 60) 的编码生成 18 比特校验位 $[p_0, p_1, \dots, p_{17}]$ 。其中, 扩展 BCH (78, 60) 是在实施例 5 中 BCH (76, 60) 基础上通过添加双比特奇偶校验获得。GF(2⁸) 上的扩展 BCH (78, 60) 的生成多项式可以表示为:

$$\begin{aligned} g_5(x) &= g_3(x)(x^2 + 1) \\ &= (x^8 + x^4 + x^3 + x^2 + 1)(x^8 + x^6 + x^5 + x^4 + x^2 + x + 1)(x^2 + 1) \\ &= x^{18} + x^{15} + x^{14} + x^{12} + x^9 + x^7 + x^6 + x^5 + x^3 + x^2 + x + 1 \end{aligned}$$

30 将待编码的 60 比特分别作为最高次数为 59 的多项式的系数, 得到信息多项式 $m(x)$ 。 $x^{18}m(x)$ 通过

模 2 除法除以 $g_5(x)$ 得到余数多项式 $r(x)$, $r(x)$ 中各项的系数即为校验序列 $P[0:17]$ 。最后, 将信息序列 A 与检验序列 P 组成内码编码 (137, 119) 的完整码字, 记做 $C[0:136] = [c_0, c_1, \dots, c_{136}]$, 可以表示为

$$\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 136] \end{cases}^{\circ}$$

实施例 8: 在 DP-64QAM 调制模式下, 内码编码采用 (128, 119) + GF(2⁷) 上 (50, 41) 编码。

- 5 图 12 为本申请实施例中内码编码的第七种应用场景示意图。如图 12 所示, 内码编码码字长度为 128 比特, 其中的信息序列长度为 119 比特, 其中的校验序列长度为 9 比特。首先, 从 119 比特的信息序列 A 中选取 117 个比特组成序列 A' , 记做 $A' = [a'_0, a'_1, \dots, a'_{116}]$, A' 可以是 A 中的任意 117 个比特, 为方便后续的信道交织与调制, 可以选取 A 中的前 117 个比特作为 A' , 即 $A' = [a_0, a_1, \dots, a_{116}]$ 。然后将 A' 中连续三个比特分为一组, 进行异或操作得到 39 个比特 $[b_0, b_1, \dots, b_{38}]$ 。同时, A 中未被选入 A' 的比特记做 $A \setminus A'$, $A \setminus A'$ 将跳过分组异或操作与 $b_0 \sim b_{38}$ 共同组合成为待编码序列 $B[0:40] = [b_0, b_1, \dots, b_{40}]$, 表示如下: $\begin{cases} b_i = a'_{3i} \wedge a'_{3i+1} \wedge a'_{3i+2}, & i \in [0, 38] \\ b_i = A \setminus A', & i \in [39, 40] \end{cases}$ 。然后, 对待编码序列进行扩展 hamming 码 (50, 41) 编码生成 9 比特校验位 $[p_0, p_1, \dots, p_8]$ 。其中, 扩展 hamming 码 (50, 41) 是构建于有限域 GF(2⁷) 上的双比特扩展 hamming 码, 通过缩短 79 比特获得。最后, 生成的内码编码 (128, 119) 后的码字 $C[0:127] = [c_0, c_1, \dots, c_{127}]$ 可以表示为 $\begin{cases} c_i = a_i, & i \in [0, 118] \\ c_i = p_{i-119}, & i \in [119, 127] \end{cases}^{\circ}$

- 15 图 13 为本申请实施例中数据编码装置的一种结构示意图。如图 13 所示, 该数据编码装置包括获取单元 201、编码单元 202 和映射单元 203。获取单元 201 用于执行上述步骤 101 的操作, 编码单元 202 用于执行上述步骤 102 和步骤 103 的操作, 映射单元 203 用于执行上述步骤 104 的操作。应理解, 本申请提供的数据编码装置也可以通过其他方式实现。例如, 上述装置中的单元划分仅仅是一种逻辑功能划分, 实际实现时可以有另外的划分方式, 例如, 多个单元或组件可以结合或可以集成到另一个系统。另外, 本申请各个实施例中的各功能单元可以集成在一个处理单元中, 也可以是各个独立的物理单元, 也可以是两个或两个以上个功能单元集成在一个处理单元中。上述集成的单元既可以采用硬件的形式实现, 也可以采用软件功能单元的形式实现。

- 25 图 14 为本申请实施例中数据编码装置的另一种结构示意图。如图 14 所示, 数据编码装置包括处理器 301 和收发器 302。该处理器 301 和收发器 302 通过线路相互连接。具体地, 收发器 302 用于执行数据收发的操作, 处理器 301 用于执行除数据收发之外的其他操作。在一种可能的实施方式中, 处理器 301 可以包括上述图 13 所示的编码单元 202 和映射单元 203, 收发器 302 包括上述图 13 所示的获取单元 201。可选地, 数据编码装置还可以包括存储器 303, 其中, 存储器 303 用于存储程序指令和数据。

- 30 本申请实施例还提供一种芯片。该芯片中集成了用于实现上述处理器 301 的功能的电路和一个或者多个接口。当该芯片中集成了存储器时, 该芯片可以完成前述实施例中的任一个或多个实施例的方法步骤。当该芯片中未集成存储器时, 可以通过接口与外置的存储器连接。该芯片根据外置的存储器中存储的程序代码来实现上述实施例中发送端设备或接收端设备执行的动作。

最后应说明的是: 以上所述, 仅为本申请的具体实施方式, 但本申请的保护范围并不局限于此, 任何熟悉本技术领域的技术人员在本申请揭露的技术范围内, 可轻易想到变化或替换, 都应涵盖在本申请的保护范围之内。因此, 本申请的保护范围应以所述权利要求的保护范围为准。

权 利 要 求 书

1. 一种数据编码方法, 其特征在于, 包括:

获取经过第一前向纠错 FEC 编码的第一数据流中连续的 k 个比特, 所述 k 为大于 1 的奇数, 所述连续的 k 个比特包括比特集合和目标比特, 所述比特集合包括 $(k-1)/2$ 个比特子集, 每个所述比特子集

5 包括 2 个比特;

对所述连续的 k 个比特进行内码编码得到码字, 所述内码编码包括:

对每个所述比特子集中的 2 个比特进行异或得到 1 个比特, 以得到共 $(k-1)/2$ 个比特;

对包括所述 $(k-1)/2$ 个比特和所述目标比特的比特序列进行第二 FEC 编码得到 p 个校验比特, 其中, 所述码字包括所述连续的 k 个比特和所述 p 个校验比特, 所述 p 为大于或等于 1 的整数。

10 2. 根据权利要求 1 所述的方法, 其特征在于, 每个所述比特子集中的 2 个比特是所述连续的 k 个比特中相邻的 2 个比特。

3. 根据权利要求 1 或 2 所述的方法, 其特征在于, 在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之后, 所述目标比特是所述连续的 k 个比特中的最后一个比特;

或者,

15 在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之前, 所述目标比特是所述连续的 k 个比特中的第一个比特。

4. 根据权利要求 1 至 3 中任一项所述的方法, 其特征在于, 对所述连续的 k 个比特进行内码编码得到码字之后, 所述方法还包括:

20 对包括至少一个所述码字的第二数据流中来自 4 个比特子集的 8 个比特进行符号映射和偏振划分得到 1 个双偏振 DP-16QAM 符号, 其中, 所述 4 个比特子集分别映射到所述 DP-16QAM 符号的 X 偏振方向 I 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量, 所述 X 偏振方向与所述 Y 偏振方向相互正交。

5. 根据权利要求 1 至 4 中任一项所述的方法, 其特征在于, 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码, m 和 t 均为大于或等于 1 的整数, $mt \leq p$, 且 $\frac{k+1}{2} + p \leq 2^m - 1$ 。

25 6. 根据权利要求 1 至 5 中任一项所述的方法, 其特征在于, $k=119$, 所述第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 或 $GF(2^7)$ 。

7. 根据权利要求 1 至 6 中任一项所述的方法, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, n 、 k 、 $GF(2^m)$ 、 t 和 p 之间的对应关系为下述项中的其中一项:

30 $n=133$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=14$;

$n=135$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=16$ 。

8. 根据权利要求 1 至 6 中任一项所述的方法, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码, 所述 p 个校验比特包括 q 个比特的循环冗余校验 CRC 扩展校验位, n 、 k 、 $GF(2^m)$ 、 t 、 p 和 q 之间的对应关系为下述项中的其中一项:

35 $n=128$, $k=119$, $GF(2^m)=GF(2^7)$, $t=1$, $p=9$, $q=2$;

$n=134$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=15$, $q=1$;

$n=135$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=16$, $q=2$;

$n=136$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=17$, $q=1$;

$n=137$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=18$, $q=2$ 。

40 9. 一种数据编码方法, 其特征在于, 包括:

获取经过第一前向纠错 FEC 编码的第一数据流中连续的 k 个比特, 所述 k 为大于或等于 3 的整数, 所述连续的 k 个比特包括 v 个比特子集, 每个所述比特子集包括 3 个比特, 所述 v 为大于或等于 1 的整数;

对所述连续的 k 个比特进行内码编码得到码字, 所述内码编码包括:

45 对每个所述比特子集中的 3 个比特进行异或得到 1 个比特, 以得到共 v 个比特;

对包括所述 v 个比特的比特序列进行第二 FEC 编码得到 p 个校验比特, 其中, 所述码字包括所述连续的 k 个比特和所述 p 个校验比特, 所述 p 为大于或等于 1 的整数。

10. 根据权利要求 9 所述的方法, 其特征在于, 每个所述比特子集中的 3 个比特是所述连续的 k 个比特中连续的 3 个比特。

5 11. 根据权利要求 9 或 10 所述的方法, 其特征在于, $k=v \times 3$ 。

12. 根据权利要求 9 或 10 所述的方法, 其特征在于, 所述连续的 k 个比特还包括 r 个目标比特, $k=v \times 3+r$, $r=1$ 或 2, 对包括所述 v 个比特的比特序列进行第二 FEC 编码得到 p 个校验比特包括:

对包括所述 v 个比特和所述 r 个目标比特的比特序列进行所述第二 FEC 编码得到所述 p 个校验比特。

13. 根据权利要求 12 所述的方法, 其特征在于, 在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之后, 所述目标比特是所述连续的 k 个比特中末尾的 r 个比特;

或者,

在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之前, 所述目标比特是所述连续的 k 个比特中起始的 r 个比特。

14. 根据权利要求 9 至 13 中任一项所述的方法, 其特征在于, 对所述连续的 k 个比特进行内码编码得到码字之后, 所述方法还包括:

对包括至少一个所述码字的第二数据流中来自 4 个比特子集的 12 个比特进行符号映射和偏振划分得到 1 个双偏振 DP-64QAM 符号, 其中, 所述 4 个比特子集分别映射到所述 DP-64QAM 符号的 X 偏振方向 I 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量, 所述 X 偏振方向与所述 Y 偏振方向相互正交。

15. 根据权利要求 9 至 14 中任一项所述的方法, 其特征在于, 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码, m 和 t 均为大于或等于 1 的整数, $mt \leq p$, 且 $v+r \leq 2^m-1-p$ 。

16. 根据权利要求 9 至 15 中任一项所述的方法, 其特征在于, $k=119$, 所述第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 、 $GF(2^7)$ 或 $GF(2^6)$ 。

17. 根据权利要求 9 至 16 中任一项所述的方法, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, n 、 k 、 $GF(2^m)$ 、 t 和 p 之间的对应关系为下述项中的其中一项:

$n=131$, $k=119$, $GF(2^m)=GF(2^6)$, $t=2$, $p=12$;

$n=133$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=14$;

$n=135$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=16$ 。

18. 根据权利要求 9 至 16 中任一项所述的方法, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码, 所述 p 个校验比特包括 q 个比特的循环冗余校验 CRC 扩展校验位, n 、 k 、 $GF(2^m)$ 、 t 、 p 和 q 之间的对应关系为下述项中的其中一项:

$n=127$, $k=119$, $GF(2^m)=GF(2^6)$, $t=1$, $p=8$, $q=2$;

$n=128$, $k=119$, $GF(2^m)=GF(2^7)$, $t=1$, $p=9$, $q=2$;

35 $n=132$, $k=119$, $GF(2^m)=GF(2^6)$, $t=2$, $p=13$, $q=1$;

$n=133$, $k=119$, $GF(2^m)=GF(2^6)$, $t=2$, $p=14$, $q=2$;

$n=134$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=15$, $q=1$;

$n=135$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=16$, $q=2$;

$n=136$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=17$, $q=1$;

40 $n=137$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=18$, $q=2$ 。

19. 一种数据编码装置, 其特征在于, 包括: 获取单元和编码单元;

所述获取单元用于: 获取经过第一前向纠错 FEC 编码的第一数据流中连续的 k 个比特, 所述 k 为大于 1 的奇数, 所述连续的 k 个比特包括比特集合和目标比特, 所述比特集合包括 $(k-1)/2$ 个比特子集, 每个所述比特子集包括 2 个比特;

45 所述编码单元用于: 对所述连续的 k 个比特进行内码编码得到码字;

所述编码单元具体用于: 对每个所述比特子集中的 2 个比特进行异或得到 1 个比特, 以得到共 $(k-1)$

/2 个比特;

对包括所述 $(k-1)/2$ 个比特和所述目标比特的比特序列进行第二 FEC 编码得到 p 个校验比特, 其中, 所述码字包括所述连续的 k 个比特和所述 p 个校验比特, 所述 p 为大于或等于 1 的整数。

20. 根据权利要求 19 所述的数据编码装置, 其特征在于, 每个所述比特子集中的 2 个比特是所述连续
5 的 k 个比特中相邻的 2 个比特。

21. 根据权利要求 19 或 20 所述的数据编码装置, 其特征在于, 在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之后, 所述目标比特是所述连续的 k 个比特中的最后一个比特;

或者,

10 在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之前, 所述目标比特是所述连续的 k 个比特中的第一个比特。

22. 根据权利要求 19 至 21 中任一项所述的数据编码装置, 其特征在于, 所述数据编码装置还包括映射单元, 所述映射单元用于:

对包括至少一个所述码字的第二数据流中来自 4 个比特子集的 8 个比特进行符号映射和偏振划分得到 1 个双偏振 DP-16QAM 符号, 其中, 所述 4 个比特子集分别映射到所述 DP-16QAM 符号的 X 偏振方向 I
15 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量, 所述 X 偏振方向与所述 Y 偏振方向相互正交。

23. 根据权利要求 19 至 22 中任一项所述的数据编码装置, 其特征在于, 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码, m 和 t 均为大于或等于 1 的整数, $mt \leq p$, 且
 $\frac{k+1}{2} + p \leq 2^m - 1$ 。

20 24. 根据权利要求 19 至 23 中任一项所述的数据编码装置, 其特征在于, $k=119$, 所述第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 或 $GF(2^7)$ 。

25. 根据权利要求 19 至 24 中任一项所述的数据编码装置, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, n 、 k 、 $GF(2^m)$ 、 t 和 p 之间的对应关系为下述项中的其中一项:

25 $n=133$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=14$;

$n=135$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=16$ 。

26. 根据权利要求 19 至 24 中任一项所述的数据编码装置, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码, 所述 p 个校验比特包括 q 个比特的循环冗余校验 CRC 扩展校验位, n 、 k 、 $GF(2^m)$ 、 t 、 p 和 q 之间的对应关系为下述项中的其中一项:

30 $n=128$, $k=119$, $GF(2^m)=GF(2^7)$, $t=1$, $p=9$, $q=2$;

$n=134$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=15$, $q=1$;

$n=135$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=16$, $q=2$;

$n=136$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=17$, $q=1$;

$n=137$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=18$, $q=2$ 。

35 27. 一种数据编码装置, 其特征在于, 包括: 获取单元和编码单元;

所述获取单元用于: 获取经过第一前向纠错 FEC 编码的第一数据流中连续的 k 个比特, 所述 k 为大于或等于 3 的整数, 所述连续的 k 个比特包括 v 个比特子集, 每个所述比特子集包括 3 个比特, 所述 v 为大于或等于 1 的整数;

所述编码单元用于: 对所述连续的 k 个比特进行内码编码得到码字;

40 所述编码单元具体用于: 对每个所述比特子集中的 3 个比特进行异或得到 1 个比特, 以得到共 v 个比特;

对包括所述 v 个比特的比特序列进行第二 FEC 编码得到 p 个校验比特, 其中, 所述码字包括所述连续的 k 个比特和所述 p 个校验比特, 所述 p 为大于或等于 1 的整数。

28. 根据权利要求 27 所述的数据编码装置, 其特征在于, 每个所述比特子集中的 3 个比特是所述连续
45 的 k 个比特中连续的 3 个比特。

29. 根据权利要求 27 或 28 所述的数据编码装置, 其特征在于, $k=v \times 3$ 。

30. 根据权利要求 27 或 28 所述的数据编码装置, 其特征在于, 所述连续的 k 个比特还包括 r 个目标比特, $k=v \times 3+r$, $r=1$ 或 2 , 所述编码单元具体用于:

对包括所述 v 个比特和所述 r 个目标比特的比特序列进行所述第二 FEC 编码得到所述 p 个校验比特。

31. 根据权利要求 30 所述的数据编码装置, 其特征在于, 在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之后, 所述目标比特是所述连续的 k 个比特中末尾的 r 个比特;

或者,

在所述码字中所述 p 个校验比特位于所述连续的 k 个比特之前, 所述目标比特是所述连续的 k 个比特中起始的 r 个比特。

32. 根据权利要求 27 至 31 中任一项所述的数据编码装置, 其特征在于, 所述数据编码装置还包括映射单元, 所述映射单元用于:

对包括至少一个所述码字的第二数据流中来自 4 个比特子集的 12 个比特进行符号映射和偏振划分得到 1 个双偏振 DP-64QAM 符号, 其中, 所述 4 个比特子集分别映射到所述 DP-64QAM 符号的 X 偏振方向 I 路分量、X 偏振方向 Q 路分量、Y 偏振方向 I 路分量和 Y 偏振方向 Q 路分量, 所述 X 偏振方向与所述 Y 偏振方向相互正交。

33. 根据权利要求 27 至 32 中任一项所述的数据编码装置, 其特征在于, 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的 BCH 编码或扩展 BCH 编码, m 和 t 均为大于或等于 1 的整数, $mt \leq p$, 且 $v+r \leq 2^m - 1 - p$ 。

34. 根据权利要求 27 至 33 中任一项所述的数据编码装置, 其特征在于, $k=119$, 所述第二 FEC 编码采用的 $GF(2^m)$ 为 $GF(2^8)$ 、 $GF(2^7)$ 或 $GF(2^6)$ 。

35. 根据权利要求 27 至 34 中任一项所述的数据编码装置, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用 $GF(2^m)$ 纠错 t 个比特的 BCH 编码, n 、 k 、 $GF(2^m)$ 、 t 和 p 之间的对应关系为下述项中的其中一项:

$n=131$, $k=119$, $GF(2^m)=GF(2^6)$, $t=2$, $p=12$;

$n=133$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=14$;

25 $n=135$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=16$ 。

36. 根据权利要求 27 至 34 中任一项所述的数据编码装置, 其特征在于, 所述码字的长度为 n , 所述第二 FEC 编码采用有限域 $GF(2^m)$ 纠错 t 个比特的扩展 BCH 编码, 所述 p 个校验比特包括 q 个比特的循环冗余校验 CRC 扩展校验位, n 、 k 、 $GF(2^m)$ 、 t 、 p 和 q 之间的对应关系为下述项中的其中一项:

$n=127$, $k=119$, $GF(2^m)=GF(2^6)$, $t=1$, $p=8$, $q=2$;

30 $n=128$, $k=119$, $GF(2^m)=GF(2^7)$, $t=1$, $p=9$, $q=2$;

$n=132$, $k=119$, $GF(2^m)=GF(2^6)$, $t=2$, $p=13$, $q=1$;

$n=133$, $k=119$, $GF(2^m)=GF(2^6)$, $t=2$, $p=14$, $q=2$;

$n=134$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=15$, $q=1$;

$n=135$, $k=119$, $GF(2^m)=GF(2^7)$, $t=2$, $p=16$, $q=2$;

35 $n=136$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=17$, $q=1$;

$n=137$, $k=119$, $GF(2^m)=GF(2^8)$, $t=2$, $p=18$, $q=2$ 。

37. 一种芯片, 其特征在于, 所述芯片包括处理器和存储器, 所述存储器和所述处理器通过线路互相连接, 所述存储器中存储有指令, 所述处理器用于执行如权利要求 1 至 18 中任一项所述的方法。

40

45