(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2011 年 3 月 17 日(17.03.2011)

PCT

(10) 国際公開番号
WO 2011/030516 A1

(51) 国際特許分類:
H01L 25/065 (2006.01) *H01L 25/07* (2006.01)
H01L 23/29 (2006.01) *H01L 25/18* (2006.01)
H01L 23/31 (2006.01)

(21) 国際出願番号: PCT/JP2010/005298

(22) 国際出願日: 2010 年 8 月 27 日(27.08.2010)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2009-206535 2009 年 9 月 8 日(08.09.2009) JP

(71) 出願人 (米国を除く全ての指定国について): 住友ベークライト株式会社 (SUMITOMO BAKELITE CO., LTD.) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 Tokyo (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 伊藤慎吾 (ITOH, Shingo) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号住友ベークライト株式会社内 Tokyo (JP).

(74) 代理人: 速水進治 (HAYAMI, Shinji); 〒1410031 東京都品川区西五反田７－９－２ 五反田ＴＧビル９階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

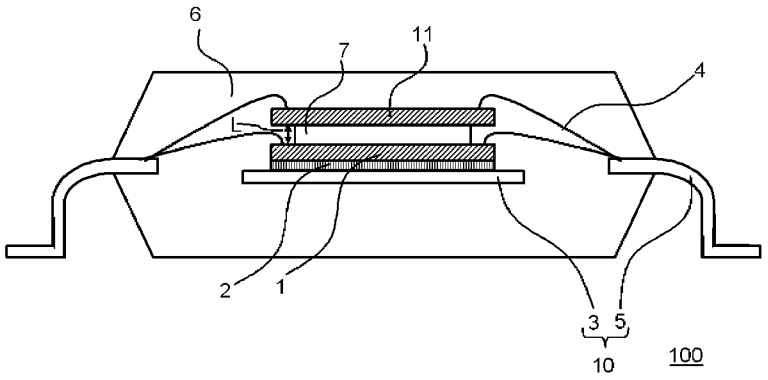
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: SEMICONDUCTOR DEVICE

(54) 発明の名称 : 半導体装置

[図1]



(57) **Abstract**: Disclosed is a semiconductor device wherein two or more semiconductor elements are stacked and mounted on a leadframe, the leadframe and the semiconductor element are electrically connected to each other with a wire, and the semiconductor elements, the wire, and an electrically connecting section are sealed by means of a hardening material composed of an epoxy resin composition for sealing a semiconductor. The epoxy resin composition contains an epoxy resin (A), a hardening agent (B), and an inorganic filling material (C), and the inorganic filling material (C) contains 99.9 mass % of particles having a particle diameter of 2/3 or less of the smallest filling thickness.

(57) 要約: 半導体装置は、リードフレームに２以上の半導体素子が積層して搭載され、リードフレームと半導体素子とがワイヤで電気的に接合され、半導体素子とワイヤと電気的接合部とが半導体封止用エポキシ樹脂組成物の硬化物で封止されてなる半導体装置であって、半導体封止用エポキシ樹脂組成物が、（Ａ）エポキシ樹脂、（Ｂ）硬化剤、（Ｃ）無機充填材を含んでおり、（Ｃ）無機充填材が最も薄い充填厚みの２／３以下の粒子径の粒子を９９．９質量%以上含む。

WO 2011/030516 A1