

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 8 月 6 日 (06.08.2020)



(10) 国际公布号
WO 2020/155338 A1

- (51) 国际专利分类号:
H04N 5/351 (2011.01) *H04N 5/378* (2011.01)
H04N 5/369 (2011.01) *H04N 5/235* (2006.01)
- (21) 国际申请号: PCT/CN2019/078907
- (22) 国际申请日: 2019 年 3 月 20 日 (20.03.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201910087026.7 2019 年 1 月 29 日 (29.01.2019) CN
- (71) 申请人: 上海芯仑光电科技有限公司 (CELEPIXEL TECHNOLOGY CO. LTD) [CN/CN]; 中国上海市普陀区云岭西路 600 弄 6 号 505 室, Shanghai 200333 (CN)。
- (72) 发明人: 郭梦晗 (GUO, Menghan); 中国上海市普陀区云岭西路 600 弄 6 号 505 室, Shanghai 200333 (CN)。 陈守顺 (CHEN, Shoushun); 中国上海市普陀区云岭西路 600 弄 6 号 505 室, Shanghai 200333 (CN)。
- (74) 代理人: 北京思睿峰知识产权代理有限公司等 (BEIJING SRF INTELLECTUAL PROPERTY LLC et al.); 中国北京市东城区南竹杆胡同 2 号 1 幢 7 层 50831, Beijing 100010 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,

(54) Title: PIXEL ACQUISITION CIRCUIT AND IMAGE SENSOR

(54) 发明名称: 一种像素采集电路及图像传感器

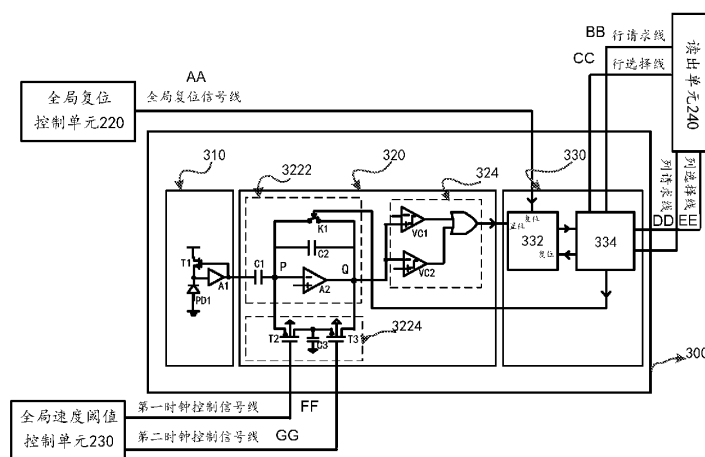


图 3

220 Global reset control unit
230 Global speed threshold control unit
240 Readout unit
AA Global reset signal line
BB Row request line
CC Row selection line
DD Column request line
EE Column selection line
FF First clock control signal line
GG Second clock control signal line

(57) Abstract: Disclosed by the present invention are a pixel acquisition circuit and an image sensor. The pixel acquisition circuit comprises a photoelectric detection module, a trigger generation module and an interface logic module. The photoelectric detection module is suitable for real-time monitoring of a light signal irradiated thereon and outputting a corresponding electrical signal; a first input terminal of the trigger generation module is coupled to the photoelectric detection module, and a first output terminal thereof is coupled to the interface logic module; the trigger generation module is suitable for generating a trigger generation signal to the interface logic module when a change frequency of the electrical signal exceeds a preset frequency threshold and an amplitude of the electrical

[见续页]

LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

signal meets a predetermined condition; a first input terminal of the interface logic module is coupled to the trigger generation module, a second input terminal thereof is coupled to a global reset signal unit by means of a global reset signal line, and a first output terminal thereof is coupled to the trigger generation module; and the interface logic module is suitable for outputting a trigger status signal upon receiving the trigger generation signal.

(57) 摘要: 本发明公开了一种像素采集电路及图像传感器。其中, 像素采集电路包括光电探测模块、触发生成模块和接口逻辑模块。光电探测模块适于实时监测照射在其上的光信号, 并输出相应的电信号; 触发生成模块的第一输入端耦接到光电探测模块, 其第一输出端耦接到接口逻辑模块, 触发生成模块适于在电信号的变化频率超过预设频率阈值且电信号的幅值满足预定条件时, 生成触发生成信号给接口逻辑模块; 接口逻辑模块的第一输入端耦接到触发生成模块, 其第二输入端经全局复位信号线与全局复位信号单元耦接, 其第一输出端与触发生成模块耦接, 接口逻辑模块适于在接收到触发生成信号时输出触发状态信号。