

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

VERSION CORRIGÉE

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
7 février 2002 (07.02.2002)

PCT

(10) Numéro de publication internationale
WO 02/11280 A1

(51) Classification internationale des brevets⁷ : H03F 3/217

(21) Numéro de la demande internationale :
PCT/FR01/02444

(22) Date de dépôt international : 26 juillet 2001 (26.07.2001)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
00/09818 27 juillet 2000 (27.07.2000) FR

(71) Déposants et

(72) Inventeurs : LAMBRUSCHI, René [FR/FR]; c/o LE-
JARS Benoît, 9 rue Voltaire, F-92250 LA GARENNE-
COLOMBES (FR). LOMUTO, Nicola [IT/FR]; c/o LE-
JARS Benoît, 9 rue Voltaire, F-92250 LA GARENNE-
COLOMBES (FR).

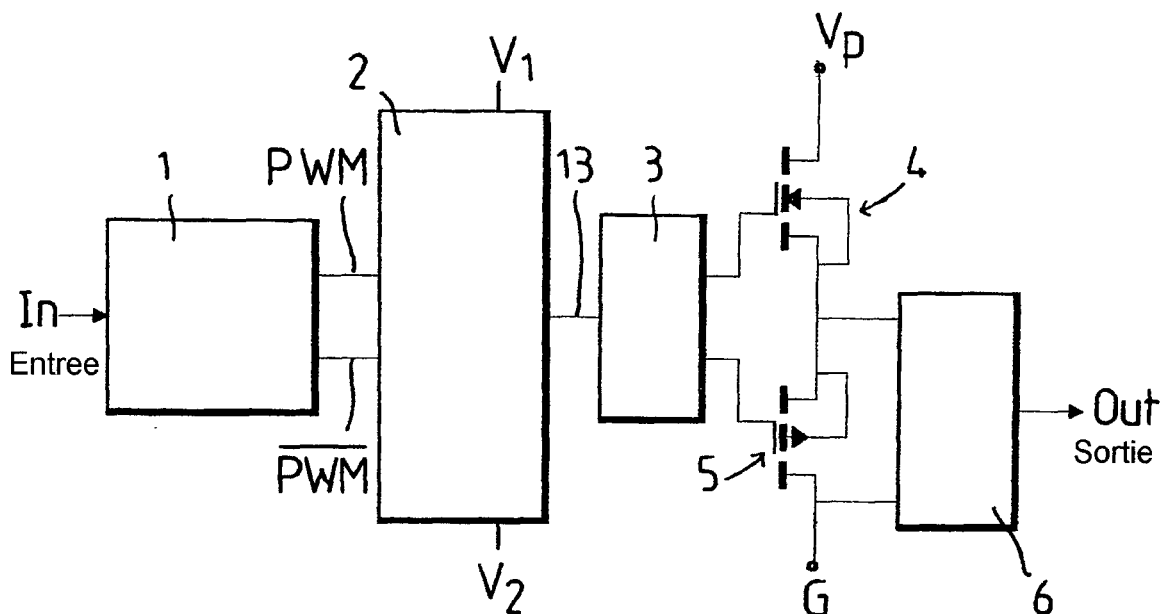
(74) Mandataire : HAUTIER, Jean-Louis; Office Méditer-
ranéen de Brevets d'Invention et de, Marques, Cabinet Hau-
tier, 24, rue Masséna, F-06000 Nice (FR).

(81) États désignés (national) : AE, AG, AL, AM, AT, AU, AZ,
BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ,
DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM,

[Suite sur la page suivante]

(54) Title: ELECTRONIC CIRCUIT FOR CONVERTING A SIGNAL AND AMPLIFIER INCORPORATING SAME

(54) Titre : CIRCUIT ELECTRONIQUE DE CONVERSION D'UN SIGNAL ET AMPLIFICATEUR INTEGRANT LEDIT CIR-
CUIT



(57) Abstract: The invention concerns an electronic circuit for converting an input electric signal (in). comprising: at least two transistors (4, 5) with complementary polarity and mounted in a common drain; means controlling (2) the transistors (4, 5) adapted to generate a single control signal (13) for the gates of said transistors (4, 5), an output line (14) connected to the sources of said transistors. The invention also concerns a voltage-controlled class D power amplifier incorporating said circuit.

(57) Abrégé : Circuit électronique de conversion d'un signal électrique d'entrée (in), comprenant: au moins deux transistors (4, 5) de polarités complémentaires et montés en drain commun, des moyens de commande (2) des transistors (4, 5) aptes à générer un signal de commande (13) unique pour les grilles desdits transistors (4, 5), une ligne de sortie (14) reliée aux sources desdits transistors. Amplificateur de puissance à découpage d'asservissement en tension incorporant ce circuit.

WO 02/11280 A1



HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.

(84) **États désignés (régional)** : brevet ARIPO (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), brevet eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), brevet OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— avec rapport de recherche internationale

(48) **Date de publication de la présente version corrigée:**

4 avril 2002

(15) **Renseignements relatifs à la correction:**

voir la Gazette du PCT n° 14/2002 du 4 avril 2002, Section II

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.