(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
23. Januar 2003 (23.01.2003)

PCT

(10) Internationale Veröffentlichungsnummer
WO 03/007364 A2

(51) Internationale Patentklassifikation[7]: H01L 21/58

(21) Internationales Aktenzeichen: PCT/EP02/07439

(22) Internationales Anmeldedatum:
4. Juli 2002 (04.07.2002)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
101 33 361.7 10. Juli 2001 (10.07.2001) DE

(71) Anmelder *(für alle Bestimmungsstaaten mit Ausnahme von US)*: **INFINEON TECHNOLOGIES AG** [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE).

(72) Erfinder; und
(75) Erfinder/Anmelder *(nur für US)*: **BISCHOF, Andreas** [DE/DE]; Binzer Weg 11, 01109 Dresden (DE). **KAHLISCH, Knut** [DE/DE]; Meisensteig 5, 01109 Dresden (DE). **MIETH, Henning** [DE/DE]; Am Park 6, 09387 Jahnsdorf (DE).

(74) Anwalt: **ZIMMERMANN & PARTNER**; Postfach 330 920, 80069 München (DE).

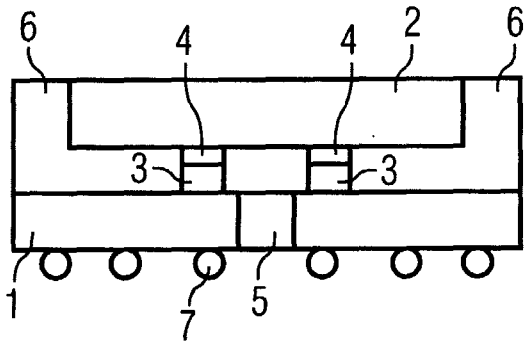
(81) Bestimmungsstaaten *(national)*: KR, SG, US.

Veröffentlicht:
— *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts*

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(54) **Title:** METHOD FOR PRODUCING A PACKING FOR SEMICONDUCTOR CHIPS

(54) **Bezeichnung:** VERFAHREN ZUR HERSTELLUNG EINER VERPACKUNG FÜR HALBLEITERCHIPS



(57) Abstract: The inventive method is based on the idea of releasing a mechanical connection between the semiconductor chip and the supporting substrate during the manufacturing of the packing. The mechanical connection required for producing the electrical contacts between the semiconductor chip and the supporting substrate ensues only temporarily. As a result, a critical interface in the packing is removed thereby resulting in distinctly reducing the thermomechanical stresses.

(57) Zusammenfassung: Das erfindungsgemässe Verfahren basiert auf der Überlegung, dass beim Fertigstellen der Verpackung eine mechanische Verbindung zwischen dem Halbleiterchip und dem Trägersubstrat wieder gelöst wird. Die zur Herstellung der elektrischen Kontakte zwischen dem Halbleiterchip und dem Trägersubstrat notwendige mechanische Verbindung erfolgt somit nur temporär. Dadurch wird in der Verpackung eine kritische Grenzfläche entfernt was eine deutliche Reduzierung der thermomechanischen Spannungen zur Folge hat.

WO 03/007364 A2