(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2010 年 3 月 4 日(04.03.2010)

PCT

(10) 国際公開番号
WO 2010/023816 A1

(51) 国際特許分類:
H01L 21/02 (2006.01) *H01L 27/12* (2006.01)
H01L 21/205 (2006.01)

(21) 国際出願番号: PCT/JP2009/003573

(22) 国際出願日: 2009 年 7 月 29 日(29.07.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2008-219981 2008 年 8 月 28 日(28.08.2008) JP

(71) 出願人 (米国を除く全ての指定国について): 信越半導体株式会社 (Shin-Etsu Handotai Co.,Ltd.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目６番２号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 岡哲史 (OKA, Satoshi) [JP/JP]; 〒3790125 群馬県安中市中野谷字松原５０７信越半導体株式会社 横野平工場内 Gunma (JP). 桑原登 (KUWABARA, Susumu) [JP/JP]; 〒3790125 群馬県安中市中野谷字松原５０７信越半導体株式会社 横野平工場内 Gunma (JP).

(74) 代理人: 好宮幹夫 (YOSHIMIYA, Mikio); 〒1100005 東京都台東区上野７丁目６番１１号第一下谷ビル８Ｆ Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

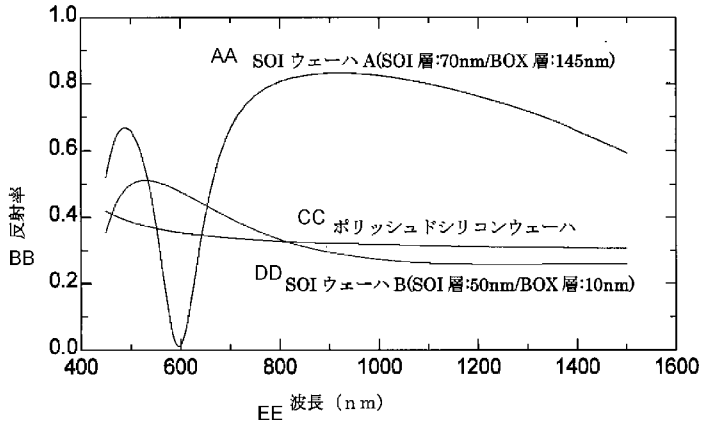
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: METHOD FOR MANUFACTURING SOI WAFER, AND SOI WAFER

(54) 発明の名称 : ＳＯＩウェーハの製造方法およびＳＯＩウェーハ

[図1]



AA SOI WAFER A (SOI LAYER: 70 nm/BOX LAYER: 145 nm)
BB REFLECTANCE
CC POLISHED SILICON WAFER
DD SOI WAFER B (SOI LAYER: 50 nm/BOX LAYER: 10 nm)
EE WAVELENGTH (nm)

(57) **Abstract**: Disclosed is a method for manufacturing an SOI wafer, comprising providing an SOI wafer comprising an SOI layer provided on a BOX layer and growing an epitaxial layer on the SOI layer to increase the thickness of the SOI layer. In the method, the SOI wafer for epitaxial layer growth has an infrared reflectance of not less than 20% and not more than 40% in an infrared wavelength range of 800 to 1300 nm. The method can provide a high-quality SOI wafer, which comprises an SOI layer having a thickness increased by growing an epitaxial layer and has no significant slip dislocation or the like, at low cost with high productivity.

(57) 要約: 本発明は、ＢＯＸ層上にＳＯＩ層を有するＳＯＩウェーハのＳＯＩ層上にエピタキシャル層を成長させてＳＯＩ層を厚くするＳＯＩウェーハの製造方法において、エピタキシャル層を成長させるＳＯＩウェーハの８００～１３００ｎｍの赤外線波長領域における赤外線反射率が２０％以上４０％以下のものを用いてエピタキシャル成長させるＳＯＩウェーハの製造方法である。これにより、エピタキシャル層を成長させてＳＯＩ層を厚くしたＳＯＩウェーハであって、生産性が良く低コストで、スリップ転位等の少ない高品質なＳＯＩウェーハ、及びその製造方法が提供される。

WO 2010/023816 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）