

通信方法及装置

本申请要求于 2023 年 11 月 15 日提交国家知识产权局、申请号为 202311527420.0、申请名称为“通信方法及装置”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请实施例涉及通信领域，尤其涉及通信方法及装置。

背景技术

新无线（new radio, NR）系统上行方向支持两种传输模式：基于码本（codebook）的物理上行共享信道（physical uplink shared channel, PUSCH）传输和非码本的 PUSCH 传输。

在基于码本的 PUSCH 传输中，终端设备根据基站配置的探测参考信号（sounding reference signal, SRS）资源发送 SRS。基站对 SRS 进行测量，根据测量结果确定信道状态信息（channel state information, CSI）参数，并通过下行控制信息（downlink control information, DCI）向终端设备指示 CSI 参数。其中，CSI 参数包括 SRS 资源指示（SRS resource indicator, SRI）、传输预编码矩阵指示（transmit precoding matrix indicator, TPMI）以及传输秩指示（transmit rank indicator, TRI）。

目前，相关标准针对上行 8 发射天线（8Tx）PUSCH 传输场景进行了码本（即预编码矩阵集合）设计。然而，现网中商用终端设备受限于成本和复杂度等实际约束，具有较多天线的终端设备一般为固定无线接入（fixed wireless access, FWA）或用户驻地设备（customer premise equipment, CPE）等形态。

对于现网中更为普及的终端设备，如商用手机等，其上行发射天线数量一般较少。因此，有必要针对上行发射天线数量较少的场景进行码本设计。

发明内容

本申请提供一种通信方法及装置，能够实现 Z 个天线端口的 PUSCH 传输。在 Z 较小的情况下，可以适用于更为普及的上行发射天线数量较少的终端，从而节约终端成本。

第一方面，提供了一种通信方法，该方法可以由终端执行，也可以由终端的部件，例如终端的处理器、芯片、或芯片系统等执行，还可以由能实现全部或部分终端功能的逻辑模块或软件实现。该方法包括：接收第一信息和/或第二信息，传输 Z 个天线端口的第一 PUSCH。其中，第一信息指示第一预编码矩阵，第一预编码矩阵为 K 个天线端口的 PUSCH 传输的预编码矩阵， K 为正整数。第二信息指示第二预编码矩阵，第二预编码矩阵为 Y 个天线端口的 PUSCH 传输的预编码矩阵， $Y = 2^X$ ， X 为正整数。 Z 个天线端口根据第三预编码矩阵预编码，即第三预编码矩阵的行数为 Z 。第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵，或者，第三预编码矩阵包括第二预编码矩阵的子矩阵， Z 为大于 1 的正整数。

基于该方案，可以基于 K 个天线端口的 PUSCH 传输的预编码矩阵和/或 $Y = 2^X$ 个天线端口的 PUSCH 传输的预编码矩阵，得到 Z 个天线端口的 PUSCH 传输的预编码矩阵，从而实现 Z 个天线端口的 PUSCH 传输。在 Z 小于 4（如 $Z = 3$ ）的情况下，可以适用于更为普及的上行发射天线数量较少的终端，从而节约终端成本。此外，目前标准定义了 2 个天线端口和 4 个天线端口的 PUSCH 传输的预编码矩阵，因此， $Y = 2^X$ 个天线端口的 PUSCH 传输的第二预编码矩阵，可以是目前标准中定义的 2 个或 4 个天线端口的预编码矩阵，从而可以提高第三预编码矩阵与目前标准的兼容性。

在一种可能的设计中， $Y > Z$ ，且第三预编码矩阵的列数等于 Z 的情况下，该方法还包括：接收第三信息。其中，第三信息指示第三预编码矩阵包括的第二预编码矩阵的 Z 行的行索引；或者，第三信息指示第三预编码矩阵的类型，第三预编码矩阵的类型指示第三预编码矩阵与第二预编码矩阵的关联关系。示例性的， $Y = 4$ ， $Z = 3$ 。

基于该可能的设计，可以向终端指示第三预编码矩阵的结构或类型，使得终端能够准确确定第三预编码矩阵。

在一种可能的设计中，该关联关系指示第二预编码矩阵的 Z 行的行索引，第二预编码矩阵的子矩阵由第二预编码矩阵的该 Z 行构成。

在一种可能的设计中，第一预编码矩阵位于第一码本中。该方法还包括：接收第四信息，第四信息指示第一码本。

第二方面，提供了一种通信方法，该方法可以由 RAN 节点执行，也可以由 RAN 节点的部件，例如

RAN 节点的处理器的芯片、或芯片系统等执行,还可以由能实现全部或部分 RAN 节点功能的逻辑模块或软件实现。该方法包括:发送第一信息和/或第二信息,接收 Z 个天线端口的第一 PUSCH。其中,第一信息指示第一预编码矩阵,第一预编码矩阵为 K 个天线端口的物理上行共享信道 PUSCH 传输的预编码矩阵, K 为正整数。第二信息指示第二预编码矩阵,第二预编码矩阵为 Y 个天线端口的 PUSCH 传输的预编码矩阵, $Y = 2^X$, X 为正整数。 Z 个天线端口根据第三预编码矩阵预编码,即第三预编码矩阵的行数为 Z 。第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵,或者,第三预编码矩阵包括第二预编码矩阵的子矩阵, Z 为大于 1 的正整数。其中,第二方面所带来的技术效果可参考上述第一方面所带来的技术效果,在此不再赘述。

在一种可能的设计中, $Y > Z$, 且第三预编码矩阵的列数等于 Z 的情况下,该方法还包括:发送第三信息,第三信息指示第三预编码矩阵的类型,第三预编码矩阵的类型指示第三预编码矩阵与第二预编码矩阵的关联关系。示例性的, $Y = 4$, $Z = 3$ 。

在一种可能的设计中,该关联关系指示第二预编码矩阵的 Z 行的行索引,第二预编码矩阵的子矩阵由第二预编码矩阵的该 Z 行构成。

在一种可能的设计中,第一预编码矩阵位于第一码本中,该方法还包括:发送第四信息,第四信息指示第一码本。

第三方面,提供了一种通信方法,该方法可以由终端执行,也可以由终端的部件,例如终端的处理器、芯片、或芯片系统等执行,还可以由能实现全部或部分终端功能的逻辑模块或软件实现。该方法包括:传输 Z 个天线端口的第一 PUSCH。其中, Z 个天线端口根据第三预编码矩阵预编码,即第三预编码矩阵的行数为 Z 。第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵,或者,第三预编码矩阵由第一预编码矩阵和/或第二预编码矩阵构成,或者,第三预编码矩阵包括第二预编码矩阵的子矩阵,或者,第三预编码矩阵由第二预编码矩阵的子矩阵构成, Z 为大于 1 的正整数。其中,第一预编码矩阵为 K 个天线端口的 PUSCH 传输的预编码矩阵, K 为正整数,第二预编码矩阵为 Y 个天线端口的 PUSCH 传输的预编码矩阵, $Y = 2^X$, X 为正整数。其中,第三方面所带来的技术效果可参考上述第一方面所带来的技术效果,在此不再赘述。

结合第一方面或第二方面或第三方面,在一种可能的设计中, $Y > Z$, 且第三预编码矩阵的列数等于 Z 的情况下,第三预编码矩阵包括第二预编码矩阵的子矩阵,该子矩阵对应 Z 行;或者, $Y < Z$ 的情况下,第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵。示例性的, $Y > Z$ 的情况下, $Y = 4$, $Z = 3$ 。 $Y < Z$ 的情况下, $Y = 2$, $Z = 3$ 。

结合第一方面或第二方面或第三方面,在一种可能的设计中, $Y > Z$, 且第三预编码矩阵的列数等于 A , $A \leq Z$ 的情况下,第三预编码矩阵 $W_{Z \times A}$ 满足如下结构:

$$C_1 [W_{Y,r=A} (y_1, y_2, \dots, y_Z)]$$

其中, $W_{Y,r=A}$ 表示 Y 行 A 列的第二预编码矩阵, C_1 表示功率系数, $y_1, y_2, \dots, y_Z \in [1, Y]$, 第三预编码矩阵为 Z 行 A 列的矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中, $Y < Z$, 第三预编码矩阵的列数大于 1 且小于 Z 的情况下,第三预编码矩阵包括第一预编码矩阵的转置矩阵和第二预编码矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵的列数等于 2 的情况下, $K = 2$, 第一预编码矩阵为 2 行 Q 列的预编码矩阵,第二预编码矩阵为 Y 行 2 列的预编码矩阵, $Q + Y = Z$ 。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵 $W_{Z \times 2}$ 满足如下结构:

$$C_2 \begin{bmatrix} W_{2,r=Q}^T \\ W_{Y,r=2} \end{bmatrix}$$

其中, $W_{2,r=Q}^T$ 表示第一预编码矩阵的转置矩阵, $W_{Y,r=2}$ 表示第二预编码矩阵, C_2 表示功率系数。

结合第一方面或第二方面或第三方面,在一种可能的设计中, $Y < Z$, 且第三预编码矩阵的列数等于 1 的情况下, $K = 1$, 第三预编码矩阵包括第一预编码矩阵和第二预编码矩阵;第一预编码矩阵为 1 行 1 列的预编码矩阵,第二预编码矩阵为 Y 行 1 列的预编码矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵 $W_{Z \times 1}$ 满足如下结构:

$$C_3 \begin{bmatrix} W_{1,r=1} \\ W_{Y,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示第一预编码矩阵, $W_{Y,r=1}$ 表示第二预编码矩阵, C_3 表示功率系数。

在一种可能的设计中,上述第三预编码矩阵为全相干预编码矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中, $K = 1$, $Y < Z$, 第三预编码矩阵的列数

大于1且小于或等于Z的情况下,第三预编码矩阵包括第一预编码矩阵、第二预编码矩阵以及零矩阵,第一预编码矩阵和第二预编码矩阵为第三预编码矩阵的不同行索引对应的子矩阵。

示例性的,第一预编码矩阵和第二预编码矩阵为第三预编码矩阵的不同行索引对应的子矩阵,可以包括:第一预编码矩阵和第二预编码矩阵为第三预编码矩阵的对角线的子矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵的列数等于Z, $Z = Y + 1$ 的情况下,第一预编码矩阵为1行1列的预编码矩阵,第二预编码矩阵为Y行Y列的预编码矩阵;或者,第三预编码矩阵的列数等于Y的情况下,第一预编码矩阵为1行1列的预编码矩阵,第二预编码矩阵为Y行Y-1列的预编码矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵的列数等于Z的情况下,第三预编码矩阵 $W_{Z \times Z}$ 满足如下结构:

第一种结构:

$$C_4 \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{Y,r=Y} \end{bmatrix}$$

或,第二种结构:

$$C_4 \begin{bmatrix} W_{Y,r=Y} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示第一预编码矩阵,也可以表示为 $W_{1 \times 1}$, $W_{Y,r=Y}$ 表示第二预编码矩阵,也可以表示为 $W_{Y \times Y}$, $\mathbf{0}$ 表示零矩阵。在第一种结构中,右上角的零矩阵为1行Y列的矩阵,可以表示为 $\mathbf{0}_{1 \times Y}$,左下角的零矩阵为Y行1列的矩阵,可以表示为 $\mathbf{0}_{Y \times 1}$;在第二种结构中,右上角的零矩阵为Y行1列的矩阵,可以表示为 $\mathbf{0}_{Y \times 1}$,左下角的零矩阵为1行Y列的矩阵,可以表示为 $\mathbf{0}_{1 \times Y}$ 。 C_4 表示功率系数。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵的列数等于Y的情况下,第三预编码矩阵 $W_{Z \times Y}$ 满足如下结构:

第一种结构:

$$C_5 \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{Y,r=Y-1} \end{bmatrix}$$

或,第二种结构:

$$C_5 \begin{bmatrix} W_{Y,r=Y-1} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示第一预编码矩阵, $W_{Y,r=Y-1}$ 表示第二预编码矩阵, $\mathbf{0}$ 表示零矩阵,在第一种结构中,右上角的零矩阵为1行Y-1列的矩阵,可以表示为 $\mathbf{0}_{1 \times Y-1}$,左下角的零矩阵为Y行1列的矩阵,可以表示为 $\mathbf{0}_{Y \times 1}$;在第二种结构中,右上角的零矩阵为Y行1列的矩阵,可以表示为 $\mathbf{0}_{Y \times 1}$,左下角的零矩阵为1行Y-1列的矩阵,可以表示为 $\mathbf{0}_{1 \times Y-1}$ 。 C_5 表示功率系数。

结合第一方面或第二方面或第三方面,在一种可能的设计中, $K = 1$, $Y < Z$, 且第三预编码矩阵的列数大于或等于1且小于Z的情况下,第三预编码矩阵包括第一预编码矩阵和零矩阵,或者,第三预编码矩阵包括第二预编码矩阵和零矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵的列数等于Y的情况下,第二预编码矩阵为Y行Y列的预编码矩阵;或者,第三预编码矩阵的列数等于1的情况下,第一预编码矩阵为1行1列的预编码矩阵,或,第二预编码矩阵为Y行1列的预编码矩阵。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵的列数等于Y的情况下,第三预编码矩阵 $W_{Z \times Y}$ 满足如下结构:

$$C_6 \begin{bmatrix} \mathbf{0} \\ W_{Y,r=Y} \end{bmatrix}$$

其中, $W_{Y,r=Y}$ 表示第二预编码矩阵, $\mathbf{0}$ 表示零矩阵,零矩阵为 $(Z - Y)$ 行Y列的矩阵,可以表示为 $\mathbf{0}_{(Z-Y) \times Y}$ 。 C_6 表示功率系数。

结合第一方面或第二方面或第三方面,在一种可能的设计中,第三预编码矩阵的列数等于1的情况下,第三预编码矩阵 $W_{Z \times 1}$ 满足如下结构:

$$C_7 \begin{bmatrix} W_{1,r=1} \\ \mathbf{0} \end{bmatrix}$$

或,

$$C_8 \begin{bmatrix} \mathbf{0} \\ W_{Y,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示第一预编码矩阵, $W_{Y,r=1}$ 表示第二预编码矩阵, $\mathbf{0}$ 表示零矩阵,在第一种结构中,零

矩阵为 $(Z-1)$ 行 1 列的矩阵, 可以表示为 $\mathbf{0}_{(Z-1) \times 1}$; 在第二种结构中, 零矩阵为 $(Z-Y)$ 行 1 列的矩阵, 可以表示为 $\mathbf{0}_{(Z-Y) \times 1}$ 。 C_7 、 C_8 表示功率系数。

在一种可能的设计中, 上述第三预编码矩阵为部分相干预编码矩阵。

结合第一方面或第二方面或第三方面, 在一种可能的设计中, $K=1$, 第一预编码矩阵位于第一码本中。终端支持 K 个天线端口与 Y 个天线端口对应的天线相干组间的 2 比特相位调整的情况下, 第一码本中预编码矩阵的最大数目为 4 ; 或者, 终端支持 K 个天线端口与 Y 个天线端口对应的天线相干组间的 1 比特相位调整的情况下, 第一码本中预编码矩阵的最大数目为 2 ; 或者, 终端不支持 K 个天线端口与 Y 个天线端口对应的天线相干组间的相位调整的情况下, 第一码本中预编码矩阵的最大数目为 1 。

结合第一方面或第二方面或第三方面, 在一种可能的设计中, 第一预编码矩阵位于第一码本中。第一码本中预编码矩阵的最大数目为 4 的情况下, 第一码本包括 $\{1, j, -1, -j\}$ 中的至少一个; 或者, 第一码本中预编码矩阵的最大数目为 2 的情况下, 第一码本包括 $\{1, -1\}$ 中的至少一个; 或者, 第一码本中预编码矩阵的最大数目为 1 的情况下, 第一码本为 $\{1\}$ 。

结合第一方面或第二方面或第三方面, 在一种可能的设计中, 第一信息包括第一预编码矩阵在第一码本中的索引。

结合第一方面或第二方面或第三方面, 在一种可能的设计中, 第一信息包括第一取值, 第一取值用于指示解调参考信号 DMRS 端口索引。其中, 第一预编码矩阵在第一码本中的索引与 DMRS 端口索引存在关联关系; 或者, 第一预编码矩阵在第一码本中的索引与第一取值存在关联关系。

基于该可能的设计, 可以复用 DMRS 端口的指示信息指示第一预编码矩阵, 从而可以降低信令开销。此外, DMRS 端口的指示信息为目前标准已定义的信息, 采用该信息指示第一预编码矩阵可以提高本申请方案的兼容性与适用性。

结合第一方面或第二方面或第三方面, 在一种可能的设计中, 第一预编码矩阵在第一码本中的索引 n 满足如下关系:

$$n = L \bmod N$$

其中, L 表示 DMRS 端口索引或第一取值, N 表示第一码本中预编码矩阵的数目, L 、 N 为正整数。

结合第一方面或第二方面, 在一种可能的设计中, 第二信息还指示第二预编码矩阵对应的 PUSCH 传输层数。

需要说明的是, 上述仅是示例性的对第三预编码矩阵的结构进行说明, 并不构成对第三预编码矩阵的限制, 第三预编码矩阵还可以存在其他结构, 例如, 可以对上述所示结构进行行和/或列的顺序变化, 得到新的第三预编码矩阵。即本申请对第三预编码矩阵的行和/或列的顺序不作限定。

需要说明的是, 本申请提供的第三预编码矩阵可能包括多种呈现形式, 上述仅是示例性的对第三预编码矩阵的形式进行说明, 并不构成对第三预编码矩阵形式的限制。

第四方面, 提供了一种通信装置, 用于实现上述任一方面及其任意可能的实现方式。所述通信装置包括实现方法相应的模块、单元、或手段(means), 该模块、单元、或 means 可以通过硬件实现, 软件实现, 或者通过硬件执行相应的软件实现。该硬件或软件包括一个或多个与功能相对应的模块或单元。

在一些可能的设计中, 该通信装置可以包括处理模块和收发模块。该处理模块, 可以用于实现上述任一方面及其任意可能的实现方式中的处理功能。收发模块可以包括接收模块和发送模块, 分别用以实现上述任一方面及其任意可能的实现方式中的接收功能和发送功能。

在一些可能的设计中, 收发模块可以由收发电路, 收发机, 收发器或者通信接口构成。

第五方面, 提供了一种通信装置, 包括: 处理器和存储器; 该存储器用于存储计算机指令, 当该处理器执行该指令时, 以使该通信装置执行任一方面所述的方法。

第六方面, 提供了一种通信装置, 包括: 处理器和通信接口; 该通信接口, 用于与该通信装置之外的模块通信; 所述处理器用于执行计算机程序或指令, 以使该通信装置执行任一方面所述的方法。

第七方面, 提供了一种通信装置, 包括: 至少一个处理器; 所述处理器用于执行存储器中存储的计算机程序或指令, 以使该通信装置执行任一方面所述的方法。该存储器可以与处理器耦合, 或者, 也可以独立于该处理器。

第八方面, 提供了一种通信装置, 该通信装置可以是终端, 也可以是终端中执行第一方面或第三方面中所描述的方法/操作/步骤/动作所一一对应的模块或单元(例如, 芯片, 或者芯片系统, 或者电路), 或者是能够与终端匹配使用的模块或单元; 或者, 该通信装置可以是 RAN 节点, 也可以是 RAN 节点中执行第二方面中所描述的方法/操作/步骤/动作所一一对应的模块或单元(例如, 芯片, 或者芯片系统, 或者电路),

或者是能够和RAN节点匹配使用的模块或单元。

第九方面,提供了一种通信装置(例如,该通信装置可以是芯片或芯片系统),该通信装置包括处理器,用于实现上述任一方面中所涉及的功能。

在一种可能的设计中,该通信装置包括存储器,该存储器,用于保存必要的程序指令和数据。

在一种可能的设计中,该装置是芯片系统时,可以由芯片构成,也可以包含芯片和其他分立器件。

其中,上述第三方面至第九方面所述的通信装置可以为第一方面或第三方面中的终端,或者终端中包含的装置,比如芯片或芯片系统;或者,该通信装置可以为第二方面中的RAN节点,或者RAN节点中包含的装置,比如芯片或芯片系统。

第十方面,提供了一种计算机可读存储介质,该计算机可读存储介质中存储有计算机程序或指令,当其在通信装置上运行时,使得通信装置可以执行第一方面或第二方面或第三方面中任一方面所述的方法。

第十一方面,提供了一种包含指令的计算机程序产品,当其在通信装置上运行时,使得该通信装置可以执行第一方面或第二方面或第三方面中任一方面所述的方法。

第十二方面,提供一种通信系统,该通信系统包括终端和RAN节点。该终端用于执行上述第一方面或第三方面及其任一可能的设计所述的方法,该RAN节点用于执行上述第二方面及其任一可能的设计所述的方法。

可以理解的是,第三方面至第九方面中任一方面提供的通信装置是芯片时,通信装置的发送动作/功能可以理解为输出信息,通信装置的接收动作/功能可以理解为输入信息。

其中,第三方面至第十二方面中任一种设计方式所带来的技术效果可参见第一方面或第二方面或第三方面中不同设计方式所带来的技术效果,在此不再赘述。

附图说明

图1为本申请提供的一种通信系统的结构示意图;

图2为本申请提供的一种通信方法的流程示意图;

图3为本申请提供的一种通信装置的结构示意图;

图4为本申请提供的另一种通信装置的结构示意图;

图5为本申请提供的又一种通信装置的结构示意图。

具体实施方式

在本申请的描述中,除非另有说明,“/”表示前后关联的对象是一种“或”的关系,例如,A/B可以表示A或B;本申请中的“和/或”仅仅是一种描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况,其中A,B可以是单数或者复数。

在本申请的描述中,除非另有说明,“多个”是指两个或两个以上。“以下至少一项(个)”或其类似表述,是指的这些项中的任意组合,包括单项(个)或复数项(个)中的任意组合。例如,a,b,或c中的至少一项(个),可以表示:a,b,c,a-b,a-c,b-c,或a-b-c,其中a,b,c可以是单个,也可以是多个。

另外,为了便于清楚描述本申请实施例的技术方案,在本申请的实施例中,采用了“第一”、“第二”等字样对功能和作用基本相同的相同项或相似项进行区分。本领域技术人员可以理解“第一”、“第二”等字样并不对数量和执行次序进行限定,并且“第一”、“第二”等字样也并不限定一定不同。

在本申请实施例中,“示例性的”或者“例如”等词用于表示作例子、例证或说明。本申请实施例中被描述为“示例性的”或者“例如”的任何实施例或设计方案不应被解释为比其它实施例或设计方案更优选或更具优势。确切而言,使用“示例性的”或者“例如”等词旨在以具体方式呈现相关概念,便于理解。

可以理解,说明书通篇中提到的“实施例”意味着与实施例有关的特定特征、结构或特性包括在本申请的至少一个实施例中。因此,在整个说明书各个实施例未必指相同的实施例。此外,这些特定的特征、结构或特性可以任意适合的方式结合在一个或多个实施例中。可以理解,在本申请的各种实施例中,各过程的序号的大小并不意味着执行顺序的先后,各过程的执行顺序应以其功能和内在逻辑确定,而不应对本申请实施例的实施过程构成任何限定。

可以理解,在本申请中,“...时”以及“若”均指在某种客观情况下会做出相应的处理,并非是限定时间,且也不要求实现时要有判断的动作,也不意味着存在其它限定。

可以理解,本申请实施例中的一些可选的特征,在某些场景下,可以不依赖于其他特征,比如其当前

所基于的方案，而独立实施，解决相应的技术问题，达到相应的效果，也可以在某些场景下，依据需求与其他特征进行结合。相应的，本申请实施例中给出的装置也可以相应的实现这些特征或功能，在此不予赘述。

本申请中，除特殊说明外，各个实施例之间相同或相似的部分可以互相参考。在本申请中各个实现方法中，如果没有特殊说明以及逻辑冲突，不同的实现方法之间的术语和/或描述具有一致性、且可以相互引用，不同的实现方法中的技术特征根据其内在的逻辑关系可以组合形成新的实现方法。以下所述的本申请实施方式并不构成对本申请保护范围的限定。

本申请实施例的技术方案可用于各种通信系统，该通信系统可以为第三代合作伙伴计划（third generation partnership project, 3GPP）通信系统，例如，长期演进（long term evolution, LTE）系统等第四代（4th generation, 4G）、新无线（new radio, NR）系统等第五代（5th generation, 5G）系统、车联网（vehicle to everything, V2X）系统、或者 LTE 和 5G 混合组网的系统、多输入多输出（multiple-input multiple-output, MIMO）系统、设备到设备（device-to-device, D2D）通信系统、机器到机器（machine to machine, M2M）通信系统、物联网（Internet of Things, IoT）、非陆地网络（non-terrestrial networks, NTN），以及未来演进的通信系统。该通信系统也可以为非 3GPP 通信系统，如无线保真（wireless fidelity, WiFi）、全球微波互联接入（worldwide interoperability for microwave access, WiMAX）系统等，不予限制。

其中，上述适用本申请的通信系统仅是举例说明，适用本申请的通信系统和通信场景不限于此，本申请提供的通信系统和通信场景对本申请方案不造成任何限定，在此统一说明，以下不再赘述。

图 1 示出了一种可能的、非限制性的系统示意图。如图 1 所示，通信系统 10 包括无线接入网（radio access network, RAN）100。进一步的，该通信系统还包括核心网（core network, CN）200。RAN 100 包括至少一个 RAN 节点（如图 1 中的 110a 和 110b，统称为 110）和至少一个终端（如图 1 中的 120a-120j，统称为 120）。RAN 100 中还可以包括其它 RAN 节点，例如，无线中继设备和/或无线回传设备（图 1 中未示出）等。终端 120 通过无线的方式与 RAN 节点 110 相连。RAN 节点 110 通过无线或有线方式与核心网 200 连接。核心网 200 中的核心网设备与 RAN 100 中的 RAN 节点 110 可以分别是不同的物理设备，也可以是集成了核心网逻辑功能和无线接入网逻辑功能的同一个物理设备。

RAN 100 可以为 3GPP 相关的蜂窝系统，例如，4G、5G 移动通信系统、或面向未来的演进系统（例如第六代（6th generation, 6G）移动通信系统）。RAN 100 还可以是开放式接入网（open RAN, O-RAN 或 ORAN）、云无线接入网络（cloud radio access network, CRAN）、或者 WiFi 系统。RAN 100 还可以是以上两种或两种以上系统融合的通信系统。

RAN 节点 110，有时也可以称为网络设备、接入网设备、RAN 实体或接入节点等，构成通信系统的一部分，用以帮助终端实现无线接入。通信系统 10 中的多个 RAN 节点 110 可以为同一类型的节点，也可以为不同类型的节点。

在一些场景下，RAN 节点 110 和终端 120 的角色是相对的，例如，图 1 中网元 120i 可以是直升机或无人机，其可以被配置成移动基站，对于那些通过网元 120i 接入到 RAN 100 的终端 120j 来说，网元 120i 是基站；但对于基站 110a 来说，网元 120i 是终端。RAN 节点 110 和终端 120 有时都称为通信装置，例如图 1 中网元 110a 和 110b 可以理解为具有基站功能的通信装置，网元 120a-120j 可以理解为具有终端功能的通信装置。

在一种可能的场景中，RAN 节点可以是基站（base station, BS）、演进型基站（evolved NodeB, eNodeB）、接入点（access point, AP）、发送接收点（transmission reception point, TRP）、下一代基站（next generation NodeB, gNB）、6G 移动通信系统中的下一代基站、未来移动通信系统中的基站、或 WiFi 系统中的接入节点等。RAN 节点可以是宏基站（如图 1 中的 110a）、微基站或室内站（如图 1 中的 110b）、中继节点或施主节点、或者是 CRAN 场景下的无线控制器。可选的，RAN 节点还可以是服务器，可穿戴设备，车辆或车载设备等。例如，车辆外联（vehicle to everything, V2X）技术中的 RAN 节点可以为路侧单元（road side unit, RSU）。本申请中的 RAN 节点的全部或部分功能也可以通过在硬件上运行的软件功能来实现，或者通过平台（例如云平台）上实例化的虚拟化功能来实现。本申请中的 RAN 节点还可以是能实现全部或部分 RAN 节点功能的逻辑节点、逻辑模块或软件。

在另一种可能的场景中，由多个 RAN 节点协作协助终端实现无线接入，不同 RAN 节点分别实现基站的部分功能。例如，RAN 节点可以是集中式单元（central unit, CU），分布式单元（distributed unit, DU），CU-控制面（control plane, CP），CU-用户面（user plane, UP），或者无线单元（radio unit, RU）等。CU 和 DU 可以是单独设置，或者也可以包括在同一个网元中，例如基带单元（baseband unit, BBU）中。RU

可以包括在射频设备或者射频单元中,例如包括在射频拉远单元(remote radio unit, RRU)、有源天线处理单元(active antenna unit, AAU)或远程射频头(remote radio head, RRH)中。

在不同系统中, CU (或 CU-CP 和 CU-UP)、DU 或 RU 也可以有不同的名称,但是本领域的技术人员可以理解其含义。例如,在 ORAN 系统中, CU 也可以称为 O-CU (开放式 CU), DU 也可以称为 O-DU, CU-CP 也可以称为 O-CU-CP, CU-UP 也可以称为 O-CU-UP, RU 也可以称为 O-RU。为描述方便,本申请中以 CU, CU-CP, CU-UP、DU 和 RU 为例进行描述。本申请中的 CU (或 CU-CP、CU-UP)、DU 和 RU 中的任一单元,可以通过软件模块、硬件模块、或者软件模块与硬件模块结合来实现。

终端可以是具有无线收发功能的用户侧设备,或可以是设置于该设备中的芯片或芯片系统。终端也可以称为用户设备(user equipment, UE)、终端设备、接入终端、用户单元、用户站、移动站(mobile station, MS)、远方站、远程终端、移动终端(mobile terminal, MT)、用户终端、无线通信设备、用户代理或用户装置等。终端设备例如可以是 IoT、V2X、D2D、M2M、5G 网络、或者未来演进的公共陆地移动网络(public land mobile network, PLMN)中的终端设备。终端设备可以部署在陆地上,包括室内或室外、手持或车载;也可以部署在水面上(如轮船等);还可以部署在空中(例如飞机、气球和卫星上等)。

示例性的,终端设备可以是无人机、IoT 设备(例如,传感器,电表,水表等)、V2X 设备、无线局域网(wireless local area networks, WLAN)中的站点(station, ST)、蜂窝电话、无绳电话、会话启动协议(session initiation protocol, SIP)电话、无线本地环路(wireless local loop, WLL)站、个人数字处理(personal digital assistant, PDA)设备、具有无线通信功能的手持设备、计算设备或连接到无线调制解调器的其它处理设备、车载设备、可穿戴设备(也可以称为穿戴式智能设备)、平板电脑或带无线收发功能的电脑、虚拟现实(virtual reality, VR)终端、工业控制(industrial control)中的无线终端、无人驾驶(self driving)中的无线终端、远程医疗(remote medical)中的无线终端、智能电网(smart grid)中的无线终端、运输安全(transportation safety)中的无线终端、智慧城市(smart city)中的无线终端、智慧家庭(smart home)中的无线终端、车载终端、具有车对车(vehicle-to-vehicle, V2V)通信能力的车辆、智能网联车、具有无人机(unmanned aerial vehicle, UAV)对无人机(UAV to UAV, U2U)通信能力的无人机等等。终端设备可以是移动的,也可以是固定的,本申请对此不作具体限定。

需要说明的是,本申请实施例描述的通信系统是为了更加清楚的说明本申请实施例的技术方案,并不构成对于本申请实施例提供的技术方案的限定,本领域普通技术人员可知,随着网络架构的演变和新业务场景的出现,本申请实施例提供的技术方案对于类似的技术问题,同样适用。

为了方便理解本申请实施例的技术方案,首先给出本申请相关技术的简要介绍如下。

1、终端设备的相干能力:

全相干(Fully-Coherent):终端设备的所有天线端口可以进行相干传输。

部分相干(Partial-Coherent):同一相干传输组内的天线端口可以进行相干传输,不同相干传输组间的天线端口不能进行相干传输。每个相干传输组包括部分天线端口。

非相干(Non-Coherent):多天线端口不能进行相干传输,即没有任意两个天线端口可以相干传输,同一流数据只能使用一个天线端口发送。

2、基于码本(codebook)的物理上行共享信道(physical uplink shared channel, PUSCH)传输:

在基于码本的 PUSCH 传输中, RAN 节点通过下行控制信息(downlink control information, DCI)向终端设备指示 PUSCH 传输相关参数。PUSCH 传输相关参数包括 SRS 资源指示(SRS resource indicator, SRI)、传输预编码矩阵指示(transmit precoding matrix indicator, TPMI)以及传输秩指示(transmit rank indicator, TRI)。其中, 其中, 一个 TPMI 对应(或指示)一个预编码矩阵。TRI 用于指示传输层数(或称为流数)。

3、TPMI:

预编码矩阵根据相干模式可以分为全相干预编码矩阵、部分相干预编码矩阵、以及非相干预编码矩阵,分别用于全相干 PUSCH 传输、部分相干 PUSCH 传输、以及非相干 PUSCH 传输。

示例性的,全相干 PUSCH 传输是指,所有 PUSCH 天线端口都可以用于同一个数据层的传输。部分相干 PUSCH 传输是指,同一相干传输组内的 PUSCH 天线端口可以用于同一个数据层的传输。非相干 PUSCH 传输是指,只有一个 PUSCH 天线端口可以用于同一个数据层的传输。

示例性的,全相干预编码矩阵中不包括取值为 0 的元素。部分相干预编码矩阵中存在取值为 0 的元素。非相干预编码矩阵中存在取值为 0 的元素,且每一行非 0 元素的个数为 1。

通常, 3GPP 协议能够定义预编码矩阵集合。以 NR 版本 15 (release 15, R15) 的 TS38211 6.3.1.5 标

准为例，其定义的部分预编码矩阵集合如表 1-表 3 所示：

表 1：使用两个天线端口进行单层传输的预编码矩阵

TPMI 索引 (index)	预编码矩阵 W (TPMI 索引从左到右递增)					
0-5	$\frac{1}{\sqrt{2}} \begin{bmatrix} 1 \\ 0 \end{bmatrix}$	$\frac{1}{\sqrt{2}} \begin{bmatrix} 0 \\ 1 \end{bmatrix}$	$\frac{1}{\sqrt{2}} \begin{bmatrix} 1 \\ 1 \end{bmatrix}$	$\frac{1}{\sqrt{2}} \begin{bmatrix} 1 \\ -1 \end{bmatrix}$	$\frac{1}{\sqrt{2}} \begin{bmatrix} 1 \\ j \end{bmatrix}$	$\frac{1}{\sqrt{2}} \begin{bmatrix} 1 \\ -j \end{bmatrix}$

表 2：使用两个天线端口进行 2 层传输的预编码矩阵

TPMI 索引 (index)	预编码矩阵 W (TPMI 索引从左到右递增)		
0-2	$\frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$	$\frac{1}{2} \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}$	$\frac{1}{2} \begin{bmatrix} 1 & 1 \\ j & -j \end{bmatrix}$

表 3：使用四个天线端口进行 3 层传输的预编码矩阵

TPMI 索引 (index)	预编码矩阵 W (TPMI 索引从左到右递增)			
0-3	$\frac{1}{2} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix}$	$\frac{1}{2} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix}$	$\frac{1}{2} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ -1 & 0 & 0 \end{bmatrix}$	$\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 1 \\ 1 & -1 & 1 \\ 1 & 1 & -1 \end{bmatrix}$
4-6	$\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 1 \\ 1 & -1 & 1 \\ j & j & -j \\ j & -j & -j \end{bmatrix}$	$\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 1 \\ -1 & 1 & -1 \\ 1 & 1 & -1 \\ -1 & 1 & 1 \end{bmatrix}$	$\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 1 \\ -1 & 1 & -1 \\ j & j & -j \\ -j & j & j \end{bmatrix}$	

对于每个预编码矩阵，预编码矩阵的行对应 PUSCH 天线端口，行数等于 PUSCH 天线端口数，预编码矩阵的列对应 PUSCH 传输层，列数等于 PUSCH 传输层数。

如表 1 所示，TPMI 索引 0-5 指示 6 个预编码矩阵，TPMI 索引 0 和 1 指示的预编码矩阵为非相干预编码矩阵，索引 2-5 指示的预编码矩阵为全相干预编码矩阵，即两个 PUSCH 天线端口可以同时传输一个数据层。

如表 2 所示，TPMI 索引 0-2 指示 3 个预编码矩阵，TPMI 索引 0 指示的预编码矩阵为非相干预编码矩阵，索引 1-2 指示的预编码矩阵为全相干预编码矩阵，即两个 PUSCH 天线端口可以同时传输一个数据层。

需要注意的是，对于使用两个天线端口的传输，不存在部分相干预编码矩阵，这是由于最大 PUSCH 传输天线端口数为 2，即每个天线相干组最多包含 1 个 PUSCH 端口，此时部分相干预编码矩阵和非相干预编码矩阵相同。

如表 3 所示，TPMI 索引 0-6 指示 7 个预编码矩阵，TPMI 索引 0-1 指示的预编码矩阵为非相干预编码矩阵，索引 2 指示的预编码矩阵为部分相干预编码矩阵，索引 3-6 指示的预编码矩阵为全相干预编码矩阵。

需要说明的是，上述表格对应的预编码矩阵仅作为具体 PUSCH 端口数和传输层数下的示例，对于其他的 PUSCH 端口数和传输层数，本发明不做限定。

4、TPMI 指示：

通常，当使用 DCI 调度 PUSCH 时，DCI 中的 *Precoding information and number of layers* 字段用于指示 TPMI 索引和传输层数。

示例性的，部分场景下，DCI 格式 0_1 包含的 *Precoding information and number of layers* 字段的取值分别指示的 TPMI 索引和传输层数如表 4-表 6 所示。

表 4

Bit field mapped to index	<i>codebookSubset = fullyAndPartialAndNonCoherent</i>	Bit field mapped to index	<i>codebookSubset = partialAndNonCoherent</i>	Bit field mapped to index	<i>codebookSubset = nonCoherent</i>
0	1 layer: TPMI=0	0	1 layer: TPMI=0	0	1 layer: TPMI=0
1	1 layer: TPMI=1	1	1 layer: TPMI=1	1	1 layer: TPMI=1
...	...	...	...	...	...
3	1 layer: TPMI=3	3	1 layer: TPMI=3	3	1 layer: TPMI=3
4	2 layers: TPMI=0	4	2 layers: TPMI=0	4	2 layers: TPMI=0
...	...	...	...	...	...
9	2 layers: TPMI=5	9	2 layers: TPMI=5	9	2 layers: TPMI=5
10	3 layers: TPMI=0	10	3 layers: TPMI=0	10	3 layers: TPMI=0
11	4 layers: TPMI=0	11	4 layers: TPMI=0	11	4 layers: TPMI=0
12	1 layer: TPMI=4	12	1 layer: TPMI=4	12-15	reserved
...	...	...	...		
19	1 layer: TPMI=11	19	1 layer: TPMI=11		
20	2 layers: TPMI=6	20	2 layers: TPMI=6		
...	...	...	...		
27	2 layers: TPMI=13	27	2 layers: TPMI=13		
28	3 layers: TPMI=1	28	3 layers: TPMI=1		
29	3 layers: TPMI=2	29	3 layers: TPMI=2		
30	4 layers: TPMI=1	30	4 layers: TPMI=1		
31	4 layers: TPMI=2	31	4 layers: TPMI=2		
32	1 layers: TPMI=12				
...	...				
47	1 layers: TPMI=27				

48	2 layers: TPMI=14				
...	...				
55	2 layers: TPMI=21				
56	3 layers: TPMI=3				
...	...				
59	3 layers: TPMI=6				
60	4 layers: TPMI=3				
61	4 layers: TPMI=4				
62-63	reserved				

其中,表 4 为 4 天线端口,转换预编码器去使能(transform precoder is disabled),最大传输层数(maxRank)等于 2 或 3 或 4,上行全功率传输(ul-FullPowerTransmission)未配置或配置为全功率模式 2(fullpowerMode2)或配置为全功率(fullpower)场景下的指示表格。

其中, Bit field mapped to index 可以理解为 Precoding information and number of layers 字段的取值。codebookSubset 字段是基站基于终端的相干能力配置的。如终端能力为部分和非相干(partialAndNonCoherent)时, codebookSubset 字段不能配置为 fullyAndPartialAndNonCoherent;终端能力为非相干(nonCoherent)时, codebookSubset 字段不能配置为 fullyAndPartialAndNonCoherent 和 partialAndNonCoherent;当 SRS 资源配置的天线端口数为 2 时, codebookSubset 字段不能配置为 partialAndNonCoherent。

其中, Precoding information and number of layers 字段指示的预编码信息为 TPMI=y, 传输层信息为 x layer。例如,在 codebookSubset = fullyAndPartialAndNonCoherent 场景下, Bit field mapped to index=0 指示 1 layer: TPMI=0,即传输层数等于 1, TPMI=0。可以理解的,此处 TPMI 的索引取值为协议定义的预编码矩阵集合中的 TPMI 索引,基于该 TPMI 索引,可以获知相应的预编码矩阵。

表 5

Bit field mapped to index	codebookSubset = partialAndNonCoherent	Bit field mapped to index	codebookSubset = nonCoherent
0	1 layer: TPMI=0	0	1 layer: TPMI=0
1	1 layer: TPMI=1	1	1 layer: TPMI=1
...	...	...	...
3	1 layer: TPMI=3	3	1 layer: TPMI=3
4	2 layers: TPMI=0	4	2 layers: TPMI=0
...	...	...	...
9	2 layers: TPMI=5	9	2 layers: TPMI=5
10	1 layer: TPMI=13	10	1 layer: TPMI=13

11	2 layer: TPMI=6	11	2 layer: TPMI=6
12	1 layer: TPMI=4	12-15	Reserved
...	...		
20	1 layer: TPMI=12		
21	1 layer: TPMI=14		
22	1 layer: TPMI=15		
23	2 layers: TPMI=7		
...	...		
29	2 layers: TPMI=13		
30-31	Reserved		

其中,表 5 为 4 天线端口,转换预编码器去使能(transform precoder is disabled),最大传输层数(maxRank)等于 2,上行全功率传输 (ul-FullPowerTransmission) 配置为全功率模式 1 (fullpowerMode1) 场景下的指示表格。其余说明可参考表 4 的相关描述,在此不再赘述。

表 6

Bit field mapped to index	<i>codebookSubset = partialAndNonCoherent</i>	Bit field mapped to index	<i>codebookSubset = nonCoherent</i>
0	1 layer: TPMI=0	0	1 layer: TPMI=0
1	1 layer: TPMI=1	1	1 layer: TPMI=1
...	...	...	...
3	1 layer: TPMI=3	3	1 layer: TPMI=3
4	2 layers: TPMI=0	4	2 layers: TPMI=0
...	...	...	...
9	2 layers: TPMI=5	9	2 layers: TPMI=5
10	3 layers: TPMI=0	10	3 layers: TPMI=0
11	4 layers: TPMI=0	11	4 layers: TPMI=0
12	1 layer: TPMI=13	12	1 layer: TPMI=13
13	2 layer: TPMI=6	13	2 layer: TPMI=6
14	3 layer: TPMI=1	14	3 layer: TPMI=1

15	1 layer: TPMI=4	15	Reserved
...	...		
23	1 layer: TPMI=12		
24	1 layer: TPMI=14		
25	1 layer: TPMI=15		
26	2 layers: TPMI=7		
...	...		
32	2 layers: TPMI=13		
33	3 layers: TPMI=2		
34	4 layers: TPMI=1		
35	4 layers: TPMI=2		
36-63	Reserved		

其中,表 6 为 4 天线端口,转换预编码器去使能(transform precoder is disabled),最大传输层数(maxRank)等于 3 或 4,上行全功率传输(ul-FullPowerTransmission)配置为全功率模式 1(fullpowerModel1)场景下的指示表格。其余说明可参考表 4 的相关描述,在此不再赘述。

表 7

Bit field mapped to index	<i>codebookSubset = fullyAndPartialAndNonCoherent</i>	Bit field mapped to index	<i>codebookSubset = nonCoherent</i>
0	1 layer: TPMI=0	0	1 layer: TPMI=0
1	1 layer: TPMI=1	1	1 layer: TPMI=1
2	2 layers: TPMI=0	2	2 layers: TPMI=0
3	1 layer: TPMI=2	3	reserved
4	1 layer: TPMI=3		
5	1 layer: TPMI=4		
6	1 layer: TPMI=5		
7	2 layers: TPMI=1		
8	2 layers: TPMI=2		
9-15	reserved		

其中,表 7 为 2 天线端口,转换预编码器去使能(transform precoder is disabled),最大传输层数(maxRank) 等于 2,上行全功率传输 (ul-FullPowerTransmission) 未配置或配置为全功率模式 2 (fullpowerMode2) 或 配置为全功率 (fullpower) 场景下的指示表格。其余说明可参考表 4 的相关描述,在此不再赘述。

5、解调参考信号 (dedicated demodulation reference signal, DMRS) 端口指示:

DMRS 指用于接收端进行等效信道估计的参考信号。在 PUSCH 传输过程中,基站需要向终端分配 DMRS 端口,终端基于分配的 DMRS 端口,按照协议定义的 DMRS 信号产生方法和时频资源映射规则, 发送 DMRS 导频信号,用于基站进行上行信道估计。

目前,基站采用高层信令半静态配置 DMRS 类型和最大长度,DCI 动态指示 DMRS 端口索引的方式, 进行 DMRS 端口的相关配置。

示例性的,通过高层信令 DMRS-DownlinkConfig 配置以下至少一项: DMRS 类型 (Type 1 或 Type 2)、 DMRS 占用的最大符号数 (单符号 DMRS 或双符号 DMRS)、DMRS 信号对应的序列生成因子、相位跟踪 参考信号的相关配置、DMRS 增强特性是否开启。

进一步的,通过 DCI 信令中的天线端口 (Antenna port) 字段指示 DMRS 端口索引。对于不同的 DMRS 类型、最大符号数、传输层数, NR 协议定义了不同的天线端口指示表。

示例性的,表 8 为 DMRS 类型 1、最大符号数等于 1 以及传输层数等于 1 时的天线端口指示表。表 9 为 DMRS 类型 1、最大符号数等于 2 以及传输层数等于 2 时的天线端口指示表。表 10 为 DMRS 类型 2、 最大符号数等于 1 以及传输层数等于 3 时的天线端口指示表。表 11 为 DMRS 类型 2、最大符号数等于 2 以及传输层数等于 4 时的天线端口指示表。

表 8

值 (value)	没有数据的 DMRS CDM 组数 (Number of DMRS CDM group(s) without data)	DMRS 端口 (DMRS port (s))
0	1	0
1	1	1
2	2	0
3	2	1
4	2	2
5	2	3
6-7	Reserved	Reserved

其中,“值 (value)”表示天线端口 (Antenna port) 字段的取值。CDM 表示码分复用 (code division multiplexing, CDM)。

表 9

值 (value)	没有数据的 DMRS CDM 组数 (Number of DMRS CDM group(s) without data)	DMRS 端口 (DMRS port (s))	前置符号的数量 (Number of front-load symbols)
0	1	0,1	1
1	2	0,1	1
2	2	2,3	1
3	2	0,2	1
4	2	0,1	2
5	2	2,3	2
6	2	4,5	2
7	2	6,7	2
8	2	0,4	2
9	2	2,6	2
10-15	Reserved	Reserved	Reserved

表 10

值 (value)	没有数据的 DMRS CDM 组数 (Number of DMRS CDM group(s) without data)	DMRS 端口 (DMRS port (s))
-----------	---	----------------------------

0	2	0-2
1	3	0-2
2	3	3-5
3-15	Reserved	Reserved

表 11

值 (value)	没有数据的 DMRS CDM 组数 (Number of DMRS CDM group(s) without data)	DMRS 端口 (DMRS port (s))	前置符号的数量 (Number of front-load symbols)
0	2	0-3	1
1	3	0-3	1
2	3	0,1,6,7	2
3	3	2,3,8,9	2
4	3	4,5,10,11	2
5-31	Reserved	Reserved	Reserved

6、8 天线端口 (8Tx) PUSCH 传输:

3GPP 版本 18 (R18) 标准对基于码本的 8 天线端口 PUSCH 传输场景下的预编码矩阵进行了设计。示例性的,在全相干传输模式下,预编码矩阵满足如下结构:

$$\frac{1}{\sqrt{\sum_{x=1}^{Nt} \sum_{y=1}^{NL} a_{x,y}^2}} \begin{bmatrix} a_{1,1} & a_{1,2} & a_{1,3} & a_{1,4} & a_{1,5} & a_{1,6} & a_{1,7} & a_{1,8} \\ a_{2,1} & a_{2,2} & a_{2,3} & a_{2,4} & a_{2,5} & a_{2,6} & a_{2,7} & a_{2,8} \\ a_{3,1} & a_{3,2} & a_{3,3} & a_{3,4} & a_{3,5} & a_{3,6} & a_{3,7} & a_{3,8} \\ a_{4,1} & a_{4,2} & a_{4,3} & a_{4,4} & a_{4,5} & a_{4,6} & a_{4,7} & a_{4,8} \\ a_{5,1} & a_{5,2} & a_{5,3} & a_{5,4} & a_{5,5} & a_{5,6} & a_{5,7} & a_{5,8} \\ a_{6,1} & a_{6,2} & a_{6,3} & a_{6,4} & a_{6,5} & a_{6,6} & a_{6,7} & a_{6,8} \\ a_{7,1} & a_{7,2} & a_{7,3} & a_{7,4} & a_{7,5} & a_{7,6} & a_{7,7} & a_{7,8} \\ a_{8,1} & a_{8,2} & a_{8,3} & a_{8,4} & a_{8,5} & a_{8,6} & a_{8,7} & a_{8,8} \end{bmatrix}$$

其中, $a_{x,y}$ 表示预编码矩阵第 x 行第 y 列的元素。 $a_{x,y}$ 可以是模为 1 的实数,如取值可以为 $\{1, -1, j, -j\}$ 中的一个。 $\frac{1}{\sqrt{\sum_{x=1}^{Nt} \sum_{y=1}^{NL} a_{x,y}^2}}$ 表示预编码矩阵的功率系数, Nt 表示预编码矩阵的行数, NL 表示预编码矩阵的列数。

可以看出,在全相干传输模式下,预编码矩阵中不存在取值为 0 的元素。

示例性的,在部分相干传输模式下,预编码矩阵满足如下结构:

$$\frac{1}{\sqrt{\sum_{x=1}^{Nt} \sum_{y=1}^{NL} a_{x,y}^2}} \begin{bmatrix} a_{1,1} & a_{1,2} & a_{1,3} & a_{1,4} & 0 & 0 & 0 & 0 \\ a_{2,1} & a_{2,2} & a_{2,3} & a_{2,4} & 0 & 0 & 0 & 0 \\ a_{3,1} & a_{3,2} & a_{3,3} & a_{3,4} & 0 & 0 & 0 & 0 \\ a_{4,1} & a_{4,2} & a_{4,3} & a_{4,4} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & a_{5,5} & a_{5,6} & a_{5,7} & a_{5,8} \\ 0 & 0 & 0 & 0 & a_{6,5} & a_{6,6} & a_{6,7} & a_{6,8} \\ 0 & 0 & 0 & 0 & a_{7,5} & a_{7,6} & a_{7,7} & a_{7,8} \\ 0 & 0 & 0 & 0 & a_{8,5} & a_{8,6} & a_{8,7} & a_{8,8} \end{bmatrix}$$

其中,部分相干传输模式下的预编码矩阵中存在取值为 0 的元素。其他说明可参考上述全相干传输模式下预编码矩阵的相关描述,不予赘述。

示例性的,在非相干传输模式下,预编码矩阵满足如下结构:

$$\frac{1}{\sqrt{\sum_{x=1}^{Nt} \sum_{y=1}^{NL} a_{x,y}^2}} \begin{bmatrix} a_{1,1} & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & a_{2,2} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & a_{3,3} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & a_{4,4} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & a_{5,5} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & a_{6,6} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & a_{7,7} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & a_{8,8} \end{bmatrix}$$

其中,非相干传输模式下的预编码矩阵中存在取值为 0 的元素,且每一行非 0 元素的个数为 1。其他说明可参考上述全相干传输模式下预编码矩阵的相关描述,不予赘述。

对于上述全相干、部分相干以及非相干传输模式下的预编码矩阵,不限定预编码矩阵中列的顺序。即,

预编码矩阵中列的顺序可以互换。

虽然，R18 标准对基于码本的 8 天线端口 PUSCH 传输场景下的预编码矩阵进行了设计，但是，由于现网中商用终端受限于成本和复杂度等实际约束，具有较多天线的终端设备一般为固定无线接入（fixed wireless access, FWA）或用户驻地设备（customer premise equipment, CPE）等形态。对于现网中更为普及的终端，如商用手机等，其上行发射天线数量一般较少，如一般不会超过 4 个。

基于此，本申请提供一种通信方法，终端传输Z个天线端口的 PUSCH 时，可以根据第三预编码矩阵对 Z 个天线端口预编码。其中，该第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵，或者，第三预编码矩阵包括第二预编码矩阵的子矩阵。第一预编码矩阵为K个天线端口的 PUSCH 传输的预编码矩阵，第二预编码矩阵为Y个天线端口的 PUSCH 传输的预编码矩阵， $Y = 2^X$ ，X 为正整数。

也就是说，基于该方案，可以基于K个天线端口的 PUSCH 传输的预编码矩阵和/或 $Y = 2^X$ 个天线端口的 PUSCH 传输的预编码矩阵，得到Z个天线端口的 PUSCH 传输的预编码矩阵，从而实现Z个天线端口的 PUSCH 传输。在Z小于 4 的情况下，可以适用于更为普及的上行发射天线数量较少的终端，从而节约终端成本。

在本申请的通信方法中提供了一种预编码矩阵（称为第三预编码矩阵）。下面首先对本申请提供的第三预编码矩阵进行介绍。

其中，第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵；或者，第三预编码矩阵包括第二预编码矩阵的子矩阵。

可以理解的是，本申请实施例，预编码矩阵的行对应天线端口，预编码矩阵的行数等于天线端口数；预编码矩阵的列对应传输层，预编码矩阵的列数可以等于传输层数。此外，预编码矩阵也可以称为预编码、预编码器、TPMI 或码字，可以相互替换。

其中，第一预编码矩阵为K个天线端口的 PUSCH 传输的预编码矩阵。K 为正整数，例如，K 等于 1 或 2。示例性的，第一预编码矩阵为K行 R_1 列的矩阵， R_1 为正整数，例如， $R_1 = 1$ 。当然，K、 R_1 还可以有其他取值，本申请对此不作具体限定。

作为一种可能的实现，在 $K = 1$ ， $R_1 = 1$ 的情况下，第一预编码矩阵可以为 $\{1, j, -1, -j\}$ 中的一个。

作为另一种可能的实现，在 $K = 2$ ， $R_1 = 1$ 的情况下，第一预编码矩阵可以为使用 2 个天线端口进行 1 层传输的预编码矩阵，即 2 行 1 列的矩阵。例如，第一预编码矩阵可以为上述表 1 所示的全干预编码矩阵，即 TPMI 索引 2-5 指示的预编码矩阵；或者，第一预编码矩阵可以为表 1 所示的 TPMI 索引 2-5 指示的预编码矩阵中除功率系数外的部分，例如，第一预编码矩阵可以为表 12 中的一个。在表 12 中预编码矩阵的索引沿用表 1 的索引。当然，也可以重新编号，例如表 12 所示预编码矩阵对应的 TPMI 索引分别为 0-3。此外，表 12 中的 TPMI 索引也可以称为索引或编号，可以相互替换。此外，第一预编码矩阵也可以为上述表 1 所示的非干预编码矩阵，即 TPMI 索引 0-1 指示的预编码矩阵。

表 12

TPMI 索引 (index)	预编码矩阵W (TPMI 索引从左到右递增)			
2-5	$\begin{bmatrix} 1 \\ 1 \end{bmatrix}$	$\begin{bmatrix} 1 \\ -1 \end{bmatrix}$	$\begin{bmatrix} 1 \\ j \end{bmatrix}$	$\begin{bmatrix} 1 \\ -j \end{bmatrix}$

可选的，第一预编码矩阵位于第一码本中。示例性的，第一码本也可以称为第一预编码矩阵集合、第一预编码集合、第一预编码器集合、第一 TPMI 索引集合、第一天线相干组间相位调整能力取值等。当前，第一码本还可以有其他名称，本申请对此不作具体限定。

示例性的，第一码本用于表示（或说明）一组供选择的预编码矩阵集合。第一码本的存储形式可以类似上述表 1-表 3 的形式，即一个 TPMI 索引对应一个预编码矩阵。当然，第一码本还存在其他定义方式以及实现形式，本申请对其具体定义方式和实现形式不作限定。本申请保护的是具体的预编码矩阵，包含上述预编码矩阵的任何形式都可以作为第一码本的并列名称，或者都可以称为第一码本。

作为一种可能的实现， $K = 1$ 的情况下，第一码本中预编码矩阵的最大数目可以为 4、2 或 1。示例性的，在第一码本中预编码矩阵的最大数目为 4 的情况下，第一码本包括 $\{1, j, -1, -j\}$ 中的至少一个；在第一码本中预编码矩阵的最大数目为 2 的情况下，第一码本包括 $\{1, -1\}$ 中的至少一个；在第一码本中预编码矩阵的最大数目为 1 的情况下，第一码本为 $\{1\}$ 。也就是说，第一码本为 $\{1, j, -1, -j\}$ 的子集。

示例性的，第一码本中预编码矩阵的最大数目、第一码本中具体包括的预编码矩阵可以由 RAN 节点配置，或者可以由协议预定义，本申请对此不作具体限定。

作为一种可能的实现， $K = 1$ 的情况下，第一码本中预编码矩阵的最大数目与终端的相位调整能力相关。示例性的，终端支持 K 个天线端口与 Y 个天线端口对应的天线相干组间的 2 比特相位调整的情况下，第一码本中预编码矩阵的最大数目为 4。在终端支持 K 个天线端口与 Y 个天线端口对应的天线相干组间的 1 比特相位调整的情况下，第一码本中预编码矩阵的最大数目为 2。在终端不支持 K 个天线端口与 Y 个天线端口对应的天线相干组间的相位调整的情况下，第一码本中预编码矩阵的最大数目为 1。其中， K 个天线端口指第一预编码矩阵对应的 K 个天线端口， Y 个天线端口指第二预编码矩阵对应的 Y 个天线端口。即第一预编码矩阵可以理解为 K 个天线端口与 Y 个天线端口对应的天线相干组之间的相位。

示例性的，终端可以向 RAN 节点上报其能力，RAN 节点根据该能力配置第一码本中预编码矩阵的最大数目和/或第一码本中具体包括的预编码矩阵。

作为另一种可能的实现， $K = 2$ 的情况下，第一码本可以为表 1 或表 12 所示的 TPMI 索引 2-5 指示的预编码矩阵集合。或者，第一码本可以为表 1 所示的 TPMI 索引 2-5 指示的预编码矩阵集合。

其中，第二预编码为 Y 个天线端口的 PUSCH 传输的预编码矩阵， $Y = 2^X$ ， X 为正整数，例如， X 等于 1 或 2，相应的， Y 等于 2 或 4。示例性的，第二预编码矩阵为 Y 行 R_2 列的矩阵， R_2 为正整数，例如， R_2 等于 1、2 或 3。当然， X 、 Y 、 R_2 还可以有其他取值，本申请对此不作具体限定。

作为一种可能的实现，在 $X = 1, Y = 2, R_2 = 1$ 的情况下，第二预编码矩阵可以为使用 2 个天线端口进行 1 层传输的预编码矩阵，即 2 行 1 列的矩阵。例如，第二预编码矩阵可以为上述表 1 所示的全相干预编码矩阵，即 TPMI 索引 2-5 指示的预编码矩阵中的一个；或者，第二预编码矩阵可以为表 1 所示的 TPMI 索引 2-5 指示的预编码矩阵中除功率系数外的部分，即表 12 所示的预编码矩阵中的一个；或者，第二预编码矩阵可以为上述表 1 所示 TPMI 索引 0-5 指示的预编码矩阵中的一个。

作为另一种可能的实现，在 $X = 1, Y = 2, R_2 = 2$ 的情况下，第二预编码矩阵可以为使用 2 个天线端口进行 2 层传输的预编码矩阵，即 2 行 2 列的矩阵。例如，第二预编码矩阵可以为上述表 2 所示的全相干预编码矩阵，即 TPMI 索引 1-2 指示的预编码矩阵中的一个；或者，第二预编码矩阵可以为上述表 2 所示的 TPMI 索引 0-2 指示的预编码矩阵中的一个；或者，第二预编码矩阵可以为表 2 所示的 TPMI 索引 1-2 指示的预编码矩阵中除功率系数外的部分，例如，第二预编码矩阵可以为表 13 中的一个。在表 13 中预编码矩阵的索引沿用表 2 的索引。当然，也可以重新编号，例如表 13 所示预编码矩阵对应的 TPMI 索引分别为 0-1。此外，表 13 中的 TPMI 索引也可以称为索引或编号，可以相互替换。

表 13

TPMI 索引 (index)	预编码矩阵 W (TPMI 索引从左到右递增)	
1-2	$\begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}$	$\begin{bmatrix} 1 & 1 \\ j & -j \end{bmatrix}$

作为又一种可能的实现，在 $X = 2, Y = 4, R_2 = 3$ 的情况下，第二预编码矩阵可以为使用 4 个天线端口进行 3 层传输的预编码矩阵，即 4 行 3 列的矩阵。例如，第二预编码矩阵可以为上述表 3 所示的全相干预编码矩阵，即 TPMI 索引 3-6 指示的预编码矩阵中的一个；或者，第二预编码矩阵可以为上述表 3 所示的 TPMI 索引 0-6 指示的预编码矩阵中的一个；或者，第二预编码矩阵可以为表 3 所示的 TPMI 索引 3-6 指示的预编码矩阵中除功率系数外的部分。例如，第二预编码矩阵可以为表 14 中的一项。在表 14 中预编码矩阵的索引沿用表 3 的索引。当然，也可以重新编号，例如表 14 所示预编码矩阵对应的 TPMI 索引分别为 0-3。此外，表 14 中的 TPMI 索引也可以称为索引或编号，可以相互替换。

表 14

TPMI 索引 (index)	预编码矩阵 W (TPMI 索引从左到右递增)			
3-6	$\begin{bmatrix} 1 & 1 & 1 \\ 1 & -1 & 1 \\ 1 & 1 & -1 \\ 1 & -1 & -1 \end{bmatrix}$	$\begin{bmatrix} 1 & 1 & 1 \\ 1 & -1 & 1 \\ j & j & -j \\ j & -j & -j \end{bmatrix}$	$\begin{bmatrix} 1 & 1 & 1 \\ -1 & 1 & -1 \\ 1 & 1 & -1 \\ -1 & 1 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 1 & 1 \\ -1 & 1 & -1 \\ j & j & -j \\ -j & j & j \end{bmatrix}$

其中，第三预编码矩阵为 Z 行 R_3 列的矩阵， Z 、 R_3 为正整数。示例性的， Z 等于3， R_3 等于1、2或3。当然， Z 、 R_3 还可以有其他取值，例如， Z 等于5， R_3 等于4或5等，本申请对此不作具体限定。

其中， $Z > Y$ 或 $Z < Y$ 。即第三预编码矩阵的行数可以大于或小于第二预编码矩阵的行数。

在一种可能的实施方式中， $Y > Z$ ，且第三预编码矩阵的列数等于 Z （即 $R_3 = Z$ ）的情况下，第三预编码矩阵包括第二预编码矩阵的子矩阵。

可选的，第二预编码矩阵的子矩阵可以由第二预编码矩阵的 Z 行构成，或者说，该子矩阵对应第二预编码矩阵的 Z 行。即第三预编码矩阵包括第二预编码矩阵中的 Z 行。

需要说明的是，本申请实施例中，预编码矩阵的某行可以指预编码矩阵的该行中的所有列元素。例如，以预编码矩阵为4行3列的矩阵，第 x 行第 y 列的元素表示为 $a_{x,y}$ 为例，则该预编码矩阵的第 x 行可以指 $\{a_{x,1}, a_{x,2}, a_{x,3}\}$ 。

可选的，在该可能的实施方式中，第三预编码矩阵对应PUSCH全相干传输模式或全相干传输码本，或者第三预编码矩阵为全相干预编码矩阵。

在另一种可能的实施方式中， $Y < Z$ 的情况下，第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵。

可选的，在该可能的实施方式中，第三预编码矩阵对应PUSCH全相干传输模式或全相干传输码本或第三预编码矩阵为全相干预编码矩阵；或者，第三预编码矩阵对应PUSCH部分相干传输模式或部分相干传输码本或第三预编码矩阵为部分相干预编码矩阵。以上对第三预编码矩阵进行了整体说明。下面对各个情况下，第三预编码矩阵的具体实现进行详细介绍。

情况一、 $Y > Z$ ，且第三预编码矩阵的列数等于 A ， $A \leq Z$ 的情况下，第三预编码矩阵满足如下结构：

$$C_1 [W_{Y,r=A}([y_1, y_2, \dots, y_Z], :)]$$

其中，第三预编码矩阵为 Z 行 A 列的矩阵。 C_1 表示功率系数。 $W_{Y,r=A}$ 表示 Y 行 A 列的第二预编码矩阵，即 $R_2 = A$ 。 $y_1, y_2, \dots, y_Z \in [1, Y]$ ，且 $y_1, y_2, \dots, y_Z$ 互不相同， $y_1, y_2, \dots, y_Z$ 表示 Z 个数。 $[y_1, y_2, \dots, y_Z]$ 表示第 $y_1, y_2, \dots, y_Z$ 行， $:$ 表示全部列。 $W_{Y,r=A}([y_1, y_2, \dots, y_Z], :)$ 表示 Y 行 A 列的第二预编码矩阵的第 $y_1, y_2, \dots, y_Z$ 行。示例性的，在 $Z = 3$ 的情况下， $y_Z = y_3, y_1, y_2, y_Z$ 可能存在如下四种取值： $y_1 = 1, y_2 = 2, y_3 = 3$ ；或者， $y_1 = 1, y_2 = 2, y_3 = 4$ ；或者， $y_1 = 1, y_2 = 3, y_3 = 4$ ；或者， $y_1 = 2, y_2 = 3, y_3 = 4$ 。即第三预编码矩阵可能存在如下四种类型：

类型1： $C_1 [W_{Y,r=A}([1,2,3], :)]$ ，即第三预编码矩阵包括第二预编码矩阵的第1行、第2行以及第3行；

类型2： $C_1 [W_{Y,r=A}([1,2,4], :)]$ ，即第三预编码矩阵包括第二预编码矩阵的第1行、第2行以及第4行；

类型3： $C_1 [W_{Y,r=A}([1,3,4], :)]$ ，即第三预编码矩阵包括第二预编码矩阵的第1行、第3行以及第4行；

类型4： $C_1 [W_{Y,r=A}([2,3,4], :)]$ ，即第三预编码矩阵包括第二预编码矩阵的第2行、第3行以及第4行。

示例性的，在 $Y = 4, A = Z = 3$ 的情况下，第二预编码矩阵即为4行3列的矩阵，第二预编码矩阵可以为表3或表14所示的TPMI索引3-6指示的预编码矩阵。第三预编码矩阵即包括该4行3列矩阵中的3行，即第三预编码矩阵为3行3列的矩阵。

示例性的，在 $Y = 4, A = Z = 3$ ，第二预编码矩阵为表14所示的TPMI索引3-6指示的预编码矩阵的情况下， $C_1 = 1/3$ 。即，第三预编码矩阵可以存在如下四种类型：

类型1： $\frac{1}{3} [W_{4,r=3}([1,2,3], :)]$ ；

类型2： $\frac{1}{3} [W_{4,r=3}([1,2,4], :)]$ ；

类型3： $\frac{1}{3} [W_{4,r=3}([1,3,4], :)]$ ；

类型4： $\frac{1}{3} [W_{4,r=3}([2,3,4], :)]$ 。

情况二、 $Y < Z$ ，第三预编码矩阵的列数大于1且小于 Z 的情况下，第三预编码矩阵包括第一预编码矩阵的转置矩阵和第二预编码矩阵。

示例性的， $Y = 2, Z = 3$ ，第三预编码矩阵的列数大于1且小于3的情况下，第三预编码矩阵包括第一预编码矩阵的转置矩阵和第二预编码矩阵。

作为一种可能的实现，第三预编码矩阵的列数等于2的情况下， $K = 2$ ，第一预编码矩阵为2行 Q 列的预编码矩阵，即 $R_1 = Q$ ，第二预编码矩阵为 Y 行2列的预编码矩阵，即 $R_2 = 2$ 。其中， $Q + Y = Z$ 。

示例性的，该情况二下，第三预编码矩阵满足如下结构：

$$C_2 \begin{bmatrix} W_{2,r=Q}^T \\ W_{Y,r=2} \end{bmatrix}$$

其中， $W_{2,r=Q}^T$ 表示第一预编码矩阵的转置矩阵， $W_{Y,r=2}$ 表示第二预编码矩阵， C_2 表示功率系数。

示例性的，在 $Y = 2, Z = 3, K = 2, Q = 1$ 的情况下，第一预编码矩阵为2行1列的矩阵，第二预编码矩阵为2行2列的矩阵。例如，第一预编码矩阵可以为表1或表12所示的TPMI索引2-5指示的预编码矩阵；第二预编码矩阵可以为表2或表13所示的TPMI索引1-2指示的预编码矩阵。

示例性的，在 $Y = 2, Z = 3, K = 2, Q = 1$ ，第一预编码矩阵为表12所示的TPMI索引2-5指示的预编码矩阵，第二预编码矩阵为表13所示的TPMI索引1-2指示的预编码矩阵的情况下， $C_2 = 1/\sqrt{6}$ 。即第三预编码矩阵满足如下结构：

$$\frac{1}{\sqrt{6}} \begin{bmatrix} W_{2,r=1}^T \\ W_{2,r=2} \end{bmatrix}。$$

情况三、 $Y < Z$ ，且第三预编码矩阵的列数等于1的情况下，第三预编码矩阵包括第一预编码矩阵和第二预编码矩阵。

示例性的， $Y = 2, Z = 3$ ，且第三预编码矩阵的列数等于1的情况下，第三预编码矩阵包括第一预编码矩阵和第二预编码矩阵。

其中， $K = 1$ ，即第一预编码矩阵为1行1列的预编码矩阵，即 $R_1 = 1$ ，第二预编码矩阵为 Y 行1列的预编码矩阵，即 $R_2 = 1$ 。示例性的，该情况三下，第三预编码矩阵满足如下结构：

$$C_3 \begin{bmatrix} W_{1,r=1} \\ W_{Y,r=1} \end{bmatrix}$$

其中， $W_{1,r=1}$ 表示第一预编码矩阵， $W_{Y,r=1}$ 表示第二预编码矩阵， C_3 表示功率系数。

示例性的，在 $Y = 2, Z = 3, K = 1$ 的情况下，第一预编码矩阵为1行1列的矩阵，第二预编码矩阵为2行1列的矩阵。例如，第一预编码矩阵为第一码本中的一个，第二预编码矩阵为表1或表12所示的TPMI索引2-5指示的预编码矩阵。

示例性的，在 $Y = 2, Z = 3, K = 1$ ，第二预编码矩阵为表12所示的TPMI索引2-5指示的预编码矩阵的情况下， $C_3 = 1/\sqrt{3}$ 。即第三预编码矩阵满足如下结构：

$$\frac{1}{\sqrt{3}} \begin{bmatrix} W_{1,r=1} \\ W_{Y,r=1} \end{bmatrix}。$$

在一种可能的实施方式中，上述情况一至情况三所示的第三预编码矩阵为全相干预编码矩阵，可以用于全相干PUSCH传输场景。

情况四、 $K = 1, Y < Z$ ，第三预编码矩阵的列数大于1且小于或等于 Z 的情况下，第三预编码矩阵包括第一预编码矩阵、第二预编码矩阵以及零矩阵。第一预编码矩阵和第二预编码矩阵为第三预编码矩阵的不同行索引对应的子矩阵。

作为一种示例，第一预编码矩阵和第二预编码矩阵为第三预编码矩阵的不同行索引对应的子矩阵，可以理解为：第一预编码矩阵的 K 行在第三预编码矩阵中的行索引，与第二预编码矩阵的 Y 行在第三预编码矩阵中的行索引不同。

例如，第一预编码矩阵的 K 行作为第三预编码矩阵中的第1至 K 行的部分元素，第二预编码矩阵的 Y 行作为第三预编码矩阵中的第 $K+1$ 至 $K+Y$ 行的部分元素。或者，第二预编码矩阵 Y 行作为第三预编码矩阵中的第1至 Y 行的部分元素，第一预编码矩阵的 K 行作为第三预编码矩阵中的第 $Y+1$ 至 $Y+K$ 行的部分元素。

作为另一种示例，第一预编码矩阵和第二预编码矩阵为第三预编码矩阵的不同行索引对应的子矩阵，可以理解为：第一预编码矩阵和第二预编码矩阵为第三预编码矩阵的对角线上的子矩阵。例如，第三预编码矩阵中行索引和列索引相同的位置，为第一预编码矩阵或第二预编码矩阵的起始元素所在的位置。其中，预编码矩阵的起始元素为预编码矩阵中第1行第1列的元素。此外，第一预编码矩阵的起始元素和第二预编码矩阵的起始元素在第三预编码矩阵中的位置不同。

作为第一种可能的实现，第三预编码矩阵的列数等于 $Z, Z = Y + 1$ 的情况下，第一预编码矩阵为1行1列的预编码矩阵，第二预编码矩阵为 Y 行 Y 列的预编码矩阵。示例性的，该场景下，第三预编码矩阵满足如下结构：

$$C_4 \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{Y,r=Y} \end{bmatrix}$$

或，

$$C_4 \begin{bmatrix} W_{Y,r=Y} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

其中， $W_{1,r=1}$ 表示第一预编码矩阵， $W_{Y,r=Y}$ 表示第二预编码矩阵， $\mathbf{0}$ 表示零矩阵， C_4 表示功率系数。可以理解的，在第一种结构中，右上角的零矩阵为1行 Y 列的零矩阵，左下角的零矩阵为 Y 行1列的零矩阵；

在第二种结构中，右上角的零矩阵为Y行1列的零矩阵，左下角的零矩阵为1行Y列的零矩阵。

示例性的，在Y=2，Z=3的情况下，第一预编码矩阵为1行1列的矩阵，第二预编码矩阵为2行2列的矩阵。例如，第一预编码矩阵为第一码本中的一个，第二预编码矩阵为表2或表13所示的TPMI索引1-2指示的预编码矩阵。

示例性的，在Y=2，Z=3，第二预编码矩阵为表2所示的TPMI索引1-2指示的预编码矩阵的情况下， $C_4 = 1/\sqrt{2}$ 。即第三预编码矩阵满足如下结构：

$$\frac{1}{\sqrt{2}} \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{2,r=2} \end{bmatrix}$$

或，

$$\frac{1}{\sqrt{2}} \begin{bmatrix} W_{2,r=2} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

作为第二种可能的实现，第三预编码矩阵的列数等于Y的情况下，第一预编码矩阵为1行1列的预编码矩阵，第二预编码矩阵为Y行Y-1列的预编码矩阵。示例性的，该场景下，第三预编码矩阵满足如下结构：

$$C_5 \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{Y,r=Y-1} \end{bmatrix}$$

或，

$$C_5 \begin{bmatrix} W_{Y,r=Y-1} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

其中， $W_{1,r=1}$ 表示第一预编码矩阵， $W_{Y,r=Y-1}$ 表示第二预编码矩阵， $\mathbf{0}$ 表示零矩阵， C_5 表示功率系数。可以理解的，在第一种结构中，右上角的零矩阵为1行Y-1列的零矩阵，左下角的零矩阵为Y行1列的零矩阵；在第二种结构中，右上角的零矩阵为Y行1列的零矩阵，左下角的零矩阵为1行Y-1列的零矩阵。

示例性的，在Y=2，Z=3的情况下，第一预编码矩阵为1行1列的矩阵，第二预编码矩阵为2行1列的矩阵。例如，第一预编码矩阵为第一码本中的一个，第二预编码矩阵为表1或表12所示的TPMI索引1-2指示的预编码矩阵。

示例性的，在Y=2，Z=3，第二预编码矩阵为表1所示的TPMI索引2-5指示的预编码矩阵的情况下， $C_5 = 1/\sqrt{2}$ 。即第三预编码矩阵满足如下结构：

$$\frac{1}{\sqrt{2}} \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{2,r=1} \end{bmatrix}$$

或，

$$\frac{1}{\sqrt{2}} \begin{bmatrix} W_{2,r=1} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

情况五、K=1，Y<Z，且第三预编码矩阵的列数小于Z的情况下，第三预编码矩阵包括第一预编码矩阵和零矩阵，或者，第三预编码矩阵包括第二预编码矩阵和零矩阵。

作为第一种可能的实现，第三预编码矩阵的列数等于Y的情况下，第三预编码矩阵包括第二预编码矩阵和零矩阵，第二预编码矩阵为Y行Y列的预编码矩阵。示例性的，该场景下，第三预编码矩阵满足如下结构：

$$C_6 \begin{bmatrix} \mathbf{0} \\ W_{Y,r=Y} \end{bmatrix}$$

其中， $W_{Y,r=Y}$ 表示第二预编码矩阵， $\mathbf{0}$ 表示零矩阵， C_6 表示功率系数。可以理解的，在该结构中，零矩阵为Z-Y行Y列的零矩阵。

示例性的，在Y=2，Z=3的情况下，第二预编码矩阵为2行2列的矩阵，零矩阵为1行2列的零矩阵。例如，第二预编码矩阵为表2或表13所示的TPMI索引1-2指示的预编码矩阵。

示例性的，在Y=2，Z=3，第二预编码矩阵为表2所示的TPMI索引1-2指示的预编码矩阵的情况下， $C_6 = 1/\sqrt{2}$ 。即第三预编码矩阵满足如下结构：

$$\frac{1}{\sqrt{2}} \begin{bmatrix} \mathbf{0} \\ W_{2,r=2} \end{bmatrix}$$

作为第二种可能的实现，第三预编码矩阵的列数等于1的情况下，第三预编码矩阵包括第一预编码矩阵和零矩阵，第一预编码矩阵为1行1列的预编码矩阵。示例性的，该场景下，第三预编码矩阵满足如下结构：

$$C_7 \begin{bmatrix} W_{1,r=1} \\ \mathbf{0} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示第一预编码矩阵, C_7 表示功率系数。可以理解的, 零矩阵为 $Z-1$ 行 1 列的零矩阵。

示例性的, 在 $Z=3$ 的情况下, 第一预编码矩阵为 1 行 1 列的矩阵, 例如, 第一预编码矩阵为第一码本中的一个。此外, 在该情况下, $C_7 = 1/\sqrt{2}$, 即第三预编码矩阵满足如下结构:

$$\frac{1}{\sqrt{2}} \begin{bmatrix} W_{1,r=1} \\ \mathbf{0} \end{bmatrix}$$

作为第三种可能的实现, 第三预编码矩阵的列数等于 1 的情况下, 第三预编码矩阵包括第二预编码矩阵和零矩阵, 第二预编码矩阵为 Y 行 1 列的预编码矩阵。示例性的, 该场景下, 第三预编码矩阵满足如下结构:

$$C_8 \begin{bmatrix} \mathbf{0} \\ W_{Y,r=1} \end{bmatrix}$$

$W_{Y,r=1}$ 表示第二预编码矩阵, $\mathbf{0}$ 表示零矩阵, C_8 表示功率系数。可以理解的, 零矩阵为 $Z-Y$ 行 1 列的零矩阵。

示例性的, 在 $Y=2$ 的情况下, 第二预编码矩阵为 2 行 1 列的矩阵, 例如, 第二预编码矩阵为表 1 或表 12 所示的 TPMI 索引 2-5 指示的预编码矩阵。

示例性的, 在 $Y=2$, 第二预编码矩阵为表 1 所示的 TPMI 索引 2-5 指示的预编码矩阵的情况下, $C_8 = 1/\sqrt{2}$ 。即第三预编码矩阵满足如下结构:

$$\frac{1}{\sqrt{2}} \begin{bmatrix} \mathbf{0} \\ W_{2,r=1} \end{bmatrix}$$

在一种可能的实施方式中, 上述情况四和情况五所示的第三预编码矩阵为部分相干预编码矩阵, 可以用于部分相干 PUSCH 传输场景。

除全相干预编码矩阵和部分相干预编码矩阵外, 本申请实施例还提供一种非相干场景下的 Z 行 R_3 列的第三预编码矩阵。即第三预编码矩阵对应 PUSCH 非相干传输模式或非相干传输码本, 或第三预编码矩阵为非相干预编码矩阵。

作为一种可能的实现, 第三预编码矩阵共有 $C(Z, R_3)$ 种可能。例如, $Z=3, R_3=3$ 的情况下, 第三预编码矩阵共有 $C(3,3)=1$ 种可能的实现; $Z=3, R_3=2$ 的情况下, 第三预编码矩阵共有 $C(3,2)=3$ 种可能的实现; $Z=3, R_3=1$ 的情况下, 第三预编码矩阵共有 $C(3,1)=3$ 种可能的实现。

可选的, 若传输层 i 在天线端口 p 上传输, 则第三预编码矩阵中天线端口 p 对应的行中第 i 列的元素为 1, 其他列的元素为 0。

示例性的, 在第三预编码矩阵的列数等于 3, 即第三预编码矩阵为 3 行 3 列的预编码矩阵, 采用 3 个天线端口进行 3 层数据的 PUSCH 传输的情况下, 第三预编码矩阵满足如下结构:

$$C_9 \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \quad (1)$$

在第三预编码矩阵的列数等于 2, 即第三预编码矩阵为 3 行 2 列的预编码矩阵, 采用 3 个天线端口进行 2 层数据的 PUSCH 传输的情况下, 第三预编码矩阵满足如下结构中的一种:

$$C_9 \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 1 \end{bmatrix} \quad (2)$$

$$C_9 \begin{bmatrix} 1 & 0 \\ 0 & 0 \\ 0 & 1 \end{bmatrix} \quad (3)$$

$$C_9 \begin{bmatrix} 1 & 0 \\ 0 & 1 \\ 0 & 0 \end{bmatrix} \quad (4)$$

在第三预编码矩阵的列数等于 1, 即第三预编码矩阵为 3 行 1 列的预编码矩阵, 采用 3 个天线端口进行 1 层数据的 PUSCH 传输的情况下, 第三预编码矩阵满足如下结构中的一种:

$$C_9 \begin{bmatrix} 0 \\ 0 \\ 1 \end{bmatrix} \quad (5)$$

$$C_9 \begin{bmatrix} 0 \\ 1 \\ 0 \end{bmatrix} \quad (6)$$

$$C_9 \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix} \quad (7)$$

其中， C_9 表示功率系数。示例性的， $C_9 = 1/\sqrt{3}$ 。此外，结构（1）-（7）中不同结构对应的 C_9 的取值可以相同也可以不同，不予限制。

可选的，上述结构（1）-（7）对应的TPMI索引可以为6~0。当然，结构（1）-（7）对应的TPMI索引也可以为0~6，不予限制。

需要说明的是，上述仅是示例性的对第三预编码矩阵的结构进行说明，并不构成对第三预编码矩阵的限制，第三预编码矩阵还可以存在其他结构，例如，可以对上述实施例所示结构进行行和/或列的顺序变化，得到新的第三预编码矩阵。即本申请对第三预编码矩阵的行和/或列的顺序不作限定。

此外，第三预编码矩阵中的功率系数用于使得每个天线端口（或称为PUSCH端口）的功率相同，和/或使得每个第三预编码矩阵的功率相同，或者说，功率系数的作用是对第三预编码矩阵进行归一化，即保证第三预编码矩阵的二范数为1，也即保证第三预编码矩阵包含的所有元素的模的平方和为1，故常见的 C_1 到 C_9 中任意功率系数的取值可以为第三预编码矩阵包含的所有元素的模的平方根的倒数。上述 C_1 到 C_9 的取值仅为示例，实际不限于上述取值，具体取值可根据构成第三预编码矩阵的第一预编码矩阵和/或第二预编码矩阵确定，上述实施例中的举例说明并不构成对功率系数的限定。

以上对本申请提供的第三预编码矩阵进行了介绍。本申请还提供一种基于第三预编码矩阵的通信方法。下面结合附图，以终端和RAN节点之间的交互为例，对该通信方法进行描述。

需要说明的是，本申请下述实施例中，终端和RAN节点之间的消息名称、各参数的名称、或各信息的名称等只是一个示例，在其他的实施例中也可以是其他的名称，本申请所提供的方法对此不作具体限定。

可以理解的，本申请实施例中，终端或RAN节点可以执行本申请实施例中的部分或全部步骤，这些步骤或操作仅是示例，本申请实施例还可以执行其它操作或者各种操作的变形。此外，各个步骤可以按照本申请实施例呈现的不同的顺序来执行，并且有可能并非要执行本申请实施例中的全部操作。

参见图2，为本申请实施例提供的一种通信方法的流程图，该通信方法可以包括如下步骤：

S201、RAN节点向终端发送第一信息和/或第二信息。相应的，终端接收来自RAN节点的第一信息和/或第二信息。

其中，第一信息指示第一预编码矩阵，第二信息指示第二预编码矩阵。第一预编码矩阵和第二预编码矩阵可参考前述相关说明，在此不再赘述。

在一种可能的实施方式中，第一信息包括第一预编码矩阵在第一码本中的索引。

可选的，在 $K=1$ 的情况下，RAN节点可以预先配置第一码本，例如在步骤S201之前，RAN节点可以向终端发送信息以配置第一码本。如，RAN节点可以向终端发送指示第一码本的第四信息，相应的，终端接收来自RAN节点的第四信息。第四信息可以携带在高层信令，如无线资源控制（radio resource control，RRC）信令中。或者，第一码本可以由协议预定义。

示例性的，RAN节点配置的第一码本或协议预定义的第一码本中的预编码矩阵及其对应的TPMI索引可以如下表15-表17所示。

表 15

TPMI 索引 (index)	预编码矩阵W (TPMI 索引从左到右递增)			
0-3	[1]	[j]	[-1]	[-j]

表 16

TPMI 索引 (index)	预编码矩阵W (TPMI 索引从左到右递增)	
0-1	[1]	[-1]

表 17

TPMI 索引 (index)	预编码矩阵W
0	[1]

示例性的，在第一码本如表15所示的情况下，第一信息占用2比特（bit），该2比特的取值即为TPMI索引；在第一码本如表16所示的情况下，第一信息占用1比特，该1比特的取值即为TPMI索引；在第一码本如表17所示的情况下，第一信息可以占用1比特，或者第一信息可以缺省，即默认第一预编码矩阵

为[1]。

可选的，在 $K=2$ 的情况下，第一码本可以包括表 1 或表 12 所示的 TPMI 索引 2-5 指示的预编码矩阵中的至少一个。示例性的，第一信息可以占用 2 比特，该 2 比特的取值与 TPMI 索引的对应关系可以如表 18 所示。

表 18

2 比特取值	TPMI 索引
0	TPMI = 2
1	TPMI = 3
2	TPMI = 4
3	TPMI = 5

在另一种可能的实施方式中，第一信息可以复用已有字段，隐式指示第一预编码矩阵。例如，可以复用指示 DMRS 端口的字段（如 Antenna port 字段）指示第一预编码矩阵。

示例性的，第一信息可以包括第一取值，该第一取值用于指示 DMRS 端口索引。例如，第一取值为 DCI 中 Antenna port 字段的取值，如上述表 8-表 11 中的值（value）。其中，第一预编码矩阵在第一码本中的索引与第一取值存在关联关系，或者，第一预编码矩阵在第一码本中的索引与 DMRS 端口存在关联关系。

可选的，在第一取值指示多个 DMRS 端口的情况下，第一预编码矩阵在第一码本中的索引与该多个 DMRS 端口中的一个 DMRS 端口存在关联关系。示例性的，该一个 DMRS 端口可以是该多个 DMRS 端口中的首个 DMRS 端口，或者最后一个 DMRS 端口，或者任意一个 DMRS 端口，本申请对此不作具体限定。以表 9 所示的示例为例，假设第一取值为 0，则第一取值指示 DMRS 端口 0 和 DMRS 端口 1，则第一预编码矩阵在第一码本中的索引与 DMRS 端口 0 或 DMRS 端口 1 存在关联关系。

作为一种可能的实现，第一预编码矩阵在第一码本中的索引 n 满足如下关系：

$$n = L \bmod N$$

其中， L 表示 DMRS 端口索引或第一取值。第一取值指示多个 DMRS 端口的情况下，此处的 DMRS 端口索引为该多个 DMRS 端口中的一个 DMRS 端口的索引，该一个 DMRS 端口可参考上述相关说明，在此不再赘述。 N 表示第一码本中预编码矩阵的数目， L 、 N 为正整数。

示例性的，在 $K=1$ ，第一码本如表 15 所示的情况下，或者，在 $K=2$ ，第一码本如表 12 或表 13 或表 14 所示，且表 12-表 14 所示的预编码矩阵对应的 TPMI 索引从 0 开始的情况下，预编码矩阵在第一码本中的索引 n 与 DMRS 端口索引或第一取值的关联关系可以如表 19 所示。

表 19

预编码矩阵的索引	预编码矩阵 ($K=1$)	TPMI 索引 ($K=2$)	DMRS 端口索引或第一取值对应的关联关系
0	1	TPMI=0	$L \bmod N = 0$
1	j	TPMI=1	$L \bmod N = 1$
2	-1	TPMI=2	$L \bmod N = 2$
3	$-j$	TPMI=3	$L \bmod N = 3$

作为另一种可能的实现，在 $K=2$ ，第一码本如表 1-表 3，表 12-表 14 中的任一表格所示，且表 12-表 14 分别沿用表 1-表 3 中的 TPMI 索引的情况下，预编码矩阵在第一码本中的索引 n 与 DMRS 端口索引或第一取值的关联关系可以如表 20 所示。

表 20

TPMI 索引 ($K=2$)	DMRS 端口索引或第一取值对应的关联关系
TPMI = 2	$L \bmod N = 0$
TPMI = 3	$L \bmod N = 1$
TPMI = 4	$L \bmod N = 2$
TPMI = 5	$L \bmod N = 3$

需要说明的是，上述表 18-表 20 所示的对应关系仅为一种示例，实际实现中还可以存在其他对应关系，例如表 18 对应的方案中，2 比特的取值为 0 时，TPMI 索引也可以不等于 2，例如可以等于 5 等。即可以

保持表 18-表 20 中的某一列对应的行顺序不变, 改变其他至少一列对应的行顺序, 得到新的对应关系, 这些对应关系均在本申请的保护范围之内。

需要说明的是, 第一预编码矩阵在第一码本中的索引与 DMRS 端口之间的关联关系包括但不限于取模一种, 还可以包括其他的关联关系。如, 作为一种可能的实现, 第一预编码矩阵在第一码本中的索引 n 满足如下关系:

$$n = L - N$$

其中, L 表示 DMRS 端口索引或第一取值。 N 表示第一码本中预编码矩阵的数目, L 、 N 为正整数。

在一种可能的实施方式中, 第二信息指示第二预编码矩阵的实现可参考目前 TPMI 的指示方式。例如, 第二信息可以承载在 DCI 中的 *Precoding information and number of layers* 字段中, 通过该字段的取值指示第二预编码矩阵的 TPMI 索引。

可选的, 第二信息还可以指示第二预编码矩阵对应的 PUSCH 传输层数。例如, 第二信息可以承载在 DCI 中的 *Precoding information and number of layers* 字段中, 通过该字段的取值指示第二预编码矩阵的 TPMI 索引和传输层数。

示例性的, 第二预编码矩阵对应的 PUSCH 传输层数可以等于第一 PUSCH 的传输层数, 即等于第三预编码矩阵的列数。

在一种可能的实施方式中, $Y > Z$ 的情况下, 如上述情况一下, 第二信息指示第二预编码矩阵之外, RAN 节点还可以向终端发送第三信息, 相应的, 终端接收来自 RAN 节点的第三信息。其中, 该第三信息指示第三预编码矩阵的类型, 第三预编码矩阵的类型指示第三预编码矩阵与第二预编码矩阵的关联关系。

示例性的, 该关联关系指示第二预编码矩阵的 Z 行的行索引。第三预编码矩阵包括的第二预编码矩阵的子矩阵由该第二预编码矩阵的该 Z 行构成。也就是说, 可以认为第三信息指示第三预编码矩阵包括的第二预编码矩阵的 Z 行的行索引, 或者, 第三信息指示第二预编码矩阵的子矩阵, 该子矩阵即为第三预编码矩阵包括的子矩阵。

作为一种可能的实现, 第三信息包括第三预编码矩阵的类型索引, 其中, 不同类型对应的第二预编码矩阵的 Z 行的行索引不同。示例性的, 以上述情况一中 $Z = 3$ 时的示例为例, 若第三信息为类型索引 1, 则第三预编码矩阵包括第二预编码矩阵的第 1 行、第 2 行以及第 3 行。

可选的, RAN 节点可以预先配置或者协议可以预先定义第三预编码矩阵的类型全集, RAN 节点基于该类型全集中的类型数量决定第三信息占用的比特数。示例性的, 以上述情况一中 $Z = 3$ 时的示例为例, 若类型全集包括全部 4 种类型, 则第三信息占用 2 比特; 若类型全集包括 4 种类型中的两种 (如类型 1 和类型 2), 则第三信息占用 1 比特。

作为另一种可能的实现, 第三信息包括第二预编码矩阵的 Z 行的行索引。例如, 若第三信息包括行索引 1、2 以及 3, 则表示第三预编码矩阵包括第二预编码矩阵的第 1 行、第 2 行以及第 3 行。

作为又一种可能的实现, 第三信息可以复用已有字段, 隐式指示第三预编码矩阵的类型。例如, 可以复用指示 DMRS 端口的字段 (如 *Antenna port* 字段) 指示第三预编码矩阵的类型。

示例性的, 第一信息可以包括第一取值, 该第一取值用于指示 DMRS 端口索引。例如, 第一取值为 DCI 中 *Antenna port* 字段的取值, 如上述表 8-表 11 中的值 (value)。其中, 第三预编码矩阵的类型与第一取存在关联关系, 或者, 第三预编码矩阵的类型与第一取值指示的 DMRS 端口存在关联关系。

可选的, 在第一取值指示多个 DMRS 端口的情况下, 第三预编码矩阵的类型与该多个 DMRS 端口中的一个 DMRS 端口存在关联关系。该一个 DMRS 端口可参考前述第一信息的相关说明, 在此不再赘述。

示例性的, 第三预编码矩阵的类型索引 m 满足如下关系:

$$m = (L \bmod B) + 1$$

其中, L 表示 DMRS 端口索引或第一取值。第一取值指示多个 DMRS 端口的情况下, 此处的 DMRS 端口索引为该多个 DMRS 端口中的一个 DMRS 端口的索引, 该一个 DMRS 端口可参考上述相关说明, 在此不再赘述。 B 表示第三预编码矩阵的类型全集中的类型数量, L 、 B 为正整数。

示例性的, 以上述情况一中 $Z = 3$ 时的示例为例, 第三预编码矩阵的类型索引与 DMRS 端口索引或第一取值的关联关系可以如表 21 所示。

表 21

第三预编码矩阵的类型索引	DMRS 端口索引或第一取值对应的关联关系	$L \bmod B$
1	$(L \bmod B) + 1 = 1$	$L \bmod B = 0$

2	$(L \bmod B) + 1 = 2$	$L \bmod B = 1$
3	$(L \bmod B) + 1 = 3$	$L \bmod B = 2$
4	$(L \bmod B) + 1 = 4$	$L \bmod B = 3$

需要说明的是，上述表 21 所示的对应关系仅为一种示例，实际实现中还可以存在其他对应关系，例如表 21 对应的方案中， $(L \bmod B) + 1 = 1$ 时，第三预编码矩阵的类型索引也可以不等于 1，例如可以等于 4 等。即可以保持表 21 中的某一列对应的行顺序不变，改变其他至少一列对应的行顺序，得到新的对应关系，这些对应关系均在本申请的保护范围之内。

在一种可能的实施方式中，RAN 节点也可以不发送第三信息。例如，协议可以预定义一种第三预编码矩阵的类型，此时终端根据协议确定第三预编码矩阵的类型。

S202、终端传输Z个天线端口的第一 PUSCH。相应的，RAN 节点接收Z个天线端口的第一 PUSCH。

其中，Z 个天线端口根据第三预编码矩阵预编码。可选的，在步骤 S202 之前，终端可以确定第三预编码矩阵。

作为一种可能的实现，终端可以根据上述第一信息和/或第二信息确定第三预编码矩阵。进一步的，终端还根据第三信息和/或第四信息确定第三预编码矩阵。

作为另一种可能的实现，上述步骤 S201 可以不执行，即步骤 S201 可选。该场景下，协议可以预定义第一预编码矩阵和/或第二预编码矩阵，终端根据协议预定义的第一预编码矩阵和/或第二预编码矩阵确定第三预编码矩阵。

基于本申请提供的上述方案，可以基于K个天线端口的 PUSCH 传输的预编码矩阵和/或 $Y = 2^X$ 个天线端口的 PUSCH 传输的预编码矩阵，得到Z个天线端口的 PUSCH 传输的预编码矩阵，从而实现Z个天线端口的 PUSCH 传输。在Z小于 4（如Z = 3）的情况下，可以适用于更为普及的上行发射天线数量较少的终端，从而节约终端成本。

此外，目前标准定义了 2 个天线端口的 PUSCH 传输的预编码矩阵，因此， $Y = 2^X$ 个天线端口的 PUSCH 传输的第二预编码矩阵，可以是目前标准中定义的 2 个或 4 个天线端口的预编码矩阵，从而可以提高第三预编码矩阵与目前标准的兼容性。

需要说明的是，本申请中，“向…（终端）发送信息”可以理解为该信息的目的端是终端。可以包括直接或间接的向终端发送信息。“接收来自…（RAN 节点）的信息”可以理解为该信息的源端是 RAN 节点，可以包括直接或间接的从 RAN 节点接收信息。信息在信息发送的源端和目的端之间可能会被进行必要的处理，例如格式变化等，但目的端可以理解来自源端的有效信息。本申请中类似的表述可以做类似的理解，在此不再赘述。

可以理解的是，以上各个实施例中，由终端实现的方法和/或步骤，也可以由可用于该终端的部件（例如处理器、芯片、芯片系统、电路、逻辑模块、或软件）实现；由 RAN 节点实现的方法和/或步骤，也可以由可用于该 RAN 节点的部件（例如处理器、芯片、芯片系统、电路、逻辑模块、或软件）实现。其中，芯片系统可以由芯片构成，或者，芯片系统可以包括芯片和其他分立器件。

示例性的，由可用于终端/RAN 节点的部件实现上述由终端/RAN 节点实现的方法和/或步骤的情况下，上述发送动作/功能可以理解为输出信息，上述接收动作/功能可以理解为输入信息。

可以理解的是，该通信装置为了实现上述功能，其包含了执行各个功能相应的硬件结构和/或软件模块。本领域技术人员应该很容易意识到，结合本文中所公开的实施例描述的各示例的单元及算法步骤，本申请能够以硬件或硬件和计算机软件的结合形式来实现。某个功能究竟以硬件还是计算机软件驱动硬件的方式来执行，取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能，但是这种实现不应认为超出本申请的范围。

本申请实施例可以根据上述方法实施例对通信装置进行功能模块的划分，例如，可以对应各个功能划分各个功能模块，也可以将两个或两个以上的功能集成在一个处理模块中。上述集成的模块既可以采用硬件的形式实现，也可以采用软件功能模块的形式实现。需要说明的是，本申请实施例中对模块的划分是示意性的，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式。

通信装置图 3 示出了一种通信装置 30 的结构示意图。该通信装置 30 包括处理模块 301 和收发模块 302。该通信装置 30 可以用于实现上述终端或 RAN 节点的功能。

在一些实施例中，该通信装置 30 还可以包括存储模块（图 3 中未示出），用于存储程序指令和数据。

在一些实施例中，收发模块 302，也可以称为收发单元用以实现发送和/或接收功能。该收发模块 302 可以由收发电路、收发机、收发器或者通信接口构成。

在一些实施例中,收发模块 302,可以包括接收模块和发送模块,分别用于执行上述方法实施例中由终端或 RAN 节点执行的接收和发送类的步骤,和/或用于支持本文所描述的技术的其它过程;处理模块 301,可以用于执行上述方法实施例中由终端或 RAN 节点执行的处理类(例如确定等)的步骤,和/或用于支持本文所描述的技术的其它过程。

在该通信装置 30 用于实现终端的功能时:

处理模块 301,用于通过收发模块 302 接收第一信息和/或第二信息;处理模块 301,还用于通过收发模块 302 传输 Z 个天线端口的第一 PUSCH。其中,第一信息指示第一预编码矩阵,第一预编码矩阵为 K 个天线端口的 PUSCH 传输的预编码矩阵, K 为正整数。第二信息指示第二预编码矩阵,第二预编码矩阵为 Y 个天线端口的 PUSCH 传输的预编码矩阵, $Y = 2^X$, X 为正整数。 Z 个天线端口根据第三预编码矩阵预编码。第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵,或者,第三预编码矩阵包括第二预编码矩阵的子矩阵, Z 为大于 1 的正整数。

可选的, $Y > Z$,且第三预编码矩阵的列数等于 Z 的情况下,处理模块 301,还用于通过收发模块 302 接收第三信息,第三信息指示第三预编码矩阵的类型,第三预编码矩阵的类型指示第三预编码矩阵与第二预编码矩阵的关联关系。

可选的,第一预编码矩阵位于第一码本中。处理模块 301,还用于通过收发模块 302 接收第四信息,第四信息指示第一码本。

在该通信装置 30 用于实现 RAN 节点的功能时:

处理模块 301,用于通过收发模块 302 发送第一信息和/或第二信息;处理模块 301,还用于通过收发模块 302 接收 Z 个天线端口的第一 PUSCH。其中,第一信息指示第一预编码矩阵,第一预编码矩阵为 K 个天线端口的物理上行共享信道 PUSCH 传输的预编码矩阵, K 为正整数。第二信息指示第二预编码矩阵,第二预编码矩阵为 Y 个天线端口的 PUSCH 传输的预编码矩阵, $Y = 2^X$, X 为正整数。 Z 个天线端口根据第三预编码矩阵预编码。第三预编码矩阵包括第一预编码矩阵和/或第二预编码矩阵,或者,第三预编码矩阵包括第二预编码矩阵的子矩阵, Z 为大于 1 的正整数。

可选的, $Y > Z$,且第三预编码矩阵的列数等于 Z 的情况下,处理模块 301,还用于通过收发模块 302 发送第三信息,第三信息指示第三预编码矩阵的类型,第三预编码矩阵的类型指示第三预编码矩阵与第二预编码矩阵的关联关系。

可选的,第一预编码矩阵位于第一码本中,处理模块 301,还用于发送第四信息,第四信息指示第一码本。

作为一种可能的实现,处理模块通过收发模块发送信息,可以理解为:处理模块向收发模块输出信息,由收发模块发送该信息;处理模块通过收发模块接收信息,可以理解为:收发模块接收信息,并向处理模块输入该信息。

其中,上述方法实施例涉及的各步骤的所有相关内容均可以援引到对应功能模块的功能描述,在此不再赘述。

在本申请中,该通信装置 30 可以采用集成的方式划分各个功能模块的形式来呈现。这里的“模块”可以指特定专用集成电路(application-specific integrated circuit, ASIC),电路,执行一个或多个软件或固件程序的处理器和存储器,集成逻辑电路,和/或其他可以提供上述功能的器件。

在一些实施例中,当图 3 中的通信装置 30 是芯片或芯片系统时,收发模块 302 的功能/实现过程可以通过芯片或芯片系统的输入输出接口(或通信接口)实现,处理模块 301 的功能/实现过程可以通过芯片或芯片系统的处理器(或者处理电路)实现。

由于本实施例提供的通信装置 30 可执行上述方法,因此其所能获得的技术效果可参考上述方法实施例,在此不再赘述。

作为一种可能的产品形态,本申请实施例所述的终端或 RAN 节点,还可以使用下述来实现:一个或多个现场可编程门阵列(field programmable gate array, FPGA)、可编程逻辑器件(programmable logic device, PLD)、控制器、状态机、门逻辑、分立硬件部件、任何其它适合的电路、或者能够执行本申请通篇所描述的各种功能的电路的任意组合。

作为另一种可能的产品形态,本申请实施例所述的终端或 RAN 节点,可以由一般性的总线体系结构来实现。为了便于说明,参见图 4,图 4 是本申请实施例提供的通信装置 400 的结构示意图,该通信装置 400 包括处理器 401 和收发器 402。该通信装置 400 可以为终端,或其中的芯片或芯片系统;或者,该通信装置 400 可以为 RAN 节点,或其中的芯片或模块。图 4 仅示出了通信装置 400 的主要部件。除处理器

401 和收发器 402 之外, 所述通信装置还可以进一步包括存储器 403、以及输入输出装置 (图未示意)。

可选的, 处理器 401 主要用于对通信协议以及通信数据进行处理, 以及对整个通信装置进行控制, 执行软件程序, 处理软件程序的数据, 从而实现上述方法实施例中提供的方法。存储器 403 主要用于存储软件程序和数据。收发器 402 可以包括射频电路和天线, 射频电路主要用于基带信号与射频信号的转换以及对射频信号的处理。天线主要用于收发电磁波形式的射频信号。输入输出装置, 例如触摸屏、显示屏, 键盘等主要用于接收用户输入的数据以及对用户输出数据。

可选的, 处理器 401、收发器 402、以及存储器 403 可以通过通信总线连接。

当通信装置开机后, 处理器 401 可以读取存储器 403 中的软件程序, 解释并执行软件程序的指令, 处理软件程序的数据。当需要通过无线发送数据时, 处理器 401 对待发送的数据进行基带处理后, 输出基带信号至射频电路, 射频电路将基带信号进行射频处理后将射频信号通过天线以电磁波的形式向外发送。当有数据发送到通信装置时, 射频电路通过天线接收到射频信号, 将射频信号转换为基带信号, 并将基带信号输出至处理器 401, 处理器 401 将基带信号转换为数据并对该数据进行处理。

在另一种实现中, 所述的射频电路和天线可以独立于进行基带处理的处理器而设置, 例如在分布式场景中, 射频电路和天线可以与独立于通信装置, 呈拉远式的布置。

在一些实施例中, 在硬件实现上, 本领域的技术人员可以想到上述通信装置 30 可以采用图 4 所示的通信装置 400 的形式。

作为一种示例, 图 3 中的处理模块 301 的功能/实现过程可以通过图 4 所示的通信装置 400 中的处理器 401 调用存储器 403 中存储的计算机执行指令来实现。图 3 中的收发模块 302 的功能/实现过程可以通过图 4 所示的通信装置 400 中的收发器 402 来实现。

作为又一种可能的产品形态, 本申请中的终端或 RAN 节点可以采用图 5 所示的组成结构, 或者包括图 5 所示的部件。图 5 为本申请提供的一种通信装置 500 的组成示意图, 该通信装置 500 可以为终端或者终端中的芯片或者片上系统; 或者, 可以为 RAN 节点或者 RAN 节点中的模块或芯片或片上系统。

如图 5 所示, 该通信装置 500 包括至少一个处理器 501, 以及至少一个通信接口 (图 5 中仅是示例性的以包括一个通信接口 504, 以及一个处理器 501 为例进行说明)。可选的, 该通信装置 500 还可以包括通信总线 502 和存储器 503。

处理器 501 可以是一个通用中央处理器 (central processing unit, CPU)、通用处理器、网络处理器 (network processor, NP)、数字信号处理器 (digital signal processing, DSP)、微处理器、微控制器、PLD 或它们的任意组合。处理器 501 还可以是其它具有处理功能的装置, 例如电路、器件或软件模块, 不予限制。

通信总线 502 用于连接通信装置 500 中的不同组件, 使得不同组件可以通信。通信总线 502 可以是外设部件互连标准 (peripheral component interconnect, PCI) 总线或扩展工业标准结构 (extended industry standard architecture, EISA) 总线等。该总线可以分为地址总线、数据总线、控制总线等。为便于表示, 图 5 中仅用一条粗线表示, 但并不表示仅有一根总线或一种类型的总线。

通信接口 504, 用于与其他设备或通信网络通信。示例性的, 通信接口 504 可以模块、电路、收发器或者任何能够实现通信的装置。可选的, 所述通信接口 504 也可以是位于处理器 501 内的输入输出接口, 用以实现处理器的信号输入和信号输出。

存储器 503, 可以是具有存储功能的装置, 用于存储指令和/或数据。其中, 指令可以是计算机程序。

示例性的, 存储器 503 可以是只读存储器 (read-only memory, ROM) 或可存储静态信息和/或指令的其他类型的静态存储设备, 也可以是随机存取存储器 (random access memory, RAM) 或可存储信息和/或指令的其他类型的动态存储设备, 还可以是电可擦可编程只读存储器 (electrically erasable programmable read-only memory, EEPROM)、只读光盘 (compact disc read-only memory, CD-ROM) 或其他光盘存储、光碟存储 (包括压缩光碟、激光碟、光碟、数字通用光碟、蓝光光碟等)、磁盘存储介质或其他磁存储设备等, 不予限制。

需要指出的是, 存储器 503 可以独立于处理器 501 存在, 也可以和处理器 501 集成在一起。存储器 503 可以位于通信装置 500 内, 也可以位于通信装置 500 外, 不予限制。处理器 501, 可以用于执行存储器 503 中存储的指令, 以实现本申请下述实施例提供的方法。

作为一种可选的实现方式, 通信装置 500 还可以包括输出设备 505 和输入设备 506。输出设备 505 和处理器 501 通信, 可以以多种方式来显示信息。例如, 输出设备 505 可以是液晶显示器 (liquid crystal display, LCD), 发光二极管 (light emitting diode, LED) 显示设备, 阴极射线管 (cathode ray tube, CRT) 显示设

备,或投影仪(projector)等。输入设备506和处理器501通信,可以以多种方式接收用户的输入。例如,输入设备506可以是鼠标、键盘、触摸屏设备或传感设备等。

在一些实施例中,在硬件实现上,本领域的技术人员可以想到上述图3所示的通信装置30可以采用图5所示的通信装置500的形式。

作为一种示例,图3中的处理模块301的功能/实现过程可以通过图5所示的通信装置500中的处理器501调用存储器503中存储的计算机执行指令来实现。图3中的收发模块302的功能/实现过程可以通过图5所示的通信装置500中的通信接口504来实现。

需要说明的是,图5所示的结构并不构成对终端或RAN节点的具体限定。比如,在本申请另一些实施例中,终端或RAN节点可以包括比图示更多或更少的部件,或者组合某些部件,或者拆分某些部件,或者不同的部件布置。图示的部件可以以硬件,软件或软件和硬件的组合实现。

在一些实施例中,本申请实施例还提供一种通信装置,该通信装置包括处理器,用于实现上述任一方法实施例中的方法。

作为一种可能的实现方式,该通信装置还包括存储器。该存储器,用于保存必要的计算机程序和数据。该计算机程序可以包括指令,处理器可以调用存储器中存储的计算机程序中的指令以指令该通信装置执行上述任一方法实施例中的方法。当然,存储器也可以不在该通信装置中。

作为另一种可能的实现方式,该通信装置还包括接口电路,该接口电路为代码/数据读写接口电路,该接口电路用于接收计算机执行指令(计算机执行指令存储在存储器中,可能直接从存储器读取,或可能经过其他器件)并传输至该处理器。

作为又一种可能的实现方式,该通信装置还包括通信接口,该通信接口用于与该通信装置之外的模块通信。

可以理解的是,该通信装置可以是芯片或芯片系统,该通信装置是芯片系统时,可以由芯片构成,也可以包含芯片和其他分立器件,本申请实施例对此不作具体限定。

本申请还提供了一种计算机可读存储介质,其上存储有计算机程序或指令,该计算机程序或指令被计算机执行时实现上述任一方法实施例的功能。

本申请还提供了一种计算机程序产品,该计算机程序产品被计算机执行时实现上述任一方法实施例的功能。

本领域普通技术人员可以理解,为描述的方便和简洁,上述描述的系统、装置和单元的具体工作过程,可以参考前述方法实施例中的对应过程,在此不再赘述。

可以理解,本申请中描述的系统、装置和方法也可以通过其它的方式实现。例如,以上所描述的装置实施例仅仅是示意性的,例如,所述单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个单元或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或单元的间接耦合或通信连接,可以是电性,机械或其它的形式。

所述作为分离部件说明的单元可以是或者也可以不是物理上分开的,即可以位于一个地方,或者也可以分布到多个网络单元上。作为单元显示的部件可以是或者也可以不是物理单元。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

另外,本申请各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。

在上述实施例中,可以全部或部分地通过软件、硬件、固件或者其任意组合来实现。当使用软件程序实现时,可以全部或部分地以计算机程序产品的形式来实现。该计算机程序产品包括一个或多个计算机指令。在计算机上加载和执行计算机程序指令时,全部或部分地产生按照本申请实施例所述的流程或功能。所述计算机可以是通用计算机、专用计算机、计算机网络、或者其他可编程装置。所述计算机指令可以存储在计算机可读存储介质中,或者从一个计算机可读存储介质向另一个计算机可读存储介质传输,例如,所述计算机指令可以从一个网站站点、计算机、服务器或者数据中心通过有线(例如同轴电缆、光纤、数字用户线(digital subscriber line, DSL))或无线(例如红外、无线、微波等)方式向另一个网站站点、计算机、服务器或数据中心进行传输。所述计算机可读存储介质可以是计算机能够存取的任何可用介质或者是包含一个或多个可以用介质集成的服务器、数据中心等数据存储设备。所述可用介质可以是磁性介质(例如,软盘、硬盘、磁带),光介质(例如, DVD)、或者半导体介质(例如固态硬盘(solid state drive, SSD))等。本申请实施例中,计算机可以包括前面所述的装置。

尽管在此结合各实施例对本申请进行了描述，然而，在实施所要求保护的本申请过程中，本领域技术人员通过查看所述附图、公开内容、以及所附权利要求书，可理解并实现所述公开实施例的其他变化。在权利要求中，“包括”(comprising)一词不排除其他组成部分或步骤，“一”或“一个”不排除多个的情况。单个处理器或其他单元可以实现权利要求中列举的若干项功能。相互不同的从属权利要求中记载了某些措施，但这并不表示这些措施不能组合起来产生良好的效果。

尽管结合具体特征及其实施例对本申请进行了描述，显而易见的，在不脱离本申请的范围的情况下，可对其进行各种修改和组合。相应地，本说明书和附图仅仅是所附权利要求所界定的本申请的示例性说明，且视为已覆盖本申请范围内的任意和所有修改、变化、组合或等同物。显然，本领域的技术人员可以对本申请进行各种改动和变型而不脱离本申请的范围。这样，倘若本申请的这些修改和变型属于本申请权利要求及其等同技术的范围之内，则本申请也意图包含这些改动和变型在内。

权 利 要 求 书

1. 一种通信方法，其特征在于，所述方法包括：

接收第一信息和/或第二信息；所述第一信息指示第一预编码矩阵，所述第一预编码矩阵为 K 个天线端口的物理上行共享信道 PUSCH 传输的预编码矩阵， K 为正整数；所述第二信息指示第二预编码矩阵，所述第二预编码矩阵为 Y 个天线端口的 PUSCH 传输的预编码矩阵， $Y = 2^X$ ， X 为正整数；

传输 Z 个天线端口的第一 PUSCH，所述 Z 个天线端口根据第三预编码矩阵预编码；其中，所述第三预编码矩阵包括所述第一预编码矩阵和/或所述第二预编码矩阵，或者，所述第三预编码矩阵包括所述第二预编码矩阵的子矩阵， Z 为大于1的正整数。

2. 根据权利要求1所述的方法，其特征在于， $Y > Z$ ，且所述第三预编码矩阵的列数等于 Z 的情况下，所述方法还包括：

接收第三信息，所述第三信息指示所述第三预编码矩阵的类型，所述第三预编码矩阵的类型指示所述第三预编码矩阵与所述第二预编码矩阵的关联关系。

3. 根据权利要求1或2所述的方法，其特征在于，所述第一预编码矩阵位于第一码本中；所述方法还包括：

接收第四信息，所述第四信息指示所述第一码本。

4. 一种通信方法，其特征在于，所述方法包括：

发送第一信息和/或第二信息；所述第一信息指示第一预编码矩阵，所述第一预编码矩阵为 K 个天线端口的物理上行共享信道 PUSCH 传输的预编码矩阵， K 为正整数；所述第二信息指示第二预编码矩阵，所述第二预编码矩阵为 Y 个天线端口的 PUSCH 传输的预编码矩阵， $Y = 2^X$ ， X 为正整数；

接收 Z 个天线端口的第一 PUSCH，所述 Z 个天线端口根据第三预编码矩阵预编码；其中，所述第三预编码矩阵包括所述第一预编码矩阵和/或所述第二预编码矩阵，或者，所述第三预编码矩阵包括所述第二预编码矩阵的子矩阵， Z 为大于1的正整数。

5. 根据权利要求4所述的方法，其特征在于， $Y > Z$ ，且所述第三预编码矩阵的列数等于 Z 的情况下，所述方法还包括：

发送第三信息，所述第三信息指示所述第三预编码矩阵的类型，所述第三预编码矩阵的类型指示所述第三预编码矩阵与所述第二预编码矩阵的关联关系。

6. 根据权利要求4或5所述的方法，其特征在于，所述第一预编码矩阵位于第一码本中；所述方法还包括：

发送第四信息，所述第四信息指示所述第一码本。

7. 根据权利要求2或5所述的方法，其特征在于，所述关联关系指示所述第二预编码矩阵的 Z 行的行索引，所述子矩阵由所述第二预编码矩阵的所述 Z 行构成。

8. 根据权利要求1-7任一项所述的方法，其特征在于， $Y > Z$ ，且所述第三预编码矩阵的列数等于 Z 的情况下，所述第三预编码矩阵包括所述第二预编码矩阵的子矩阵，所述子矩阵对应 Z 行；或者， $Y < Z$ 的情况下，所述第三预编码矩阵包括所述第一预编码矩阵和/或所述第二预编码矩阵。

9. 根据权利要求1-8任一项所述的方法，其特征在于， $Y > Z$ ，且所述第三预编码矩阵的列数等于 A ， $A \leq Z$ 的情况下，所述第三预编码矩阵满足如下结构：

$$C_1 [W_{Y,r=A}(\{y_1, y_2, \dots, y_Z\}, :)]$$

其中， $W_{Y,r=A}$ 表示 Y 行 A 列的所述第二预编码矩阵， C_1 表示功率系数， $y_1, y_2, \dots, y_Z \in [1, Y]$ ，所述第三预编码矩阵为 Z 行 A 列的矩阵。

10. 根据权利要求1-9任一项所述的方法，其特征在于， $Y < Z$ ，所述第三预编码矩阵的列数大于1且小于 Z 的情况下，所述第三预编码矩阵包括所述第一预编码矩阵的转置矩阵和所述第二预编码矩阵。

11. 根据权利要求10所述的方法，其特征在于，所述第三预编码矩阵的列数等于2的情况下， $K = 2$ ，所述第一预编码矩阵为2行 Q 列的预编码矩阵，所述第二预编码矩阵为 Y 行2列的预编码矩阵， $Q + Y = Z$ 。

12. 根据权利要求11所述的方法，其特征在于，所述第三预编码矩阵满足如下结构：

$$C_2 \begin{bmatrix} W_{2,r=Q}^T \\ W_{Y,r=2} \end{bmatrix}$$

其中， $W_{2,r=Q}^T$ 表示所述第一预编码矩阵的转置矩阵， $W_{Y,r=2}$ 表示所述第二预编码矩阵， C_2 表示功率系数。

13. 根据权利要求1-9任一项所述的方法，其特征在于， $Y < Z$ ，且所述第三预编码矩阵的列数等于1

的情况下, $K = 1$, 所述第三预编码矩阵包括所述第一预编码矩阵和所述第二预编码矩阵; 所述第一预编码矩阵为 1 行 1 列的预编码矩阵, 所述第二预编码矩阵为 Y 行 1 列的预编码矩阵。

14. 根据权利要求 13 所述的方法, 其特征在于, 所述第三预编码矩阵满足如下结构:

$$C_3 \begin{bmatrix} W_{1,r=1} \\ W_{Y,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示所述第一预编码矩阵, $W_{Y,r=1}$ 表示所述第二预编码矩阵, C_3 表示功率系数。

15. 根据权利要求 1-8 任一项所述的方法, 其特征在于, $K = 1$, $Y < Z$, 所述第三预编码矩阵的列数大于 1 且小于或等于 Z 的情况下, 所述第三预编码矩阵包括所述第一预编码矩阵、所述第二预编码矩阵以及零矩阵, 所述第一预编码矩阵和所述第二预编码矩阵为所述第三预编码矩阵的不同行索引对应的子矩阵。

16. 根据权利要求 15 所述的方法, 其特征在于, 所述第三预编码矩阵的列数等于 Z , $Z = Y + 1$ 的情况下, 所述第一预编码矩阵为 1 行 1 列的预编码矩阵, 所述第二预编码矩阵为 Y 行 Y 列的预编码矩阵;

或者,

所述第三预编码矩阵的列数等于 Y 的情况下, 所述第一预编码矩阵为 1 行 1 列的预编码矩阵, 所述第二预编码矩阵为 Y 行 $Y - 1$ 列的预编码矩阵。

17. 根据权利要求 16 所述的方法, 其特征在于, 所述第三预编码矩阵的列数等于 Z 的情况下, 所述第三预编码矩阵满足如下结构:

$$C_4 \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{Y,r=Y} \end{bmatrix}$$

或,

$$C_4 \begin{bmatrix} W_{Y,r=Y} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示所述第一预编码矩阵, $W_{Y,r=Y}$ 表示所述第二预编码矩阵, $\mathbf{0}$ 表示零矩阵, C_4 表示功率系数。

18. 根据权利要求 16 所述的方法, 其特征在于, 所述第三预编码矩阵的列数等于 Y 的情况下, 所述第三预编码矩阵满足如下结构:

$$C_5 \begin{bmatrix} W_{1,r=1} & \mathbf{0} \\ \mathbf{0} & W_{Y,r=Y-1} \end{bmatrix}$$

或,

$$C_5 \begin{bmatrix} W_{Y,r=Y-1} & \mathbf{0} \\ \mathbf{0} & W_{1,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示所述第一预编码矩阵, $W_{Y,r=Y-1}$ 表示所述第二预编码矩阵, $\mathbf{0}$ 表示零矩阵, C_5 表示功率系数。

19. 根据权利要求 1-8 任一项所述的方法, 其特征在于, $K = 1$, $Y < Z$, 且所述第三预编码矩阵的列数大于或等于 1 且小于 Z 的情况下, 所述第三预编码矩阵包括所述第一预编码矩阵和零矩阵, 或者, 所述第三预编码矩阵包括所述第二预编码矩阵和零矩阵。

20. 根据权利要求 19 所述的方法, 其特征在于, 所述第三预编码矩阵的列数等于 Y 的情况下, 所述第二预编码矩阵为 Y 行 Y 列的预编码矩阵;

或者,

所述第三预编码矩阵的列数等于 1 的情况下, 所述第一预编码矩阵为 1 行 1 列的预编码矩阵, 或, 所述第二预编码矩阵为 Y 行 1 列的预编码矩阵。

21. 根据权利要求 20 所述的方法, 其特征在于, 所述第三预编码矩阵的列数等于 Y 的情况下, 所述第三预编码矩阵满足如下结构:

$$C_6 \begin{bmatrix} \mathbf{0} \\ W_{Y,r=Y} \end{bmatrix}$$

其中, $W_{Y,r=Y}$ 表示所述第二预编码矩阵, $\mathbf{0}$ 表示零矩阵, C_6 表示功率系数。

22. 根据权利要求 20 所述的方法, 其特征在于, 所述第三预编码矩阵的列数等于 1 的情况下, 所述第三预编码矩阵满足如下结构:

$$C_7 \begin{bmatrix} W_{1,r=1} \\ \mathbf{0} \end{bmatrix}$$

或,

$$C_8 \begin{bmatrix} \mathbf{0} \\ W_{Y,r=1} \end{bmatrix}$$

其中, $W_{1,r=1}$ 表示所述第一预编码矩阵, $W_{Y,r=1}$ 表示所述第二预编码矩阵, $\mathbf{0}$ 表示零矩阵, C_7 、 C_8 表示功率系数。

23. 根据权利要求 1-22 任一项所述的方法, 其特征在于, $K=1$, 所述第一预编码矩阵位于第一码本中; 终端支持所述 K 个天线端口与所述 Y 个天线端口对应的天线相干组间的 2 比特相位调整的情况下, 所述第一码本中预编码矩阵的最大数目为 4; 或者,

终端支持所述 K 个天线端口与所述 Y 个天线端口对应的天线相干组间的 1 比特相位调整的情况下, 所述第一码本中预编码矩阵的最大数目为 2; 或者,

终端不支持所述 K 个天线端口与所述 Y 个天线端口对应的天线相干组间的相位调整的情况下, 所述第一码本中预编码矩阵的最大数目为 1。

24. 根据权利要求 1-23 任一项所述的方法, 其特征在于, 所述第一预编码矩阵位于第一码本中;

所述第一码本中预编码矩阵的最大数目为 4 的情况下, 所述第一码本包括 $\{1, j, -1, -j\}$ 中的至少一个; 或者,

所述第一码本中预编码矩阵的最大数目为 2 的情况下, 所述第一码本包括 $\{1, -1\}$ 中的至少一个; 或者,

所述第一码本中预编码矩阵的最大数目为 1 的情况下, 所述第一码本为 $\{1\}$ 。

25. 根据权利要求 1-24 任一项所述的方法, 其特征在于, 所述第一信息包括所述第一预编码矩阵在第一码本中的索引。

26. 根据权利要求 1-24 任一项所述的方法, 其特征在于, 所述第一信息包括第一取值, 所述第一取值用于指示解调参考信号 DMRS 端口索引;

其中, 所述第一预编码矩阵在第一码本中的索引与所述 DMRS 端口索引存在关联关系; 或者, 所述第一预编码矩阵在所述第一码本中的索引与所述第一取值存在关联关系。

27. 根据权利要求 26 所述的方法, 其特征在于, 所述第一预编码矩阵在所述第一码本中的索引 n 满足如下关系:

$$n = L \bmod N$$

其中, L 表示所述 DMRS 端口索引或所述第一取值, N 表示所述第一码本中预编码矩阵的数目, L 、 N 为正整数。

28. 根据权利要求 1-27 任一项所述的方法, 其特征在于, 所述第二信息还指示所述第二预编码矩阵对应的 PUSCH 传输层数。

29. 一种通信装置, 其特征在于, 所述通信装置包括处理器; 所述处理器, 用于运行计算机程序或指令, 以使所述通信装置执行如权利要求 1-28 任一项所述的方法。

30. 一种计算机可读存储介质, 其特征在于, 计算机可读存储介质存储有计算机指令或程序, 当计算机指令或程序在计算机上运行时, 使得如权利要求 1-28 任一项所述的方法被执行。

31. 一种计算机程序产品, 其特征在于, 所述计算机程序产品包括计算机指令; 当部分或全部所述计算机指令在计算机上运行时, 使得如权利要求 1-28 任一项所述的方法被执行。