

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年 12 月 11 日 (11.12.2003)

PCT

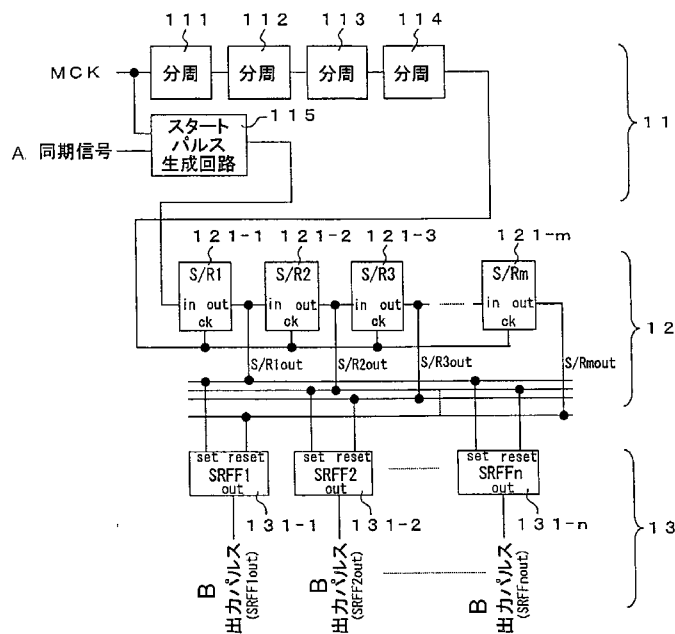
(10) 国際公開番号
WO 03/102906 A1

- (51) 国際特許分類⁷: G09G 3/20, (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).
3/36, G06F 1/06, G02F 1/133
- (21) 国際出願番号: PCT/JP03/06522
- (22) 国際出願日: 2003 年 5 月 26 日 (26.05.2003) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ): 木田 芳利 (KIDA, Yoshitoshi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 仲島 義晴 (NAKAJIMA, Yoshiharu) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 前川 敏一 (MAEKAWA, Toshikazu) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-157053 2002 年 5 月 30 日 (30.05.2002) JP

[続葉有]

(54) Title: TIMING GENERATION CIRCUIT, DISPLAY DEVICE, AND MOBILE TERMINAL

(54) 発明の名称: タイミング発生回路、表示装置および携帯端末



(57) Abstract: A timing generation circuit capable of realizing a low power consumption and a small layout area; a display device using the timing generation circuit as one of the peripheral drive circuits; and a mobile terminal having the display device as a display output unit. The timing generation circuit is formed on an insulation substrate and generates output pulses (SRFF1out to SRFFnout) having different frequencies according to a master clock MCK. Firstly, a clock generation unit (11) generates an operation clock having frequency slower than the master clock MCK. Next, according to this operation clock, a counter unit (12) operates, so that shift pulses (S/R1out to S/Rmout) are successively output from shift registers (121-1 to 121-m). And an output pulse generation unit (13) generates output pulses (SF1out to SFnout) according to combinations of the shift pulses (S/R1out to S/Rmout).

111...DIVIDER
112...DIVIDER
113...DIVIDER
114...DIVIDER
A...SYNCHRONOUS SIGNAL
115...START PULSE GENERATION CIRCUIT
B...OUTPUT PULSE

[続葉有]



(74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒105-0001 東京都 港区 虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所内 Tokyo (JP).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(81) 指定国 (国内): CN, KR, SG, US.

(57) 要約:

低消費電力化および低レイアウト面積化を実現可能なタイミング発生回路、これを周辺駆動回路の一つとして用いた表示装置およびこれを表示出力部として搭載した携帯端末である。絶縁基板上に形成され、マスタークロックMCKに基づいて周波数が異なる出力パルスSRFF1out～SRFFnoutを発生するタイミング発生回路において、先ず、クロック生成部(11)でマスタークロックMCKよりも遅い周波数の動作クロックを生成する。次いで、この動作クロックに基づいてカウンタ部(12)が動作することで、シフトレジスタ(121-1)～(121-m)からシフトパルスS/R1out～S/Rmoutが順に出力される。そして、出力パルス生成部(13)で、シフトパルスS/R1out～S/Rmoutの組み合わせに基づいて出力パルスSF1out～SFnoutを生成する。