(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
26. Februar 2004 (26.02.2004)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2004/017401 A1

(51) Internationale Patentklassifikation[7]: H01L 21/762, 21/763

(21) Internationales Aktenzeichen: PCT/DE2003/002435

(22) Internationales Anmeldedatum:
19. Juli 2003 (19.07.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
102 33 208.8 22. Juli 2002 (22.07.2002) DE

(71) Anmelder *(für alle Bestimmungsstaaten mit Ausnahme von US)*: **INFINEON TECHNOLOGIES AG** [DE/DE]; St. Martin-Strasse 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder *(nur für US)*: **SCHULER, Franz** [DE/DE]; Ludwig-Jahn-Str. 4, 01109 Dresden (DE). **TEMPEL, Georg** [DE/BE]; Maurice Despretlaan 9, B-1933 Sterrebeek (BE).

(74) Anwalt: **KARL, Frank**; Patentanwälte Kindermann, Postfach 1330, 85627 Grasbrunn (DE).

(81) Bestimmungsstaaten *(national)*: CN, JP, SG, US.

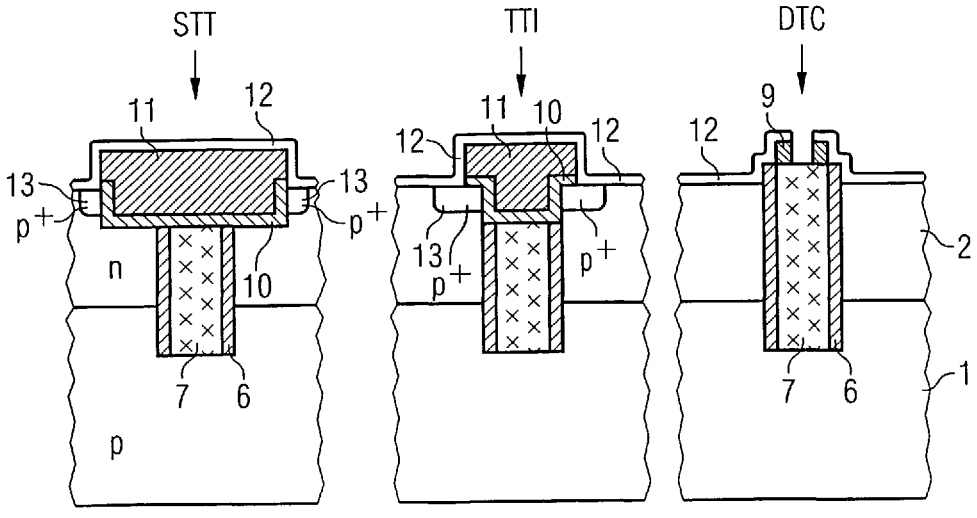
(84) Bestimmungsstaaten *(regional)*: europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

Veröffentlicht:
— *mit internationalem Recherchenbericht*

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR COMPONENT WITH TRENCH INSULATION AND CORRESPONDING PRODUCTION METHOD

(54) Bezeichnung: HALBLEITERBAUELEMENT MIT GRABENISOLIERUNG SOWIE ZUGEHÖRIGES HERSTELLUNGSVERFAHREN



(57) Abstract: The invention relates to a semiconductor component with trench insulation and corresponding production method. A trench insulation (STI, TTI) comprises a deep insulation trench with a covering insulation layer (10, 11), a lateral wall insulation layer (6) and an electrically-conducting filler layer (7), electrically connected in a base region of the trench with a given doped region (1) of the semiconductor substrate. According to the invention, the electrical screening properties can be improved with reduced spatial requirement, by the use of a trench contact (DTC), comprising a deep contact trench with a lateral wall insulation layer (6) and an electrically-conducting filler layer (7) which is in electrical contact with the given doped region (1) of the semiconductor substrate in a base region of the contact trench.

[Fortsetzung auf der nächsten Seite]

WO 2004/017401 A1

— *vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen*

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Die Erfindung betrifft ein Halbleiterbauelement mit Grabenisolierung sowie einzugehöriges Herstellungsverfahren, wobei eine Grabenisolierung (STI, TTI) einentiefen Isolationsgraben mit einer Abdeckisolationsschicht (10, 11), einer Seitenwand-Isolationsschicht (6) und einer elektrisch leitenden Füllschicht (7) aufweist,die in einem Bodenbereich des Grabens mit einem vorbestimmten Dotiergebiet(1) des Halbleitersubstrats elektrisch in Verbindung steht. Durch die Verwendungeines Grabenkontakts (DTC), der einen tiefen Kontaktgraben mit einer Seitenwand-Isolationsschicht (6) und einer elektrisch leitenden Füllschicht (7) auf-weist, die ebenfalls in einem Bodenbereich des Kontaktgrabens mit dem vorbestimmten Dotiergebiet (1) des Halbleitersubstrats elektrisch in Verbindung steht,können die elektrischen Abschirmeigenschaften bei verringertem Flächenbedarfverbessert werden.