

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
23. März 2023 (23.03.2023)



(10) Internationale Veröffentlichungsnummer
WO 2023/041359 A1

(51) Internationale Patentklassifikation:

C30B 15/00 (2006.01) C30B 33/02 (2006.01)
C30B 29/06 (2006.01) H01L 21/322 (2006.01)

2, 84489 Burghausen (DE). **KISSINGER, Gudrun**; Im
Technologiepark 25, 15236 Frankfurt (Oder) (DE). **KOT,**
Dawid; Wschodnia 44, 69100 Slubice (PL).

(21) Internationales Aktenzeichen: PCT/EP2022/074567

(74) **Anwalt: STAUDACHER, Wolfgang**; Johannes-Hess-Str.
24, 84489 Burghausen (DE).

(22) Internationales Anmeldedatum:
05. September 2022 (05.09.2022)

(81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ,
DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH,
GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO,
JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR,
LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, WS, ZA, ZM, ZW.

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
EP21197148 16. September 2021 (16.09.2021) EP

(71) **Anmelder: SILTRONIC AG** [DE/DE]; Einsteinstr. 172
Tower B / Blue Tower, 81677 München (DE).

(72) **Erfinder: MÜLLER, Timo**; Wöhlerstr. 14, 84489 Burg-
hausen (DE). **BOY, Michael**; Fischinger Weg 3a, 83329
Waging am See (DE). **GEHMLICH, Michael**; Gartenstr.

(54) **Title:** PROCESS FOR MANUFACTURING A MONOCRYSTALLINE SILICON SEMICONDUCTOR WAFER, AND
MONOCRYSTALLINE SILICON SEMICONDUCTOR WAFER

(54) **Bezeichnung:** VERFAHREN ZUR HERSTELLUNG EINER HALBLEITERSCHEIBE AUS EINKRISTALLINEM SILIZIUM
UND HALBLEITERSCHEIBE AUS EINKRISTALLINEM SILIZIUM

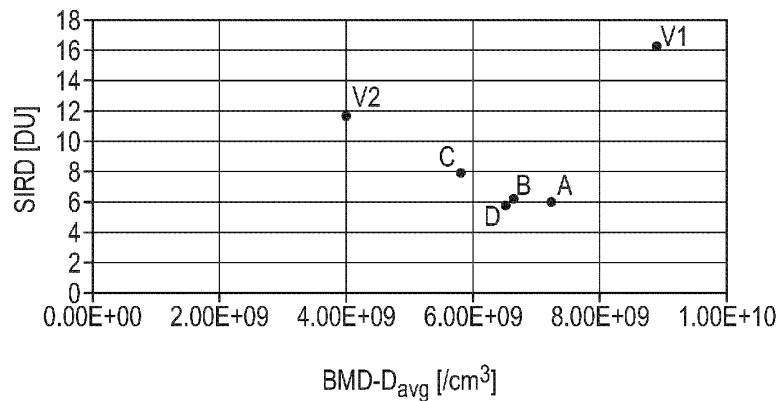


Fig. 6

(57) **Abstract:** Disclosed is a process for manufacturing a monocrystalline silicon semiconductor wafer, involving, in the sequence indicated, growing a silicon single crystal according to the CZ technique; slicing at least one monocrystalline silicon semiconductor wafer off the single crystal; performing a first, a second and a third RTA treatment of the semiconductor wafer.

(57) **Zusammenfassung:** Verfahren zur Herstellung einer Halbleiterscheibe aus einkristallinem Silizium, umfassend in dieser Reihenfolge das Züchten eines Einkristalls aus Silizium nach der CZ-Methode; das Abtrennen von mindestens einer Halbleiterscheibe aus einkristallinem Silizium vom Einkristall; eine erste, zweite und dritte RTA-Behandlung der Halbleiterscheibe.

[Fortsetzung auf der nächsten Seite]



WO 2023/041359 A1

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)