

权 利 要 求 书

1. 一种半导体结构的制作方法，包括：

提供衬底和位于所述衬底上的多个分立的位线结构，所述位线结构内具有金属层，所述金属层顶面低于所述位线结构顶面；
- 5 形成填充于相邻所述位线结构之间的第一隔离膜，所述第一隔离膜顶面高于所述金属层顶面且低于所述位线结构顶面；

在所述位线结构顶部和侧壁以及所述第一隔离膜顶面形成第一介质膜；

采用无掩膜干法刻蚀工艺，刻蚀去除位于所述位线结构顶部和所述第一隔离膜顶面的所述第一介质膜，形成第一介质层，且刻蚀去除所述第一介质层暴露的所述第一隔离膜，形成位于所述第一介质层正下方的第一隔离层。
- 10 2. 根据权利要求 1 所述的方法，其中，所述第一隔离层的材料的介电常数小于所述第一介质层的材料的介电常数。
3. 根据权利要求 2 所述的方法，其中，所述第一隔离层的材料包括二氧化硅，形成所述第一隔离层的前驱气体包括硅酸乙酯和臭氧。
- 15 4. 根据权利要求 3 所述的方法，其中，采用化学气相沉积工艺形成所述第一隔离膜，采用原子层沉积工艺形成所述第一介质膜。
5. 根据权利要求 1 所述的方法，其中，所述第一隔离层的材料包括硅；在形成所述第一隔离层之后，对所述第一隔离层进行氧化处理，以生成二氧化硅。
6. 根据权利要求 5 所述的方法，其中，在形成所述第一隔离层之后，还包括：

20 在所述第一隔离层被所述第一介质层暴露的侧壁形成第二介质层，所述第二介质层的材料的硬度大于所述第一隔离层的材料的硬度。
7. 根据权利要求 1 所述的方法，其中，形成所述第一隔离层以及所述第一介质层的工艺步骤包括：采用第一无掩膜干法刻蚀工艺形成所述第一介质层，所述第一无掩膜干法刻蚀工艺对所述第一介质膜的刻蚀速率大于对所述第一隔离膜的刻蚀速率；采用第二无掩膜干法刻蚀工艺形成所述第一隔离层，所述第二无掩膜干法刻蚀工艺对所述第一隔离膜的刻蚀速率大于对所述第一介质膜的刻蚀速率。
- 25

8. 根据权利要求 7 所述的方法, 其中, 所述第一隔离膜包括位于所述位线结构侧壁且具有预设厚度的第一区域以及位于所述第一区域之间的第二区域, 在进行所述第二无掩膜干法刻蚀工艺之前, 向所述第一区域或所述第二区域进行离子掺杂工艺, 所述离子掺杂工艺用于使所述第二区域的刻蚀速率大于所述
5 所述第一区域的刻蚀速率。
9. 根据权利要求 7 所述的方法, 其中, 所述形成填充于相邻所述位线结构之间的第一隔离膜, 包括: 形成填充满相邻所述位线结构之间的初始隔离膜; 进行平坦化工艺, 以使所述初始隔离膜的顶面与所述位线结构的顶面平齐; 刻蚀去除部分厚度的所述初始隔离膜, 形成所述第一隔离膜。
10. 根据权利要求 1 所述的方法, 所述第一隔离膜顶面与所述位线结构顶面的高度差范围为 50nm~100nm。
11. 一种半导体结构, 包括:
- 衬底和位于所述衬底上的多个分立的位线结构, 所述位线结构内具有金属层, 所述金属层顶面低于所述位线结构顶面;
- 15 第一隔离层, 所述第一隔离层位于所述位线结构侧壁, 所述第一隔离层的顶面高于所述金属层顶面且低于所述位线结构顶面;
- 第一介质层, 所述第一介质层位于所述位线结构侧壁且位于所述第一隔离层正上方。
12. 根据权利要求 11 所述的结构, 其中, 所述第一隔离层的材料的介电常数小于
20 所述第一介质层的材料的介电常数。
13. 根据权利要求 12 所述的结构, 其中, 所述第一隔离层的材料包括二氧化硅。
14. 根据权利要求 11 所述的结构, 其中, 还包括: 第二介质层, 所述第二介质层位于所述第一隔离层被所述第一介质层暴露的侧壁, 所述第二介质层的材料的硬度大于所述第一隔离层的材料的硬度。