

半导体装置

相关申请引用说明

本申请要求于 2020 年 07 月 17 日递交的中国专利申请号 202010689682.7, 申请名为“半导体装置”的优先权, 其全部内容以引用的形式附录于此。

技术领域

本发明涉及存储器领域, 尤其涉及一种半导体装置。

背景技术

动态随机存取存储器 (Dynamic Random Access Memory, DRAM) 是计算机中常用的半导体存储器件, 其存储阵列区由许多重复的存储单元组成。每个存储单元通常包括电容器和晶体管, 晶体管的栅极与字线相连、漏极与位线相连、源极与电容器相连, 字线上的电压信号能够控制晶体管的打开或关闭, 进而通过位线读取存储在电容器中的数据信息, 或者通过位线将数据信息写入到电容器中进行存储。

温度对存储器写入存在较大影响, 在低温环境中, 对存储器进行写入时, 存在写入时间较长, 写入的稳定性不高的问题。

发明内容

本发明所要解决的技术问题是, 提供一种半导体装置, 其能够检测存储芯片的温度, 避免存储芯片在低温下启动及运行, 缩短写入时间, 提高存储芯片写入的稳定性; 同时还能够对温度检测单元进行校准, 提高温度检测单元的检测准确度。

为了解决上述问题, 本发明提供了一种半导体装置, 其包括存储芯片及温度检测模块, 所述温度检测模块用于检测所述存储芯片的温度, 所述温度检测模块包括: 温度检测单元, 所述温度检测单元包括温度敏感单元及可调电阻单元, 所述温度敏感单元的导电性能随温度的变化而变化, 所述可调电阻单元与所述温度敏感单元并联; 其中所述温度检测单元被配置为通过调整所述可调电阻单元的电阻值来对所述温度检测单元进行校准。

进一步, 所述可调电阻单元包括多个子电阻及多个开关, 所述子电阻串联连接, 每一所述开关至少与一个所述子电阻并联, 通过改变多个所述开关的通断, 来改变所述可调电阻单元的电阻值。

进一步, 所述子电阻的阻值相同。

进一步, 所述子电阻为多晶硅电阻或者 N 型扩散电阻或者 P 型扩散电阻。

进一步, 所述子电阻之间通过第一层金属线电连接, 所述子电阻与所述开关之间通过

第二层金属线电连接。

进一步，所述温度检测单元还包括定值电阻，所述定值电阻与所述温度敏感单元串联，所述定值电阻包括第一端及第二端，所述定值电阻的第一端与电源电连接，所述定值电阻的第二端与所述温度敏感单元电连接。

进一步，所述温度敏感单元为二极管，所述二极管的正端与所述定值电阻的第二端电连接，所述二极管的负端与接地端电连接。

进一步，所述可调电阻单元包括第一端及第二端，所述子电阻设置在所述第一端与所述第二端之间，所述可调电阻单元的第一端与接地端电连接，所述可调电阻单元的第二端与所述定值电阻的第二端电连接。

进一步，所述温度检测模块还包括 A/D 转换模块，具有输入端及输出端，所述输入端与所述定值电阻的第二端电连接，所述输出端输出数字信号，所述 A/D 转换模块用于将所述定值电阻第二端的模拟信号转换为数字信号。

进一步，所述 A/D 转换模块包括：电阻单元，具有第一端及第二端，所述电阻单元的第一端与电源电连接，所述电阻单元的第二端与接地端电连接，所述电阻单元具有多个引出端，每一引出端的电压不同；多个比较单元，所述 A/D 转换模块输入端的信号作为所述比较单元的输入信号，所述电阻单元的多个引出端信号分别作为多个所述比较单元的参考信号，所述比较单元输出数字信号。

进一步，所述 A/D 转换模块还包括编码单元，所述编码单元接收所述比较单元的数字信号，并进行编码。

进一步，所述 A/D 转换模块还包括输出单元，所述输出单元与所述比较单元连接，用于将所述数字信号输出。

进一步，所述电阻单元包括多个串联连接的子电阻，所述电阻单元的每一引出端与所述电阻单元的第二端之间间隔的子电阻的数量不同，以使每一引出端的电压不同。

进一步，所述子电阻的电阻值相同或不同。

进一步，所述电阻单元的每一引出端与所述电阻单元的第二端之间间隔的子电阻的数量以预设数值递增。

进一步，所述子电阻为多晶硅电阻、N 型扩散电阻、P 型扩散电阻中的至少一种。

进一步，所述子电阻之间通过第一层金属线电连接，所述电阻单元通过第二层金属线形成所述引出端。

进一步，所述温度检测单元与所述存储芯片采用不同的电源供电。

进一步，所述温度检测单元的供电早于所述存储芯片的供电。

进一步，所述半导体装置还包括控制芯片，所述存储芯片及所述温度检测模块与所述控制芯片电连接。

进一步，所述控制芯片用于在存储芯片启动之前对存储芯片进行加热，并判断所述温度检测单元检测的温度是否达到设定阈值，若达到设定阈值，则控制所述存储芯片启动。

本发明的优点在于，利用温度检测模块检测存储芯片的温度，温度检测模块检测的温度为存储芯片的启动及运行提供参考，从而避免存储芯片在低温下启动及运行，缩短写入时间，提高存储芯片写入的稳定性。另外，本发明温度检测模块电路结构简单，易于实现，温度检测模块占用面积小，且对温度检测单元进行校准，提高温度检测单元的检测准确度。

附图说明

图1是本发明半导体装置的第一实施例的结构示意图；

图2是本发明半导体装置中温度检测模块的电路图；

图3是本发明半导体装置第一实施例的可变电阻单元的电路图；

图4是本发明半导体装置第二实施例的结构示意图；

图5是本发明半导体装置第三实施例的结构示意图；

图6是本发明半导体装置第四实施例的结构示意图；

图7是本发明半导体装置的第一实施例的电连接示意图。

具体实施方式

下面结合附图对本发明提供的半导体装置的实施例做详细说明。

如背景技术所言，温度对存储器写入存在较大影响，在低温环境中，对存储器进行写入时，存在写入时间较长，写入的稳定性不高的问题。

研究发现，现有的存储器工作在低温环境中时，由于温度下降会使得存储器中的位线、字线、以及金属连线（金属接触部）等的电阻会增大，电阻的增大，会使得向存储器中写入数据时的时间会变化或加长，影响了存储器写入的稳定性。

因此，本发明提供一种半导体装置，其采用温度检测模块检测所述存储芯片的温度，以为存储芯片的启动及运行提供参考，从而避免存储芯片在低温下启动及运行，缩短写入时间，提高存储芯片写入的稳定性。同时，本发明半导体装置还能够对温度检测单元进行校准，提高温度测量的准确度。

图 1 是本发明半导体装置的第一实施例的结构示意图，图 2 是本发明半导体装置中温度检测模块的电路图，请参阅图 1 及图 2，本发明半导体装置包括存储芯片 100 及温度检测模块 110。

所述半导体装置还包括控制芯片 120，所述存储芯片 100 及所述温度检测模块 110 与所述控制芯片 120 电连接。所述控制芯片 120 用于控制所述存储芯片 100 及所述温度检测模块 110 的启动及运行。所述存储芯片 100 的启动包括上电以及自检测，所述存储芯片 100 的运行包括向存储芯片 100 中写入数据，从存储芯片 100 读取数据，以及将存储芯片 100 中存取的数据删除等。

所述存储芯片 100 为现有能进行数据写入、数据读取和/或数据删除的存储器，所述存储芯片 100 通过半导体集成制作工艺形成。具体的说，所述存储芯片 100 可以包括存储阵列和与存储阵列连接的外围电路，所述存储阵列包括多个存储单元和与存储单元连接的位线、字线、以及金属连线（金属接触部），所述存储单元用于存储数据，所述外围电路为在对存储阵列进行操作时的相关电路。本实施例中，所述存储芯片 100 为 DRAM 存储芯片，所述 DRAM 存储芯片中包括多个存储单元，所述存储单元通常包括电容器和晶体管，所述晶体管的栅极与字线相连、漏极与位线相连、源极与电容器相连。在其他实施例中所述存储芯片 100 可以为其他类型的存储芯片。

所述温度检测模块 110 用于检测所述存储芯片 100 的温度，并将信号提供给控制芯片 120。当所述温度检测模块 110 检测的温度达到设定阈值时，所述控制芯片 120 控制所述存储芯片 100 启动。其中，设定阈值的具体大小可以根据实际需要或者经验进行设定。

所述温度检测模块 110 包括温度检测单元 111。所述温度检测单元 111 包括温度敏感单元 1110 及可调电阻单元 1111。

所述温度敏感单元 1110 用于检测所述存储芯片 100 的温度，所述温度敏感单元 1110 的导电性能随温度的变化而变化。在本实施例中，所述温度敏感单元 1110 为二极管，所述二极管对温度敏感，随着其周围环境温度的变化，其电流发生变化，通过测量所述二极管的电压，得到所述电压对应的温度，进而能够用于测量周围环境的温度。

所述可调电阻单元 1111 与所述温度敏感单元 1110 并联。其中，所述温度检测单元 111 被配置为通过调整所述可调电阻单元 1111 的电阻值来对所述温度检测单元 111 进行校准。具体地说，通过控制芯片 120 的控制而改变所述可调电阻单元 1111 的电阻值，使得二极管正端的输出电压发生变化，从而能够实现对二极管的校准。

本实施例列举了一种可变电阻单元 1111 的电路结构。请参阅图 3，其为所述可变电阻单元 1111 一实施例的电路图，所述可调电阻单元 1111 包括多个子电阻 R_{1n} 及多个开关 S_{1n} 。其中，所述子电阻 R_{1n} 串联连接，每一所述开关 S_{1n} 至少与一个所述子电阻 R_{1n} 并联，通过改变多个所述开关 S_{1n} 的通断，来改变所述可调电阻单元 1111 的电阻值。

在该实施例中，示意性地绘示了子电阻 $R_{11}\sim R_{15}$ ，开关 $S_{11}\sim S_{15}$ ，每一个子电阻均与一个开关并联。具体地说，子电阻 R_{11} 与开关 S_{11} 并联，子电阻 R_{12} 与开关 S_{12} 并联，子电阻 R_{13} 与开关 S_{13} 并联，子电阻 R_{14} 与开关 S_{14} 并联，子电阻 R_{15} 与开关 S_{15} 并联。在本发明其他实施例中，也可是两个及以上子电阻串联后与一个开关并联，例如，子电阻 R_{11} 与子电阻 R_{12} 串联后与开关 S_{11} 并联，或子电阻 R_{11} 、子电阻 R_{12} 及子电阻 R_{13} 串联后与开关 S_{11} 并联。

当需要改变所述可调电阻单元 1111 的电阻值时，改变多个所述开关 S_{1n} 的通断。当需要增大所述可调电阻单元 1111 的电阻值时，断开所述开关 S_{1n} ，使与其并联的子电阻接入电路；当需要减小所述可调电阻单元 1111 的电阻值时，接通所述开关 S_{1n} ，使所述开关 S_{1n} 接入电路，与其并联的子电阻被断开。例如，在该实施例中，当需要增大所述可调电阻单元 1111 的电阻值时，断开所述开关 S_{11} ，使与开关 S_{11} 并联的子电阻 R_{11} 接入电路；当需要减小所述可调电阻单元 1111 的电阻值时，接通所述开关 S_{11} ，使所述开关 S_{11} 接入电路，与其并联的子电阻 R_{11} 被短路。

进一步，在本实施例中，所述子电阻 R_{1n} 的电阻值相同，以简化版图布局难度，简单易行，便于制造。所述子电阻 R_{1n} 为多晶硅电阻或者 N 型扩散电阻或者 P 型扩散电阻。进一步，所述子电阻 R_{1n} 之间通过第一层金属线电连接，所述子电阻 R_{1n} 与所述开关 S_{1n} 之间通过第二层金属线电连接。这种方式能够进一步易于制造，提高稳定性和精确性。

进一步，所述开关 S_{1n} 可为晶体管，例如 NMOS 管或 PMOS 管，其结构稳定，且易于制造。

上述仅为本发明提供一种可调电阻单元 111 的实施例，在本发明其他实施例中，也可采用其他电路结构实现可调电阻单元 111。

请继续参阅图 2，所述温度检测单元 111 还包括定值电阻 R_a 。所述定值电阻 R_a 与所述温度敏感单元 1110 串联。具体地说，在该实施例中，所述温度敏感单元 1110 为二极管，则所述定值电阻 R_a 的第一端与电源 V_{temp} 电连接，所述定值电阻 R_a 的第二端与所述二极管的正端连接，所述二极管的负端与接地端 VSS 电连接。

进一步,所述可调电阻单元 1111 包括第一端及第二端,所述子电阻 R_n 设置在所述第一端与所述第二端之间,所述可调电阻单元 1111 的第一端与接地端 VSS 电连接,所述可调电阻单元 1111 的第二端与所述定值电阻 R_a 的第二端电连接。

本发明半导体装置通过调整所述可调电阻单元 1111 的电阻值来对所述温度检测单元 111 进行校准,从而能够保证测量的准确性,避免产生较大的测量误差。

所述半导体装置包括一个或者多个存储芯片 100,所述温度检测模块 110 包括一个或者多个温度检测单元 111。所述温度检测单元 111 可用于检测一个或者多个存储芯片 100 的温度。其中,所述温度检测单元 111 与所述存储芯片 100 可为一对一关系,或者一对多关系。

当所述存储芯片 100 的个数为一个,所述温度检测单元 111 的个数也为一个时,所述温度检测单元 111 与所述存储芯片 100 为一对一关系,所述温度检测单元 111 仅用于检测该存储芯片 100 的温度。

当所述存储芯片 100 的个数为多个,所述温度检测单元 111 的个数为一个时,所述温度检测单元 111 与所述存储芯片 100 为一对多关系,所述温度检测单元 111 用于检测多个所述存储芯片 100 的温度。

当所述存储芯片 100 的个数为多个,所述温度检测单元 111 的个数也为多个,但所述温度检测单元 111 的个数小于所述存储芯片 100 的个数时,所述温度检测单元 111 与所述存储芯片 100 可能同时存在一对一关系及一对多关系,或者仅存在一对多关系。即可能存在一个所述温度检测单元 111 仅检测一个存储芯片 100 的温度和一个温度检测单元 100 检测多个所述存储芯片 100 的温度的情况,或者仅存在一个温度检测单元 100 检测多个所述存储芯片 100 的温度的情况。

当所述存储芯片 100 的个数为多个,所述温度检测单元 111 的个数也为多个,且所述温度检测单元 100 的个数与所述存储芯片 100 的个数相同时,所述温度检测单元 111 与所述存储芯片 100 为一对一关系,一个所述温度检测单元 111 用于检测一个所述存储芯片 100 的温度。具体地说,在本实施例中,所述存储芯片 100 的个数为多个,所述温度检测单元 111 的个数也为多个,如图 1 所示,在图 1 中示意性地绘示四个存储芯片 100 及四个温度检测单元 111,多个所述存储芯片 100 堆叠设置,所述温度检测单元 111 与所述存储芯片 100 一一对应。

进一步,所述温度检测单元 111 可通过半导体集成制作工艺形成在存储芯片 100 中。若所述温度检测单元 111 仅用于检测一个存储芯片 100 的温度,则其可形成在该存储芯片

100 中, 例如, 在本实施例中, 如图 1 所示, 温度检测单元 111 与存储芯片 100 一一对应, 在每一存储芯片 100 中均设置一个温度检测单元 111。若所述温度检测单元 111 用于检测多个存储芯片 100 的温度时, 其可形成在该多个存储芯片 100 中的任意一个存储芯片 100 内, 或者形成在居中的或最底层的存储芯片 100 内。例如, 在本发明第二实施例中, 请参阅图 4, 其为本发明半导体装置第二实施例的结构示意图, 温度检测单元 111 设置在最底层的存储芯片 100 内, 其能够测量四个存储芯片 100 的温度。

在本发明另一实施例中, 所述温度检测单元 111 并未设置在存储芯片 100 中, 而是设置在控制芯片 120 中。具体地说, 请参阅图 5, 其为本发明半导体装置第三实施例的结构示意图, 温度检测单元 111 设置在控制芯片 120 内, 其能够测量堆叠设置在控制芯片 120 上的四个存储芯片 100 的温度。

在本发明另一实施例中, 请参阅图 6, 其为本发明半导体装置第四实施例的结构示意图, 所述半导体装置还包括线路基板 130, 所述线路基板 130 中具有连接线路 (附图中未绘示), 所述存储芯片 100 以及控制芯片 120 均位于所述线路基板 130 上, 所述存储芯片 100 和控制芯片 120 通过所述线路基板 130 中的所述连接线路电连接。在该实施例中, 所述温度检测单元 111 也设置在所述线路基板 130 上, 以测量环境温度, 该环境温度与存储芯片 100 温度接近, 其可近似作为存储芯片 100 的温度。其中, 所述线路基板 130 包括但不限于 PCB 电路板。可以理解的是, 在本发明其他实施例中, 所述温度检测单元 111 也可不设置在所述线路基板 130 上, 而是如图 1、图 4 及图 5 所示, 设置在存储芯片 100 中或者控制芯片 120 中。

需要注意的是, 本发明实施例中控制芯片 120 在控制存储芯片 100 启动等方面的功能, 也可通过在存储芯片 100 设置控制电路来实现, 此时, 可无需控制芯片 120 的存在, 本领域内技术人员应当理解, 可根据需要自行设置。

进一步, 所述温度检测单元 111 与所述存储芯片 100 采用不同的电源供电。图 7 是本发明半导体装置的第一实施例的电连接示意图, 请参阅图 7, 所述温度检测单元 111 采用电源 Vtemp 供电, 所述存储芯片 100 采用 VDD 供电。其中, 所述接地端 VSS、电源 VDD 及电源 Vtemp 由所述控制芯片 120 提供。由于所述温度检测单元 111 与所述存储芯片 100 采用不同的电源供电, 因此, 可独立地控制所述温度检测单元 111 及所述存储单元 100 的供电, 从而实现所述温度检测单元 111 与所述存储芯片 100 的不同步启动。

因此, 本发明可分别控制所述温度检测单元 111 与所述存储芯片 100 的启动, 即温度

检测单元 111 的启动不受存储芯片 100 是否启动的影响，使得对存储芯片 100 温度的检测不受存储芯片 100 是否启动的影响，从而能够为存储芯片 100 的启动及运行提供参考，进而能够避免存储芯片 100 在低温下启动或者运行，提高存储芯片 100 的稳定性。

如前所述，温度对存储芯片 100 的性能有很大影响，特别是在存储芯片 100 启动时。若存储芯片 100 在低温下启动，会使向存储芯片 100 中写入数据的时间变化（如加长），影响了存储芯片 100 写入的稳定性，则在存储芯片 100 启动之前需要测量存储芯片的温度，以使存储芯片 100 能够在合适的温度内启动。

因此，本发明所述温度检测单元 111 的供电早于所述存储芯片 100 的供电，即在所述存储芯片 100 启动之前，所述温度检测单元 111 已经启动，从而可获得存储芯片 100 启动之前的温度，为存储芯片 100 的启动提供参考。所述温度检测单元 111 与所述存储芯片 100 的供电时间差取决于所述存储芯片 100 的温度变化速率，若所述存储芯片 100 的温度变化速率大，所述存储芯片 100 达到预设温度的时间短，则所述温度检测单元 111 与所述存储芯片 100 的供电时间差小，若所述存储芯片 100 的温度变化速率小，所述存储芯片 100 达到预设温度的时间长，则所述温度检测单元 111 与所述存储芯片 100 的供电时间差大。

进一步，请参阅图 7，所述温度检测单元 111 与所述存储芯片 100 共用同一接地端 VSS。其优点在于，一方面不会增加存储芯片 100 未启动阶段的泄露电流，另一方面，会减少引脚的数目，节省空间。

请继续参阅图 1，多个存储芯片 100 堆叠设置在所述控制芯片 120 上，所述控制芯片 120 与堆叠结构中最底层的存储芯片 100 键合在一起。而在本发明另一实施例中，当只有一个存储芯片 100 时，所述存储芯片 100 设置在控制芯片 120 上，所述控制芯片 120 与该存储芯片 100 键合在一起。

所述存储芯片 100 中形成有硅通孔互连结构 101，通过硅通孔互连结构 101 将存储芯片 100 与控制芯片 120 进行电连接，将温度检测单元 111 与控制芯片 120 电连接。即通过硅通孔互连结构 101 将存储芯片 100 与接地端 VSS 及电源 VDD 电连接，将温度检测单元 111 与电源 Vtemp 及接地端 VSS 电连接。具体地说，在本实施例中，多个存储芯片 100 堆叠设置时，每一个存储芯片 100 可以通过不同的硅通孔互连结构与控制芯片 120 连接；当具有多个温度检测单元 111 时，可能存在每一个温度检测单元 111 通过不同的硅通孔互连结构与控制芯片 120 连接的情况，也可能存在多个温度检测单元 111 共用硅通孔互连结构与控制芯片 120 连接的情况。可以理解的是，所述存储芯片 100 与所述温度检测单元 111 通过不

同的硅通孔互连结构与控制芯片 120 连接,以使所述温度检测单元 111 及所述存储芯片 100 能够采用不同的电源供电。进一步,多个所述温度检测单元 111 的供电也可共用工艺硅通孔互连结构。

在其他实施例中,所述存储芯片 100 及所述温度检测单元 111 还可以通过金属引线(通过引线键合工艺形成)与所述控制芯片 120 电连接。

进一步,所述 A/D 转换模块 112 包括电阻单元及多个比较单元 P_x 。

所述电阻单元具有第一端及第二端。所述电阻单元的第一端与电源电连接。所述电阻单元可与所述温度检测单元 111 采用同一电源,也可采用不同电源。例如,若所述 A/D 转换模块 112 设置在存储芯片 100 中,则所述电阻单元的第一端可与所述温度检测单元 111 采用同一电源 V_{temp} ;若所述 A/D 转换模块 112 设置在控制芯片 120 中,则所述电阻单元的第一端可与所述温度检测单元 111 采用不同的电源,所述电阻单元可采用电源 VDD 。所述电阻单元的第二端与接地端 VSS 电连接。其中,所述电阻单元具有多个引出端 A_x ,每一引出端 A_x 的电压不同。

在本实施例中,所述电阻单元包括多个串联连接的子电阻 R_x ,所述电阻单元的每一引出端 A_x 与所述电阻单元的第二端之间间隔的子电阻 R_x 的数量不同,以使每一引出端 A_x 的电压不同。例如,引出端 $A1$ 与电阻单元的第二端之间间隔子电阻 $R1$,引出端 $A2$ 与电阻单元的第二端之间间隔子电阻 $R1$ 及 $R2$,则引出端 $A1$ 与引出端 $A2$ 的电压不同。

其中,所述电阻单元的每一引出端 A_x 与所述电阻单元的第二端之间间隔的子电阻 R_x 的数量以预设数值递增。其中,所述预设数值可为一定值,也可为可变数值。

请参阅图 2,在本实施例中,所述电阻单元的每一引出端 A_x 与所述电阻单元的第二端之间间隔的子电阻 R_x 的数量以定值 1 递增。而在本发明其他实施例中,也可以定值 2 等数量递增。

当所述预设数值为可变数值时,所述预设数值具有一变化趋势。所述变化趋势根据所述引出端 A_x 的电压增幅设定。例如,若所述引出端 A_x 的电压增幅为递增,则所述预设数值的变化趋势为递增;若所述引出端 A_x 的电压增幅为递减,则所述预设数值的变化趋势为递减;若所述引出端 A_x 的电压增幅为先增加再减小,则所述预设数值的变化趋势为先增加再减小。进一步,所述子电阻 R_x 的电阻值相同或不同,以使得所述引出端 A_x 之间的电压增幅变化一致或不一致。其中,若所述子电阻 R_x 的电阻值相同,则能够简化版图布局难度,简单易行,便于制造。

所述 A/D 转换模块输入端的信号作为所述比较单元 P_x 的输入信号,即所述温度检测单元输出的模拟信号作为所述比较单元 P_x 的输入信号。所述电阻单元的多个引出端 A_x 信号分别作为多个所述比较单元 P_x 的参考信号。所述引出端 A_x 与所述比较单元 P_x 一一对应。例如,所述引出端 A_1 信号作为所述比较单元 P_1 的参考信号,所述引出端 A_2 信号作为所述比较单元 P_2 的参考信号,依此类推,所述引出端 A_x 与所述比较单元 P_x 一一对应。所述比较单元 P_x 输出数字信号。根据所述比较单元 P_x 输出的数字信号,可获得所述温度检测单元 111 检测的存储芯片 100 的温度。

当所述电阻单元的每一引出端 A_x 与所述电阻单元的第二端之间间隔的子电阻 R_x 的数量以可变的预设数值递增时,所述引出端 A_x 的电压非均匀地改变,以使多个所述比较单元 P_x 的参考信号非均匀地改变,则在不同的电压区域,所述比较单元 P_x 的参考信号的增幅不同,进而能够改变该电压区域的测量精度。具体地说,对需要精确测量的电压区域,所述预设数值以小幅度改变,以使参考信号的增幅小,提高信号采样点数,进而提高该区域的测量精度,对不需要精确测量的电压区域,所述预设数值以大幅度改变,以使参考信号的增幅大,减少信号采样点数,进而提高测量效率。例如,在本发明一实施例中,需要精确测量的电压区域为 $1.2\text{ V} \sim 1.7\text{ V}$,其对应的参考信号范围即为 $1.2\text{ V} \sim 1.7\text{ V}$,则在 $1.2\text{ V} \sim 1.7\text{ V}$ 电压区域,所述预设数值的增幅小,例如,所述预设数值的增幅为 1,使得参考信号的增幅为 0.1 V ,从而能够增加该电压区域的采样点数,提高测量精度,而在电压小于 1.2 V 及大于 1.7 V 的电压区域,所述预设数值的增幅大,例如,所述预设数值的增幅为 3,使得参考信号的增幅为 0.3 V ,适当减少采样点数,提高测量效率。进一步,所述 A/D 转换模块 112 还包括输出单元 1120,所述输出单元 1120 与所述比较单元 P_x 连接,用于将所述数字信号输出。进一步,在本实施例中,所述 A/D 转换模块 112 还包括编码单元 EEC,所述编码单元 EEC 接收所述比较单元 P_x 输出的数字信号,并进行编码,其形成的信号输入所述输出单元 1120,所述输出单元 1120 将编码后的数字信号输出。

本发明半导体装置利用温度检测模块检测存储芯片的温度,当所述温度检测模块检测的温度达到设定阈值时,或者所述存储芯片 100 的温度达到设定阈值之后,所述存储芯片启动,温度检测模块检测的温度为存储芯片的启动及运行提供参考,从而避免存储芯片在低温下启动及运行,缩短写入时间,提高存储芯片写入的稳定性。

当存储芯片 100 处于低温环境中,若对其进行加热,则能够迅速提高存储芯片 100 的温度,从而加快存储芯片 100 的启动。因此,本发明所述控制芯片 120 还能够在存储芯片

100 启动之前先进行启动,控制芯片 120 利用启动后自身产生的热量对存储芯片 100 进行加热,以快速提高存储芯片 100 的温度。

在所述控制芯片 120 启动后,所述控制芯片 120 控制所述温度检测单元 111 启动,以检测所述存储芯片 100 的温度。所述温度检测单元 111 还能够将检测的温度传送给控制芯片 120,以作为控制芯片 120 的数据。

所述控制芯片 120 能够判断所述温度检测单元 111 检测的温度是否达到设定阈值,若达到设定阈值,则控制所述存储芯片 100 启动。

若仅有一个温度检测单元 111 及一个存储芯片 100,一个所述温度检测单元 111 仅用于检测一个存储芯片的温度时,当控制单元 120 判定该温度检测单元 111 检测的温度达到设定阈值,则所述控制芯片 120 控制该存储芯片 100 启动。

若存在一个温度检测单元 111 及多个存储芯片 100,且一个所述温度检测单元 111 检测多个存储芯片 100 的温度,当控制单元 120 判定该温度检测单元 111 检测的温度达到设定阈值,则控制单元 120 先控制离所述控制芯片 120 最近的存储芯片 100 启动,然后再控制上面的其他存储芯片 100 依次启动。

若存在多个温度检测单元 111 及多个存储芯片 100,且可能存在一个所述温度检测单元 111 仅检测一个存储芯片 100 的温度和一个温度检测单元 111 检测多个所述存储芯片 100 的温度的情况,或者仅存在一个温度检测单元 111 检测多个所述存储芯片 100 的温度的情况,当控制单元 120 判断某一个温度检测单元 111 检测的温度达到设定阈值,则控制该温度检测单元 111 对应的存储芯片 100 启动,若该温度检测单元 111 检测多个存储芯片 100 的温度,则先控制离所述控制芯片 120 最近的存储芯片 100 启动,然后再控制上面的其他存储芯片 100 依次启动。

若存在多个温度检测单元 111 及多个存储芯片 100,且所述温度检测单元 111 与所述存储芯片 100 一一对应,当控制单元 110 判断某一个温度检测单元 111 检测的温度达到设定阈值,则控制该温度检测单元 111 对应的存储芯片 100 启动。具体地说,如图 1 所示的堆叠结构中有 4 个存储芯片 100,每一个存储芯片 100 中对应具有一个温度检测单元 111,因而每一个温度检测单元 111 会对对应的存储芯片 100 的温度进行检测,获得四个温度检测值,所述控制芯片 120 会依次判断 4 个所述温度检测单元 111 检测的温度是否达到设定阈值时,若某一个温度检测单元 111 检测的温度达到设定阈值,则控制该温度检测单元 111 对应的存储芯片启动,比如堆叠结构中最底层的存储芯片 100 中的温度检测单元 111 检测

的温度先达到设定阈值时，则控制芯片 120 先控制所述堆叠结构最底层的那一个存储芯片 100 启动，接着，堆叠结构中倒数第二层中那个存储芯片 100 中对应的温度检测单元 111 检测的温度也达到设定阈值时，则控制单元 301 接着控制堆叠结构中倒数第二层的那个存储芯片 100 启动，上面两层的存储芯片 100 的启动以此类推。

对于半导体装置存在多个存储芯片 100 时，前述的这种控制结构和控制方式能使得每一个存储芯片 100 启动时机的精度进一步提高，并能进一步减小低温环境下的对每一个存储芯片 100 进行数据写入时的写入时间，进一步提高了对每一个存储芯片 100 写入的稳定性。

当本发明半导体装置工作在低温环境时，通过控制芯片 120 可以使得存储芯片 100 升温到设定阈值，从而可以防止存储芯片 100 中的位线、字线、以及金属连线（金属接触部）由于环境温度过低带来的电阻的增大，从而减小了低温环境下的对存储芯片进行数据写入时的写入时间，提高了存储芯片写入的稳定性。所述设定阈值可以设定在控制芯片 120 中，设定阈值的具体大小可以根据实际需要或者经验进行设定。

在另一实施例中，所述控制芯片 120 中可以具有额外的加热电路（附图中未绘示）。所述加热电路用于对所述存储芯片 100 进行加热。所述控制芯片 120 在对所述存储芯片 100 进行加热之前或之后，所述控制芯片 120 判断所述温度检测单元 111 检测的存储芯片 100 的温度是否达到设定阈值，若未达到设定阈值，则控制所述加热电路对存储芯片 100 进行加热，如达到设定阈值，则控制所述加热电路停止对存储芯片 100 进行加热。从而实现对加热过程的精确控制，使得存储芯片 100 的温度能保持在设定阈值附近，防止存储芯片 100 的温度过高或过低，从而使得对存储器的写入时间始终保持较短。

以上所述仅是本发明的优选实施方式，应当指出，对于本技术领域的普通技术人员，在不脱离本发明原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本发明的保护范围。