

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年12 月11 日 (11.12.2003)

PCT

(10) 国際公開番号
WO 03/102908 A1

(51) 国際特許分類⁷: G09G 3/36, G02F 1/133

(21) 国際出願番号: PCT/JP03/06658

(22) 国際出願日: 2003 年5 月28 日 (28.05.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2002-159030 2002 年5 月31 日 (31.05.2002) JP

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 木田 芳利 (KIDA, Yoshitoshi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 市川 弘明 (ICHIKAWA, Hiroaki) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).

(74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒105-0001 東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所内 Tokyo (JP).

(81) 指定国 (国内): CN, KR, SG, US.

添付公開書類:
— 国際調査報告書

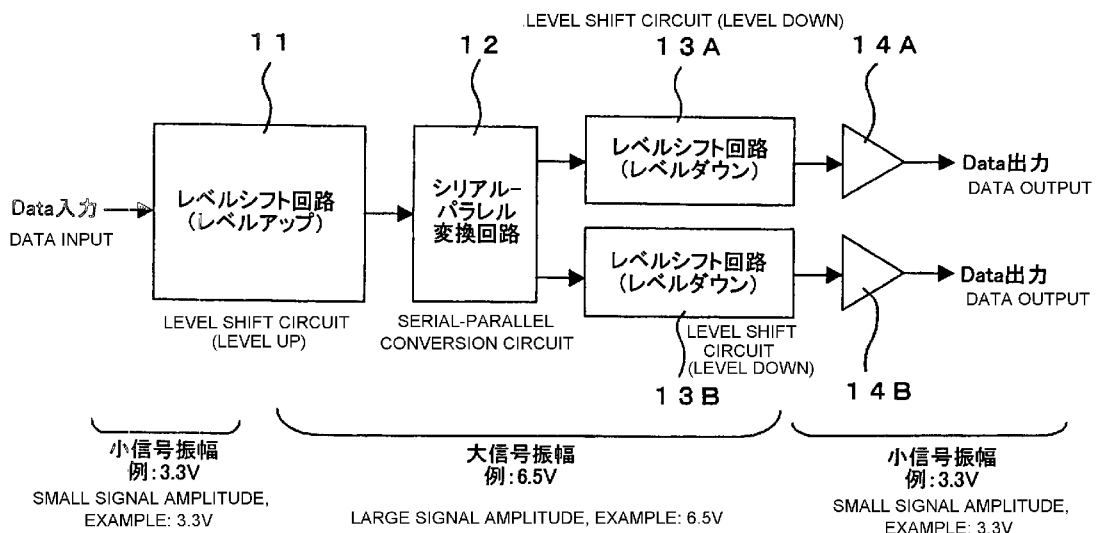
(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 仲島 義晴 (NAKAJIMA, Yoshiharu) [JP/JP]; 〒141-0001 東京都品川区

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: DATA PROCESSING CIRCUIT, DISPLAY DEVICE, AND MOBILE TERMINAL

(54) 発明の名称: データ処理回路、表示装置および携帯端末



(57) Abstract: When a data processing circuit is formed on an insulation substrate by using a TFT, it is difficult to process at a high speed a data signal having a rapid data rate such as a digital display data. In the data processing circuit formed on the insulation substrate by using the TFT, a data signal having a low voltage amplitude input serially is leveled up to a high voltage amplitude by a level shift circuit (11). A serial data signal of this high voltage amplitude is converted into a parallel data signal by a serial-parallel conversion circuit (12), after which the signal is again leveled down to a data signal of a low voltage amplitude by level shift circuits (13A, 13B). Thus, it is possible to perform high-speed processing of a digital data signal with a low power consumption.

[続葉有]



WO 03/102908 A1



(57) 要約:

T F Tを用いて絶縁基板上にデータ処理回路を形成した場合、デジタル表示データのようにデータレートが早いデータ信号を高速に処理することが難しくなる。

絶縁基板上にT F Tを用いて形成してなるデータ処理回路において、シリアルに入力される低電圧振幅のデータ信号をレベルシフト回路（11）によって一度高電圧振幅にレベルアップし、この高電圧振幅のシリアルデータ信号をシリアルーパラレル変換回路（12）によってパラレルデータ信号に変換した後、再度低電圧振幅のデータ信号にレベルシフト回路（13 A，13 B）によってレベルダウンすることで、低消費電力にてデジタルデータ信号の高速処理を可能にする。