

半导体腔室

技术领域

本发明涉及半导体设备技术领域，具体地，涉及一种半导体腔室。

背景技术

在例如物理气相沉积（Physical Vapor Deposition，简称 PVD）工艺中，晶圆放置在工艺腔室内的基座上，工艺腔室内形成有等离子体，等离子体轰击基座上方的靶材，使靶材原子逸出，并沉积在晶圆表面上，从而在晶圆表面形成所需的薄膜，在进行例如物理气相沉积工艺时，晶圆需要处于工艺腔室内的一个封闭的工艺环境中，以避免靶材原子扩散沉积在工艺腔室内壁或者其它零部件上。

现有的一种工艺腔室中，在腔室本体的顶部设置有靶材，且在靶材下方设置有用以承载晶圆的可升降的基座，以及环绕设置在腔室本体内侧的屏蔽件，并且在基座上设置有环绕在晶圆周围的下屏蔽环，和在工艺时叠置于下屏蔽环上的遮盖环。该遮盖环在基座从工艺位下降时，搭接在屏蔽件上。

但是，由于在安装遮盖环时，是将其人为搭接在屏蔽件上，只靠肉眼观察，很难保证遮盖环与屏蔽件的同心，当基座上升至工艺位，下屏蔽环从屏蔽件上托起遮盖环时，遮盖环与基座也很难保证同心，遮盖环可能会遮挡晶圆的边缘，导致晶圆的边缘沉积的薄膜很薄甚至未沉积有薄膜，从而影响芯片性能。

发明内容

本发明旨在至少解决现有技术中存在的技术问题之一，提出了一种半导

体腔室，其能够避免遮挡晶圆，提高晶圆沉积薄膜的均匀性，从而改善芯片性能。

为实现本发明的目的而提供一种半导体腔室，所述半导体腔室包括腔体和设置在所述腔体中的第一遮挡件和可升降的基座组件，其中，

所述第一遮挡件与所述腔体的内周壁固定连接，且沿所述腔体的内周壁的周向环绕设置；

所述基座组件包括基座本体、第二遮挡件和定位结构，所述基座本体用于承载晶圆；所述第二遮挡件沿所述基座本体的周向环绕设置在所述基座本体上，所述基座本体上升至工艺位时，所述第二遮挡件与所述第一遮挡件部分重叠设置，且所述第二遮挡件的与所述第一遮挡件相互重叠的部分位于所述第一遮挡件背离所述基座本体的一侧；

所述定位结构设置在所述基座本体与所述第二遮挡件之间，用于对所述基座本体与所述第二遮挡件的相对位置进行定位。

可选的，所述定位结构包括多个第一定位槽、多个第二定位槽和多个定位件，多个所述第一定位槽开设在所述基座本体朝向所述第二遮挡件的表面上，多个所述第二定位槽开设在所述第二遮挡件朝向所述基座本体的表面上，所述定位件、所述第一定位槽和所述第二定位槽的数量相同并一一对应设置，各所述定位件分别插入至对应的所述第一定位槽和所述第二定位槽中。

可选的，所述第二遮挡件包括第一遮挡部和第二遮挡部，所述第一遮挡部呈环状，且沿所述基座本体的周向环绕设置在所述基座本体上，所述定位结构设置在所述基座本体与所述第一遮挡部之间；所述第二遮挡部呈环状，且位于所述第一遮挡部的下方，所述第二遮挡部与所述第一遮挡件相互重叠，且所述第二遮挡部的与所述第一遮挡件相互重叠的部分位于所述第一遮挡件背离所述基座本体的一侧。

可选的，所述基座本体上设置有第一连接部，且所述第一连接部沿所述

基座本体的周向环绕在所述基座本体的周侧；所述第二遮挡件还包括连接于所述第一遮挡部和所述第二遮挡部之间的连接段，所述连接段环绕在所述第一连接部的周侧，且与所述第一连接部相对设置，所述基座组件还包括可拆卸的连接件，所述连接件用于可拆卸的连接所述第一连接部和所述连接段。

可选的，所述第二遮挡部包括相互连接的呈环状的水平遮挡段和呈筒状的竖直遮挡段，所述水平遮挡段环绕所述连接段设置，且所述竖直遮挡段与所述第一遮挡件具有间隙的环绕在所述第一遮挡件的周围。

可选的，所述第一连接部上设置有螺纹通孔，所述连接段上设置有与所述螺纹通孔对应的螺纹沉孔，所述连接件包括螺钉，所述螺钉用于与所述螺纹沉孔和所述螺纹通孔螺纹配合。

可选的，所述第一遮挡部上设置有朝向所述基座本体中心的环形凸沿，所述环形凸沿的上表面高于承载于所述基座本体上的所述晶圆的上表面，且所述环形凸沿的内径大于承载于所述基座本体上的所述晶圆的直径。

可选的，所述第一遮挡部上还设置有环形凹槽，且所述环形凹槽设置于所述第一遮挡部的靠近所述基座本体的表面上，并位于所述环形凸沿的下方，所述环形凹槽的远离所述基座本体中心的环形立面与承载于所述基座本体上的所述晶圆的外周面的距离，大于所述环形凸沿朝向所述基座本体中心的环形立面与承载于所述基座本体上的所述晶圆的外周面的距离。

可选的，所述第一遮挡件和所述第二遮挡件的朝向所述腔体顶部的表面均进行粗化处理。

可选的，所述半导体腔室还包括靶材组件，所述靶材组件设置在所述腔体的顶部，所述基座组件设置在所述腔体内，用于与所述靶材组件形成封闭的工艺环境。

本发明具有以下有益效果：

本发明提供的半导体腔室，通过在基座本体上沿基座本体的周向环绕设

置第二遮挡件，并使第二遮挡件在基座本体上升至工艺位时，与第一遮挡件部分重叠设置，且使第二遮挡件的与第一遮挡件相互重叠的部分位于第一遮挡件背离基座本体的一侧，可以使得第二遮挡件能够兼具现有技术中遮盖环和下屏蔽环两个部件的功能，以在进行半导体工艺时，借助基座本体、第一遮挡件、第二遮挡件和设置在腔体顶部的靶材就可以在半导体腔室中形成封闭的工艺环境，而通过在基座本体与第二遮挡件之间设置定位结构，可以借助定位结构对基座本体与第二遮挡件的相对位置进行定位，使第二遮挡件与基座本体同心同轴，从而避免第二遮挡件遮挡承载于基座本体上的晶圆，并且，由于第二遮挡件是设置在基座本体上的，使得第二遮挡件在半导体工艺过程中始终不会与基座本体分离，始终会随基座本体的升降而升降，而不会像现有技术中遮盖环会搭接在屏蔽件上与基座分离，从而避免第二遮挡件与基座本体的相对位置发生改变，避免遮挡第二遮挡件在半导体工艺过程中遮挡承载于基座本体上的晶圆，继而提高晶圆沉积薄膜的均匀性，进而改善芯片性能。

附图说明

图 1 为现有的一种半导体腔室的结构示意图；

图 2 为本发明实施例提供的半导体腔室的结构示意图；

附图标记说明：

11-腔室本体；12-转接件；13-靶材；14-基座组件；141-屏蔽件；142-遮盖环；143-下屏蔽环；144-冷却水盘；145-顶盘；15-真空螺钉；16-密封圈；17-热电偶；2-基座本体；21-第一连接部；3-第一遮挡件；4-第二遮挡件；41-第一遮挡部；411-螺纹沉孔；412-环形凸沿；413-环形凹槽；42-第二遮挡部；421-水平遮挡段；422-竖直遮挡段；43-连接段；5-连接件；6-定位件；71-腔体；72-靶材组件；73-冷却部件；74-水冷通道；75-热电偶；76-波纹管；77-转接部件；8-晶圆。

具体实施方式

为使本领域的技术人员更好地理解本发明的技术方案，下面结合附图来对本发明提供的半导体腔室进行详细描述。

如图1所示，现有的一种工艺腔室包括腔室本体11、转接件12、靶材13和基座组件14，基座组件14包括屏蔽件141、遮盖环142、下屏蔽环143、冷却水盘144和顶盘145，其中，转接件12设置在腔室本体11上，靶材13设置在转接件12上，屏蔽件141设置在转接件12上，并沿腔室本体11的周向设置在腔室本体11内，顶盘145设置在冷却水盘144上，冷却水盘144用于冷却顶盘145，下屏蔽环143沿顶盘145的周向设置在顶盘145上，在未进行半导体工艺时，冷却水盘144、顶盘145和下屏蔽环143下降至低位，遮盖环142搭接在屏蔽件141上。在进行半导体工艺时，顶盘145支撑晶圆8，冷却水盘144、顶盘145和下屏蔽环143上升至高位（即，工艺位），下屏蔽环143从屏蔽件141上托起遮盖环142，使遮盖环142与屏蔽件141分离，遮盖环142与屏蔽件141之间形成有迷宫结构，从而通过靶材13、屏蔽件141、遮盖环142、下屏蔽和顶盘145共同形成封闭的工艺环境。

发明人经研究发现：由于遮盖环142是人为搭接在屏蔽件141上，只靠肉眼观察，很难保证遮盖环142与屏蔽件141的同心，当冷却水盘144、顶盘145和下屏蔽环143上升至高位，下屏蔽环143从屏蔽件141上托起遮盖环142时，遮盖环142与顶盘145也很难保证同心，遮盖环142可能会遮挡晶圆8的边缘，导致晶圆8的边缘沉积的薄膜很薄甚至未沉积有薄膜，从而影响芯片性能。

为了解决上述技术问题，如图2所示，本发明实施例提供一种半导体腔室，半导体腔室包括腔体71和设置在腔体71中的第一遮挡件3和可升降的基座组件，其中，第一遮挡件3与腔体71的内周壁固定连接，且沿腔体71的内周壁的周向环绕设置，基座组件包括基座本体2、第二遮挡件4和定位

结构，基座本体 2 用于承载晶圆 8，可选的，基座本体 2 与腔体 71 同轴设置；第二遮挡件 4 沿基座本体 2 的周向环绕设置在基座本体 2 上，基座本体 2 位于上升至工艺位时，第二遮挡件 4 与第一遮挡件 3 部分重叠设置，且第二遮挡件 4 的与第一遮挡件 3 相互重叠的部分位于第一遮挡件 3 背离基座本体 2 的一侧；定位结构设置在基座本体 2 与第二遮挡件 4 之间，用于对基座本体 2 与第二遮挡件 4 的相对位置进行定位。

本发明实施例提供的半导体腔室，通过在基座本体 2 上沿基座本体 2 的周向设置第二遮挡件 4，并使第二遮挡件 4 在基座本体 2 位于上升至工艺位时，与第一遮挡件 3 部分重叠设置，且使第二遮挡件 4 的与第一遮挡件 3 相互重叠的部分位于第一遮挡件 3 背离基座本体 2 的一侧，可以使得第二遮挡件 4 能够兼具现有技术中基座组件的遮盖环 142 和下屏蔽环 143 两个部件的功能，以在进行半导体工艺时，借助基座本体 2、第一遮挡件 3、第二遮挡件 4 和设置在腔体 71 顶部的靶材组件 72 就可以在半导体腔室中形成封闭的工艺环境，而通过在基座本体 2 与第二遮挡件 4 之间设置定位结构，可以借助定位结构对基座本体 2 与第二遮挡件 4 的相对位置进行定位，使第二遮挡件 4 与基座本体 2 同心同轴，从而避免第二遮挡件 4 遮挡承载于基座本体 2 上的晶圆 8，并且，由于第二遮挡件 4 是设置在基座本体 2 上的，使得第二遮挡件 4 在半导体工艺过程中始终不会与基座本体 2 分离，始终会随基座本体 2 的升降而升降，而不会像现有技术中基座组件的遮盖环会搭接在屏蔽件上与顶盘分离，从而避免第二遮挡件 4 与基座本体 2 的相对位置发生改变，避免遮挡第二遮挡件 4 在半导体工艺过程中遮挡承载于基座本体 2 上的晶圆 8，继而提高晶圆 8 沉积薄膜的均匀性，进而改善芯片性能。

通过在基座本体 2 与第二遮挡件 4 之间设置定位结构，可以在安装第二遮挡件 4 与基座本体 2 时，借助定位结构对基座本体 2 与第二遮挡件 4 的相对位置进行定位，使第二遮挡件 4 与基座本体 2 同心同轴，以能够在第二

遮挡件 4 与基座本体 2 安装完成后, 即, 第二遮挡件 4 沿基座本体 2 的周向设置在基座本体 2 上后, 使第二遮挡件 4 在基座本体 2 上的位置处于, 与基座本体 2 同心同轴的位置, 从而避免第二遮挡件 4 在半导体工艺过程中遮挡承载于承载主体上的晶圆 8。

在未进行半导体工艺时, 基座本体 2 下降至低位, 第二遮挡件 4 随基座本体 2 下降至低位, 此时, 第二遮挡件 4 与第一遮挡件 3 分离不具有重叠的部分, 基座本体 2、第一遮挡件 3、第二遮挡件 4 和设置在腔体 71 顶部的靶材组件 72 未形成封闭的工艺环境, 机械手可以将待加工的晶圆 8 传输至基座本体 2 上, 或者将加工后的晶圆 8 从基座本体 2 上移走。在进行半导体工艺时, 基座本体 2 承载晶圆 8 上升至工艺位, 第二遮挡件 4 随基座本体 2 上升至工艺位, 此时, 第二遮挡件 4 与第一遮挡件 3 部分重叠, 且第二遮挡件 4 的与第一遮挡件 3 相互重叠的部分位于第一遮挡件 3 背离基座本体 2 的一侧, 设置在腔体 71 顶部的靶材组件 72 可以从腔体 71 的顶部阻挡半导体工艺中等离子体轰击出的靶材原子, 第二遮挡件 4 的与第一遮挡件 3 相互重叠的部分位于第一遮挡件 3 背离基座本体 2 的一侧, 使得沿腔体 71 的内周壁的周向设置的第一遮挡件 3 可以从周侧阻挡靶材原子, 基座本体 2 和第二遮挡件 4 可以从底部阻挡靶材原子, 从而通过基座本体 2、第一遮挡件 3、第二遮挡件 4 和设置在腔体 71 顶部的靶材组件 72 形成封闭的工艺环境。

如图 2 所示, 在本发明一优选实施例中, 定位结构可以包括多个第一定位槽、多个第二定位槽和多个定位件 6, 多个第一定位槽开设在基座本体 2 朝向第二遮挡件 4 的表面 (例如图 2 中基座本体 2 的上表面) 上, 多个第二定位槽开设在第二遮挡件 4 朝向基座本体 2 的表面 (例如图 2 中第二遮挡件 4 的下表面) 上, 定位件 6、第一定位槽和第二定位槽的数量相同并一一对应设置, 各定位件 6 分别插入至对应的第一定位槽和第二定位槽中。

在安装第二遮挡件 4 与基座本体 2 时, 可以先将多个定位件 6 一一对应

的插入至多个第一定位槽中，此时，各定位件6的一部分位于对应的第一定位槽中，另一部分位于对应的第一定位槽外，通过将第二遮挡件4放置在基座本体2上，并使多个定位件6位于对应的第一定位槽外的另一部分一一对应的插入至多个第二定位槽中，以借助一一对应设置的定位件6、第一定位槽和第二定位槽完成对第二遮挡件4与基座本体2相对位置的定位，此时，各定位件6分别插入至对应的第一定位槽和第二定位槽中。

如图2所示，在本发明一优选实施例中，第二遮挡件4可以包括第一遮挡部41和第二遮挡部42，第一遮挡部41呈环状，且沿基座本体2的周向环绕设置在基座本体2上，定位结构设置在基座本体2与第一遮挡部41之间，第一遮挡部41通过该定位结构定位设置于基座本体2上，第二遮挡部42呈环状，且位于第一遮挡部41的下方，第二遮挡部42与第一遮挡件3相互重叠，且第二遮挡部42的与第一遮挡件3相互重叠的部分位于第一遮挡件3背离基座本体2的一侧。

通过设置环状的第一遮挡部41以及与第一遮挡部41重叠设置的第二遮挡部42，且第一遮挡部41沿基座本体2的周向环绕设置，则由二者构成的第二遮挡件4可以沿基座本体2的周向环绕设置在基座本体2上。此外，第二遮挡部42位于第一遮挡部41的下方，并与第一遮挡件3相互重叠，且第二遮挡部42与第一遮挡件3相互重叠的部分位于第一遮挡件3背离基座本体2的一侧，可以实现第二遮挡件4与第一遮挡件3部分重叠设置，且第二遮挡件4的与第一遮挡件3相互重叠的部分位于第一遮挡件3背离基座本体2的一侧，实现在该半导体腔室进行沉积工艺时，第一遮挡件3和第二遮挡件4对腔体71内壁进行保护，避免在腔体71的内壁沉积薄膜。通过将定位结构设置在基座本体2与第一遮挡部41之间，可以实现定位结构设置在基座本体2与第二遮挡件4之间，通过将第一遮挡部41通过定位结构定位设置于基座本体2上，可以借助定位结构通过对基座本体2与第一遮挡部41进行定位，

实现对基座本体 2 与第二遮挡件 4 进行定位。

如图 2 所示, 可选的, 多个第一定位槽可以开设在基座本体 2 朝向第二遮挡件 4 的一侧面上, 多个第二定位槽可以开设在第二遮挡件 4 朝向基座本体 2 的一侧面上。

可选的, 第一遮挡部 41 和第二遮挡部 42 为一体结构, 以使包括第一遮挡部 41 和第二遮挡部 42 的第二遮挡件 4 为一体结构, 也就是说本发明实施例提供的半导体腔室的基座组件, 第二遮挡件 4 为一体结构, 且借助一体结构的第二遮挡件 4 实现了现有的一种基座组件的遮盖环 142 和下屏蔽环 143 的功能。

如图 2 所示, 在本发明一优选实施例中, 基座本体 2 上可以设置有第一连接部 21, 且第一连接部 21 沿基座本体 2 的周向环绕在基座本体 2 的周侧; 第二遮挡件 4 可以还包括连接于第一遮挡部 41 和第二遮挡部 42 之间的连接段 43, 连接段 43 环绕在第一连接部 21 的周侧, 且与第一连接部 21 相对设置, 基座组件可以还包括可拆卸的连接件 5, 连接件 5 用于可拆卸的连接第一连接部 21 和连接段 43。

由于第二遮挡件 4 可以从底部阻挡靶材原子, 因此, 第二遮挡件 4 上会沉积有靶材原子, 当第二遮挡件 4 上沉积的靶材原子过多时, 为了避免第二遮挡件 4 上沉积的靶材原子从第二遮挡件 4 上脱落对承载于基座本体 2 上的晶圆 8 造成污染, 则需要对第二遮挡件 4 进行清洁或者更换, 此时, 就需要将沉积有靶材原子的第二遮挡件 4 从基座本体 2 上拆卸下来, 以对沉积有靶材原子的第二遮挡件 4 进行清洁, 或者将更换的新的第二遮挡件 4 与基座本体 2 连接。借助连接件 5 可拆卸的连接第一连接部 21 和连接段 43, 可以实现第二遮挡件 4 与基座本体 2 可拆卸的连接。

如图 1 所示, 现有的一种基座组件的下屏蔽环 143 与顶盘 145 的连接方式, 是由顶盘 145 的底部向上穿入真空螺钉 15, 真空螺钉 15 由下至上依次

穿入顶盘 145 和下屏蔽环 143, 来连接下屏蔽环 143 与顶盘 145, 而顶盘 145 与冷却水盘 144 的连接方式, 是由顶盘 145 的顶部向下穿入真空螺钉 15, 真空螺钉 15 由上至下依次穿入顶盘 145 和冷却水盘 144, 来连接顶盘 145 与冷却水盘 144, 这样当下屏蔽环 143 沉积的靶材原子过多, 需要进行清洁或者更换时, 就需要先拆卸连接顶盘 145 与冷却水盘 144 的真空螺钉 15, 使顶盘 145 与冷却水盘 144 分离, 将顶盘 145 与下屏蔽环 143 共同取下, 之后才可以拆卸下屏蔽环 143 与顶盘 145, 导致拆卸下屏蔽环 143 进行清洁或者更换非常繁琐, 并且, 冷却水盘 144 中设置有用于检测顶盘 145 温度的热电偶 17, 且热电偶 17 与大气连通, 而顶盘 145 与冷却水盘 144 之间是通过密封圈来实现真空与大气的隔离, 因此, 当顶盘 145 与冷却水盘 144 分离时, 顶盘 145 与冷却水盘 144 之间的真空状态就受到了破坏, 即使将顶盘 145 再次安装至冷却水盘 144 上, 顶盘 145 与冷却水盘 144 之间的真空度也无法恢复至初始状态, 导致工艺结果受到影响, 并导致热电偶 17 测温受到影响, 而热电偶 17 测温受到影响也会对工艺结果造成影响。

而如图 2 所示, 本发明实施例提供的半导体腔室的基座组件, 由于连接件 5 可拆卸连接的第一连接部 21 和连接段 43 中, 第一连接部 21 是沿基座本体 2 的周向环绕设置在基座本体 2 的周侧, 连接段 43 是设置于第一遮挡部 41 和第二遮挡部 42 之间, 并与第一连接部 21 相对设置, 例如, 连接段 43 与第一连接部 21 相对的环绕在第一连接部 21 的周围, 因此, 可以从第二遮挡件 4 和基座本体 2 的周侧实现第二遮挡件 4 与基座本体 2 的可拆卸连接, 这样即使基座本体 2 的底部连接有冷却部件 73, 也无需将基座本体 2 与冷却部件 73 拆卸, 就可以拆卸第二遮挡件 4 与基座本体 2, 从而便于拆卸第二遮挡件 4 进行清洁或者更换, 并且不会破坏基座本体 2 与冷却部件 73 之间的真空状态, 从而改善工艺结果。

如图 2 所示, 在本发明一优选实施例中, 第二遮挡部 42 可以包括相互

连接的呈环状的水平遮挡段 421 和呈筒状的竖直遮挡段 422, 水平遮挡段 421 环绕连接段 43 设置, 且竖直遮挡段 422 与第一遮挡件 3 具有间隙的环绕在第一遮挡件 3 的周围。具体地, 如图 2 所示, 竖直遮挡段 422 环绕设置在第一遮挡件 3 外周, 且二者之间具有横向间隙。

通过设置水平遮挡段 421 和呈筒状的竖直遮挡段 422, 且水平遮挡段 421 环绕连接段 43 设置, 可以借助水平遮挡段 421 从底部阻挡靶材原子, 通过使竖直遮挡段 422 与第一遮挡件 3 具有间隙的环绕在第一遮挡件 3 的周围, 可以借助竖直遮挡段 422 从周侧阻挡靶材原子, 从而通过基座本体 2、第一遮挡件 3、第二遮挡件 4 和设置在腔体 71 顶部的靶材组件 72 形成相对封闭的工艺环境。

如图 2 所示, 在本发明一优选实施例中, 第一连接部 21 上可以设置有螺纹通孔, 连接段 43 上可以设置有与螺纹通孔对应的螺纹沉孔 411, 连接件 5 可以包括螺钉, 螺钉用于与螺纹沉孔 411 和螺纹通孔螺纹配合。可选的, 上述螺纹通孔可以为多个, 且沿第一连接部 21 的周向对称分布; 螺纹沉孔 411 和螺钉的数量与上述螺纹通孔的数量相同, 且一一对应地设置。

通过将螺钉依次穿入螺纹沉孔 411 和螺纹通孔, 并将螺钉与螺纹沉孔 411 和螺纹通孔旋紧, 使螺钉与螺纹沉孔 411 紧密贴合, 以借助螺钉将第一连接部 21 和连接段 43 连接, 从而使第一遮挡部 41 与基座本体 2 连接, 进而使第二遮挡件 4 与基座本体 2 连接, 通过旋松螺钉, 将螺钉依次从螺纹通孔和螺纹沉孔 411 中拔出, 可以将第一连接部 21 和连接段 43 拆卸, 从而可以将第一遮挡部 41 与基座本体 2 拆卸, 进而可以将第二遮挡件 4 与基座本体 2 拆卸。

如图 1 所示, 现有的一种基座组件的下屏蔽环 143 与顶盘 145 之所以需要通过真空螺钉 15 来进行连接, 是由于下屏蔽环 143 上供真空螺钉 15 穿入的螺纹孔为盲孔, 若采用普通螺钉连接下屏蔽环 143 与顶盘 145, 当普通螺钉穿入盲孔后, 会有空气留存在普通螺钉与盲孔之间, 而当进行半导体工艺,

工艺腔室需要进行抽真空时，留存在普通螺钉与盲孔之间的空气无法及时被抽出，这样在半导体工艺过程中，普通螺钉与盲孔之间的空气会逐渐释放至工艺腔室内，对工艺腔室内的真空度造成影响，使得工艺腔室内的真空度无法满足工艺要求，导致半导体工艺结果较差，因此，需要采用真空螺钉 15 来连接下屏蔽环 143 与顶盘 145，以在工艺腔室需要进行抽真空时，保证盲孔中的空气能够被进行抽出。而如图 2 所示，本发明实施例提供的基座组件，通过将供螺钉穿入的螺纹孔设置为螺纹通孔，这样当螺钉穿入螺纹通孔后，螺纹通孔中的空气就可以被螺钉挤出，螺纹通孔中就不会留存有空气，因此，本发明实施例提供的基座组件，可以采用普通的螺钉来连接第二遮挡件 4 与基座本体 2，而普通的螺钉相对于真空螺钉 15 的成本较低，因此，采用普通的螺钉来连接第二遮挡件 4 与基座本体 2 可以降低基座组件的成本。

如图 2 所示，在本发明一优选实施例中，第一遮挡部 41 上可以设置有朝向基座本体 2 中心延伸的环形凸沿 412，环形凸沿 412 的上表面高于承载于基座本体 2 上的晶圆 8 的上表面，且环形凸沿 412 的内径大于承载于基座本体 2 上的晶圆 8 的直径。

通过在第一遮挡部 41 上设置朝向基座本体 2 中心的环形凸沿 412，环形凸沿 412 的至少上表面高于承载于基座本体 2 上的晶圆 8 的上表面，且环形凸沿 412 的内径大于承载于基座本体 2 上的晶圆 8 的直径，可以借助环形凸沿 412 阻挡从承载于基座本体 2 上的晶圆 8 的外侧斜向下移动的靶材原子移动至晶圆 8 处，从而避免从承载于基座本体 2 上的晶圆 8 的外侧斜向下移动的靶材原子沉积至晶圆 8 朝向基座本体 2 的一侧面上，避免晶圆 8 背镀情况的产生，改善半导体工艺结果。

如图 2 所示，在本发明一优选实施例中，第一遮挡部 41 上可以还设置有环形凹槽 413，且环形凹槽 413 设置于第一遮挡部 41 的靠近基座本体 2 的表面上，并位于环形凸沿 412 的下方，环形凹槽 413 的远离基座本体 2 中心

的环形立面与承载于基座本体 2 上的晶圆 8 的外周面的距离，大于环形凸沿 412 朝向基座本体中心的环形立面与承载于基座本体 2 上的晶圆 8 的外周面的距离。

这样的设计是由于在半导体工艺过程中，靶材原子也会沉积在第一遮挡部 41 的靠近基座本体 2 的表面上形成薄膜，当靶材原子沉积在第一遮挡部 41 的靠近基座本体 2 的表面上形成的薄膜越来越厚，晶粒越长越大时，容易产生尖形毛刺，产生尖形毛刺后，尖形毛刺容易与晶圆 8 之间发生打火现象，导致半导体工艺结果较差，通过在第一遮挡部 41 的靠近基座本体 2 的表面上设置环形凹槽 413，并使环形凹槽 413 位于环形凸沿 412 的下方，且使环形凹槽 413 的远离基座本体 2 中心的环形立面与承载于基座本体 2 上的晶圆 8 的外周面的距离，大于环形凸沿 412 朝向基座本体中心的环形立面与承载于基座本体 2 上的晶圆 8 的外周面的距离，可以增大第一遮挡部 41 的靠近基座本体 2 的表面与承载于基座本体 2 上的晶圆 8 的外周面之间的距离，从而避免打火现象的发生，改善半导体工艺结果。

如图 2 所示，可选的，环形凸沿 412 的下表面可以高于承载于基座本体 2 上的晶圆 8 的上表面。

这样的设计是由于在半导体工艺过程中，靶材原子也会沉积在环形凸沿 412 朝向基座本体 2 中心的环形立面上，通过使环形凸沿 412 的下表面可以高于承载于基座本体 2 上的晶圆 8 的上表面，可以使得环形凸沿 412 朝向基座本体 2 中心的环形立面高于承载于基座本体 2 上的晶圆 8 的上表面，从而避免由于环形凸沿 412 朝向基座本体 2 中心的环形立面上沉积的薄膜越来越厚，晶粒越长越大，产生尖形毛刺后与晶圆 8 之间发生打火现象，导致半导体工艺结果较差，进而改善半导体工艺结果。

在本发明一优选实施例中，第一遮挡件 3 和第二遮挡件 4 的朝向腔体 71 顶部的表面均可以进行粗化处理。

通过对第一遮挡件 3 和第二遮挡件 4 的朝向腔体 71 顶部的表面均进行粗化处理,可以增加第一遮挡件 3 和第二遮挡件 4 的朝向腔体 71 顶部的表面的粗糙度和黏附力,避免沉积在第一遮挡件 3 和第二遮挡件 4 的朝向腔体 71 顶部的表面上的靶材原子脱落,从而避免从第一遮挡件 3 和第二遮挡件 4 的朝向腔体 71 顶部的表面上脱落的靶材原子掉落至晶圆 8 上,对半导体工艺结果造成影响,继而能够提高第一遮挡件 3 和第二遮挡件 4 清洁维护的周期,并改善半导体工艺结果。

可选的,粗化处理的方式可以包括喷砂或铝熔射处理。

可选的,第一遮挡件 3 和第二遮挡件 4 的朝向腔体 71 顶部的表面可以包括环形凹槽 413 的表面。

如图 2 所示,在本发明一优选实施例中,半导体腔室可以还包括冷却部件 73,冷却部件 73 可以设置在基座本体 2 的底部,对基座本体 2 进行冷却。

如图 2 所示,在本发明一优选实施例中,冷却部件 73 中可以设置有水冷通道 74,水冷通道 74 用于供冷却水流动,以通过冷却水来对基座本体 2 进行冷却。

如图 2 所示,在本发明一优选实施例中,冷却部件 73 中可以设置有用用于检测基座本体 2 温度的热电偶 75。

如图 2 所示,在本发明一优选实施例中,冷却部件 73 的底部可以设置有波纹管 76。

如图 2 所示,在本发明一优选实施例中,半导体腔室可以还包括靶材组件 72,靶材组件 72 设置在腔体 71 的顶部,基座组件设置在腔体 71 内,用于与靶材组件 72 形成封闭的工艺环境。

如图 2 所示,在本发明一优选实施例中,工艺腔室可以还包括转接部件 77,转接部件 77 呈环状,设置在腔体 71 的顶部,靶材组件 72 设置在转接部件 77 的顶部,第一遮挡件 3 设置在转接部件 77 上。即,靶材组件 72 通过转

接部件 77 设置在腔体 71 的顶部,第一遮挡件 3 通过转接部件 77 设置在腔体 71 内。

综上所述,本发明实施例提供的半导体腔室能够避免遮挡晶圆 8,提高晶圆 8 沉积薄膜的均匀性,从而改善芯片性能。

可以解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

权 利 要 求 书

1. 一种半导体腔室，其特征在于，所述半导体腔室包括腔体和设置在所述腔体中的第一遮挡件和可升降的基座组件，其中，

5 所述第一遮挡件与所述腔体的内周壁固定连接，且沿所述腔体的内周壁的周向环绕设置；

 所述基座组件包括基座本体、第二遮挡件和定位结构，所述基座本体用于承载晶圆；所述第二遮挡件沿所述基座本体的周向环绕设置在所述基座本体上，所述基座本体上升至工艺位时，所述第二遮挡件与所述第一遮挡件部分重叠设置，且所述第二遮挡件的与所述第一遮挡件相互重叠的部分位于所述第一遮挡件背离所述基座本体的一侧；

 所述定位结构设置在所述基座本体与所述第二遮挡件之间，用于对所述基座本体与所述第二遮挡件的相对位置进行定位。

15 2. 根据权利要求1所述的半导体腔室，其特征在于，所述定位结构包括多个第一定位槽、多个第二定位槽和多个定位件，多个所述第一定位槽开设在所述基座本体朝向所述第二遮挡件的表面上，多个所述第二定位槽开设在所述第二遮挡件朝向所述基座本体的表面上，所述定位件、所述第一定位槽和所述第二定位槽的数量相同并一一对应设置，各所述定位件分别插入至

20 对应的所述第一定位槽和所述第二定位槽中。

 3. 根据权利要求1所述的半导体腔室，其特征在于，所述第二遮挡件包括第一遮挡部和第二遮挡部，所述第一遮挡部呈环状，且沿所述基座本体的周向环绕设置在所述基座本体上，所述定位结构设置在所述基座本体与所述第一遮挡部之间；所述第二遮挡部呈环状，且位于所述第一遮挡部的下方，所述第二遮挡部与所述第一遮挡件相互重叠，且所述第二遮挡部的与所述第一遮挡件相互重叠的部分位于所述第一遮挡件背离所述基座本体的一侧。

4. 根据权利要求 3 所述的半导体腔室，其特征在于，所述基座本体上设置有第一连接部，且所述第一连接部沿所述基座本体的周向环绕在所述基座本体的周侧；所述第二遮挡件还包括连接于所述第一遮挡部和所述第二遮挡部之间的连接段，所述连接段环绕在所述第一连接部的周侧，且与所述第一连接部相对设置，所述基座组件还包括可拆卸的连接件，所述连接件用于可拆卸的连接所述第一连接部和所述连接段。

5. 根据权利要求 4 所述的半导体腔室，其特征在于，所述第二遮挡部包括相互连接的呈环状的水平遮挡段和呈筒状的竖直遮挡段，所述水平遮挡段环绕所述连接段设置，且所述竖直遮挡段与所述第一遮挡件具有间隙的环绕在所述第一遮挡件的周围。

6. 根据权利要求 4 所述的半导体腔室，其特征在于，所述第一连接部上设置有螺纹通孔，所述连接段上设置有与所述螺纹通孔对应的螺纹沉孔，所述连接件包括螺钉，所述螺钉用于与所述螺纹沉孔和所述螺纹通孔螺纹配合。

7. 根据权利要求 3 所述的半导体腔室，其特征在于，所述第一遮挡部上设置有朝向所述基座本体中心的环形凸沿，所述环形凸沿的上表面高于承载于所述基座本体上的所述晶圆的上表面，且所述环形凸沿的内径大于承载于所述基座本体上的所述晶圆的直径。

8. 根据权利要求 7 所述的半导体腔室，其特征在于，所述第一遮挡部上还设置有环形凹槽，且所述环形凹槽设置于所述第一遮挡部的靠近所述基座本体的表面上，并位于所述环形凸沿的下方，所述环形凹槽的远离所述基座本体中心的环形立面与承载于所述基座本体上的所述晶圆的外周面的距

离，大于所述环形凸沿朝向所述基座本体中心的环形立面与承载于所述基座本体上的所述晶圆的外周面的距离。

9. 根据权利要求 1 所述的半导体腔室，其特征在于，所述第一遮挡件
5 和所述第二遮挡件的朝向所述腔体顶部的表面均进行粗化处理。

10. 根据权利要求 1-9 任一所述的半导体腔室，其特征在于，所述半导体腔室还包括靶材组件，所述靶材组件设置在所述腔体的顶部，所述基座组件设置在所述腔体内，用于与所述靶材组件形成封闭的工艺环境。