(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

G00002

(43) 国際公開日
2003年4月17日 (17.04.2003)

PCT

(10) 国際公開番号
WO 03/032399 A1

(51) 国際特許分類[7]: H01L 29/78, 21/336, 21/316

(21) 国際出願番号: PCT/JP02/10288

(22) 国際出願日: 2002年10月2日 (02.10.2002)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2001-307899 2001年10月3日 (03.10.2001) JP

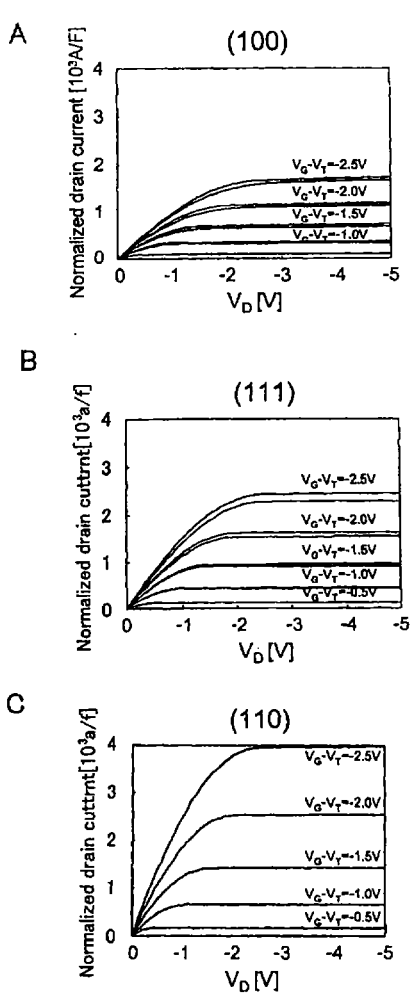
(71) 出願人 (米国を除く全ての指定国について): 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED) [JP/JP]; 〒107-8481 東京都 港区 赤坂五丁目３番６号 Tokyo (JP). 須川 成利 (SUGAWA,Shigetoshi) [JP/JP]; 〒980-8579 宮城県 仙台市青葉区 荒巻字青葉０５ 東北大学大学院工学研究科技術社会システム専攻内 Miyagi (JP).

(71) 出願人 および
(72) 発明者: 大見 忠弘 (OHMI,Tadahiro) [JP/JP]; 〒980-0813 宮城県 仙台市 青葉区米ヶ袋２丁目１－１７－３０１ Miyagi (JP).

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE FABRICATED ON SURFACE OF SILICON HAVING <110> DIRECTION OF CRYSTAL PLANE AND ITS PRODUCTION METHOD

(54) 発明の名称: <１１０>面方位のシリコン表面上に形成された半導体装置およびその製造方法



(57) Abstract: A semiconductor device in which field-effect transistors are fabricated on the surface of silicon substantially having <110> direction of crystal plane. The field-effect transistors are so arranged on the silicon surface that the direction from the source region of each field-effect transistor to the drain region thereof substantially agrees with the <110> direction of crystal plane.

[続葉有]

162162

WO 03/032399 A1

(74) 代理人: 伊東 忠彦 (ITOH,Tadahiko); 〒150-6032 東京都 渋谷区 恵比寿４丁目２０番３号 恵比寿ガーデンプレイスタワー３２階 Tokyo (JP).

(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

実質的に＜１１０＞方位を有するシリコン表面上に複数の電界効果トランジスタが形成された半導体装置において、前記電界効果トランジスタのソース領域とドレイン領域とを結ぶ方向が、実質的に＜１１０＞方向に一致するように電界効果トランジスタを前記シリコン表面上に配置する。