VERFAHREN ZUM HEFTEN VON CHIPS MIT KONTAKTELEMENTEN AUF EIN MIT EINER FUNKTIONSSCHICHT MIT ÖFFNUNGEN FÜR DIE CHIPKONTAKTELEMENTEN VERSEHENES SUBSTRAT

Beschreibung

Die vorliegende Erfindung betrifft ein Verfahren zum Heften von Chips auf ein Substrat an auf einer Oberfläche des Substrats verteilten Chippositionen gemäß Patentanspruch 1.

Chips werden häufig über Bumps mit in einem Substrat eingebetteten Bondpads, also elektrisch leitenden Kontakten, verbunden. Zur Überbrückung des Abstands zwischen den Chips und dem Substrat und zur Herstellung einer mechanischen Verbindung zwischen dem Chip und dem Substrat werden Unterfüllmaterialien verwendet, die auch der mechanischen Entlastung der Bumps vom Chip beziehungsweise Substrat dienen. Durch das Unterfüllmaterial wird die Lebenszeit der Chips um ein vielfaches erhöht. Vor allem wird die Wechselfestigkeit der Bondverbindung bezüglich Temperaturänderungen und/oder mechanischen Belastungen erhöht.

In der Praxis wird ein Unterfüllmaterial mit geringer Viskosität durch Kapillarwirkung zwischen die Chips und das Substrat eingebracht, nachdem das Unterfüllmaterial beispielsweise durch Tintenstrahlverfahren oder Zentrifugalbeschleunigungsverfahren aufgebracht worden ist. Durch das vorgenannte Verfahren ist die Auswahl an Materialien beschränkt und bei geringen Abständen zwischen den Chips und der Substratoberfläche,

beispielsweise unter 50 µm, ist der vorgenannte Ablauf sehr zeitaufwendig oder nicht mehr realisierbar.

Ein alternatives Verfahren besteht daher darin, insbesondere bei sehr kleinen Abständen zwischen den Chips und der Substratoberfläche, das Unterfüllmaterial vor dem Aufbringen der Chips auf das Substrat aufzubringen. Das Unterfüllmaterial wird beispielsweise als Folie auf das Substrat auflaminiert, durch Schleuderbelackung oder Sprühbelackung aufgebracht oder durch Aufbringung von pastösem Material auf dem Substrat verteilt.

Damit die auf das Unterfüllmaterial aufgesetzten Chips bis zum Bonden, das meist in einer separaten Kammer durchgeführt wird, auf dem Substrat nicht verrutschen, werden die Chips in ihrer jeweiligen, mit dem Substrat ausgerichteten Chipposition vorfixiert, insbesondere durch „Tacken". Dies hat den Vorteil, dass das gesamte Substrat mit Chips bestückt werden kann und erst anschließend der Bondingprozess für alle Chips durchgeführt werden kann.

Technische Probleme bereitet bei einer solchen Vorgehensweise jedoch die elektrisch leitende Verbindung zwischen den Chips und dem Substrat, die bekannterweise insbesondere durch Bumps oder Pins erfolgt, die sich von den Chips zu entsprechenden Kontakten im Substrat erstrecken. Ein weiteres technisches Problem besteht in der Auswahl der Materialeigenschaften des Unterfüllmaterials, da dieses einerseits eine klebende Wirkung (für das Tacken) und andererseits eine Stützfunktion aufweisen soll. Darüber hinaus soll das Unterfüllmaterial möglichst wenig Einfluss auf die Ausrichtungsgenauigkeit nehmen. Gleichzeitig soll die Verarbeitung des Unterfüllmaterials, insbesondere beim Tacken und/oder Bonden möglichst schnell erfolgen.

Aufgabe der vorliegenden Erfindung ist es daher, ein Verfahren zum Heften von Chips auf ein Substrat mit hohem Durchsatz und hoher Ausrichtungsgenauigkeit sowie verbesserter elektrischer Kontaktierung der Chips anzugeben.

Diese Aufgabe wird mit den Merkmalen des Patentanspruchs 1 gelöst. Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben. In den Rahmen der Erfindung fallen auch sämtliche Kombinationen aus zumindest zwei von in der Beschreibung, den Ansprüchen und/oder den Figuren angegebenen Merkmalen. Bei angegebenen Wertebereichen sollen auch innerhalb der genannten Grenzen liegende Werte als Grenzwerte offenbart gelten und in beliebiger Kombination beanspruchbar sein.

Die Grundidee der vorliegenden Erfindung ist es, die erfindungsgemäße Funktionsschicht an den Chippositionen zumindest im Bereich der Kontakte so auszubilden, dass ein Freiraum für Kontaktelemente zur elektrischen Kontaktierung der Chips mit den Kontakten des Substrats vorgesehen ist. Das führt erfindungsgemäß zu einem höheren Durchsatz und damit zu einem wirtschaftlichen und/oder technischem Vorteil.

Chippositionen sind die Flächen auf der Oberfläche des Substrats, an welchen die Chips mit einem Abstand parallel zu der Oberfläche des Substrats positioniert werden. Die elektrische Kontaktierung erfolgt über Kontaktelemente, insbesondere Bumps oder Pins. Die Kontakte können eine Struktur aufweisen, welche Toleranzen hinsichtlich des Abstandes zwischen Chip und Wafer ausgleichen kann. Beispielhaft sei ein Kontakt erwähnt, der aus einer seriellen Abfolge eines Metalls und einer Legierung besteht, wobei die Legierung einen niedrigen Schmelzpunkt aufweist. Beim Kontaktieren des Chips mit dem Wafer über die Kontakte, schmilzt bei einer Betriebstemperatur, welche über der Schmelztemperatur der Legierung liegt, diese auf, so dass eine bessere Parallelität zwischen Chip und Wafer

herstellbar ist. Die eben erwähnte serielle Ausführung eines Kontaktes kann sich nicht nur an der Unterseite eines Chips befinden, sondern auch auf der Oberseite des entsprechenden Wafers. Denkbar ist die serielle Ausführung auch auf Chip und Wafer.

Durch die vorgenannte erfindungsgemäßen Maßnahmen in Kombination oder einzeln wird die elektrischen Kontaktierung der Chips verbessert und gleichzeitig die Ausrichtungsgenauigkeit erhöht, da die Funktionsschicht nicht von den Kontaktelementen durchdrungen werden muss. Darüber hinaus wird die Auswahl an zur Verfügung stehenden Materialien für die Funktionsschicht erweitert, da weder eine Kapillarwirkung erforderlich ist, um die Funktionsschicht zwischen die Chips und die Substratoberfläche einzubringen noch ein Durchdringen der Funktionsschicht mit den Kontaktelementen unter Aufwendung einer Verdrängungskraft erforderlich ist. Dies ist insbesondere für Anwendungen, die einen sehr geringen Abstand zwischen den Chips und der Substratoberfläche erfordern, von Vorteil da für Abstände von <50µm, insbesondere <30µm, bei gleichzeitig großflächigen Chips herkömmliche, auf Kapillarwirkung basierende Verfahren nicht mehr funktionieren. Meist geht eine Erhöhung der Kontaktdichte der Pins oder Bumps auch mit einer Verminderung des Abstandes zwischen Chips und Substratoberfläche einher. Das Verhältnis der Distanz zwischen den Bumps, dem sogenannten Kontaktpitch, zur Höhendifferenz zwischen Chip und Substratoberfläche liegt erfindungsgemäß zwischen 3:1 und 1:2.

Gemäß einer vorteilhaften Ausführungsform der Erfindung ist vorgesehen, dass die Funktionsschicht an der Chipkontaktseite, insbesondere unmittelbar, vor dem Heften mit einem Lösungsmittel behandelt wird, um eine für das Heften notwendige Adhäsionseigenschaft zu induzieren. Bei dieser erfindungsgemäßen Maßnahme kann auf die Verwendung eines adhäsiven Materials für die Funktionsschicht verzichtet werden. Das Heften (Tacken) erfolgt insbesondere über ein Lösungsmittel, welches auf eine Kontaktseite der Chips und/oder auf die Funktionsschicht aufgebracht wird. Insbesondere

wird eine sehr geringe Menge an Lösungsmittel aufgetragen, vorzugsweise weniger als 1 ml pro mm^2, bevorzugter weniger als 0.1 ml pro mm^2, noch bevorzugter weniger als 0.01 ml pro mm^2, am bevorzugtesten weniger als 0.001 ml pro mm^2. Somit kann das Lösungsmittel erfindungsgemäß entweder vollflächig auf die Funktionsschicht aufgebracht werden und/oder auf die Kontaktseite jedes Chips. Beim Kontaktieren der Chips mit der Funktionsschicht verflüssigt sich eine Heftschicht der Funktionsschicht an der Chipkontaktseite und durch zumindest teilweises Verdampfen des Lösungsmittels werden die Chips an die Funktionsschicht geheftet. Die Heftschicht wird quasi wieder zur Funktionsschicht umgewandelt.

Alternativ dazu ist es gemäß einer vorteilhaften Ausführungsform der Erfindung vorgesehen, die Funktionsschicht an der Chipkontaktseite mit einer Adhäsionsschicht zu versehen, insbesondere mit einem temporären Adhäsiv. Diese Ausführung hat den Vorteil, dass für die Funktionsschicht exakt die gewünschten physikalischen und/oder chemischen Eigenschaften durch Materialwahl ausgewählt werden können, während eine Adhäsionsschicht ausschließlich für das Heften verantwortlich ist und entsprechend optimal ausgewählt werden kann.

In einer weiteren Alternative kann die Adhäsionsschicht auf den Chips, mit Vorzug erst unmittelbar vor dem Platzieren der Chips, aufgebracht werden.

In einer weiteren Ausführungsform ist es möglich dass die Funktionsschicht eine sogenannte B-Stage Eigenschaft aufweist. Materialien mit B-Stage Eigenschaften können durch Temperatur und/oder UV-Licht und/oder andere bekannte chemische und/oder physikalische Prozesse von einem Zustand in einen anderen wechseln. Im vorliegenden Fall wäre damit insbesondere eine Vernetzung des Polymermaterials der Funktionsschicht gemeint, welche erst nach dem Platzieren erfolgen soll. Dem Fachmann sind solche B-Stage Eigenschaften vor allem, aber nicht ausschließlich, aus dem IC packaging Bereich bekannt.

Es ist denkbar, dass die Dicke der Funktionsschicht vor dem Bondprozess des Chips auf den Wafer größer ist als die Distanz zwischen der Unterseite des Chips und der Oberseite des Wafers. Die Schicht wird dann entsprechend durch eine Druckkraft komprimiert und/oder verdrängt. Dadurch wird mit Vorzug garantiert, dass das Volumen zwischen Chip und Substrat vollständig gefüllt wird.

Bei beiden, vorgenannten alternativen Ausführungsformen ist es erfindungsgemäß vorgesehen, dass das Lösungsmittel oder die Adhäsionsschicht beim anschließenden Bondingprozess vollständig, insbesondere rückstandsfrei, verdampft.

Soweit die Freilegung zusätzlich eine Freilegung der außerhalb der Chippositionen angeordneten Freifläche der Oberfläche umfasst, wird eine Beeinflussung des Ausrichtungsergebnisses durch thermische Ausdehnung der Funktionsschicht minimiert. Insbesondere sind die Freiflächen so ausgebildet, dass dort Teile der finalen Verpackung, insbesondere bestehend aus einem Molding Compound, an diesen haften können.

In Weiterbildung der Erfindung ist es vorgesehen, dass die Freilegung zusätzlich eine Ausbildung von Kanälen in der Funktionsschicht umfasst. Hierdurch wird einerseits die Beeinflussung durch thermische Ausdehnung der Funktionsschicht weiter minimiert und andererseits werden etwaige Druckschwankungen in Hohlräumen der Funktionsschicht durch die Kanäle ausgeglichen, insbesondere wenn diese zu den Kontakten beziehungsweise dem durch die Freilegung erzeugten Freiraum bis zu der Freifläche beziehungsweise der Umgebung verlaufen.

Indem die Funktionsschicht aus einem Material besteht, das eine niedrige Elastizität, insbesondere ein Elastizitätsmodul größer 10 kN pro mm^2, vorzugsweise größer 20 kN pro mm^2, aufweist. Hierdurch werden

Ausrichtungsfehler durch Bewegungen der Funktionsschicht weitgehend vermieden.

Gemäß einer weiteren, vorteilhaften Ausführungsform erfolgt die Freilegung der Kontakte und/oder die Freilegung der Freifläche und/oder der Kanäle durch Fotostrukturierung, wobei insbesondere folgende Schritte, vorzugsweise folgender Ablauf vorgesehen ist:

- Belichten der Funktionsschicht mit einer entsprechenden Maske,
- Strippen (Entfernung) der freizulegenden Flächen.

Mit Vorteil ist es gemäß einer weiteren Ausführungsform der Erfindung vorgesehen, dass bei der Freilegung der Kontakte sich bis zu den Kontakten erstreckende, insbesondere konzentrisch zu den Kontakten angeordnete, Durchgangsöffnungen in der Funktionsschicht ausgebildet werden, insbesondere mit einem Durchmesser D_1 größer einem Durchmesser D_2 der Kontaktelemente. Durch eine solche Ausgestaltung wird Stress an Kanten der Durchgangsöffnungen weitgehend minimiert. Für quadratische oder rechteckige Kontakte gilt dieser Ansatz analog.

Als eigenständige Erfindung ist ein Substrat mit einer auf der Oberfläche des Substrats aufgebrachten Funktionsschicht, die an Chippositionen im Bereich von Kontakten des Substrats freigelegt ist, offenbart, insbesondere hergestellt durch ein vorbeschriebenes Verfahren.

In Weiterbildung des Substrats ist es erfindungsgemäß mit Vorteil vorgesehen, dass das Substrat auf eine Chipkontaktseite der Funktionsschicht an den Chippositionen geheftete Chips aufweist, die über Kontaktelemente mit den Kontakten des Substrats elektrisch verbunden sind.

Weitere Vorteile, Merkmale und Einzelheiten der Erfindung ergeben sich aus der nachfolgenden Beschreibung bevorzugter Ausführungsbeispiele sowie anhand der Zeichnungen. Diese zeigen in:

Figur 1a eine schematische Querschnittsansicht eines erfindungsgemäßen Substrats mit aufgebrachter, erfindungsgemäßer Funktionsschicht,

Figur 1b eine Aufsicht auf die Funktionsschicht gemäß Figur 1a,

Figur 2a eine Querschnittsansicht auf das Substrat gemäß Figur 1a nach einem erfindungsgemäßen Schritt der Freilegung,

Figur 2b eine Aufsicht auf das Substrat gemäß Figur 2a,

Figur 3a eine Querschnittsansicht auf das Substrat nach einem weiteren, erfindungsgemäßen Schritt der Freilegung von Kanälen,

Figur 3b eine Aufsicht auf das Substrat gemäß Figur 3a,

Figur 4a eine Querschnittsansicht eines weiteren, erfindungsgemäßen Verfahrensschritts des Heftens von Chips auf die Funktionsschicht und

Figur 4b eine Aufsicht auf das Substrat gemäß Figur 4a.

In den Figuren sind gleiche oder gleichwirkende Teile mit identischen Bezugszeichen gekennzeichnet.

In dem in Figuren 1a und 1b gezeigten Verfahrensschritt wird eine niedrig elastische (also mit hohem Elastizitätsmodul versehene) Funktionsschicht 7 auf eine Oberfläche 1o des Substrats aufgebracht. Zur Aufbringung wird insbesondere Spin-Coating, Spray Coating, Extrusion Coating, Laminierung,

Gasabscheidung oder ähnliche Verfahren angewendet. Die Funktionsschicht 7 dient als Unterfüllung beziehungsweise Stützmaterial zur Abstützung von Chips 4, die durch das erfindungsgemäße Verfahren an das Substrat 1 geheftet werden.

Die Funktionsschicht 7 wird vollflächig aufgebracht und ist bereits bei Aufbringung oder zumindest am Ende des Aufbringungsprozesses fest beziehungsweise starr oder wird durch Phasenumwandlung oder einen Polymerisationsschritt in einen festen beziehungsweise starren Zustand überführt. Durch einen Fotostrukturierungsprozess wird die Funktionsschicht 7 an Kontaktierungspositionen, an welchen Kontakte 2 an der Oberfläche 1o angeordnet sind, freigelegt, so dass von einer von der Oberfläche 1o abgewandten Chipkontaktseite 7o bis zur Oberfläche 1o ein Freiraum, insbesondere in Form von Durchgangsöffnungen 9, ausgebildet wird.

Während des Fotostrukturierungsprozesses wird die Funktionsschicht 7 belichtet, lithographisch geöffnet und gestrippt. Die Strukturierung und Belichtung hat so zu erfolgen, dass die entsprechenden Kontaktstellen nach dem Entwicklungsprozess frei sind. Entsprechend sind bei Positiv- oder Negativmaterialien die korrekten Belichtungsschritte und die korrekte Belichtungsmaske zu verwenden.

Insbesondere auf die gleiche Art und Weise wird die Funktionsschicht 7 außerhalb von Chippositionen 1c freigelegt, wodurch eine Freifläche 1f auf der Oberfläche 1o entsteht. In einer bevorzugten Ausführungsform geschieht dies im selben Schritt wie die Herstellung der Öffnungen 9. Somit sind an der Oberfläche 1o eine Mehrzahl (hier: 16) von Stützelementen 5, insbesondere gleichmäßig verteilt, angeordnet, die durch die Freilegung auf der Funktionsschicht 7 hergestellt worden sind.

Jedes Stützelement 5 weist im gezeigten Ausführungsbeispiel vier Durchgangsöffnungen 9 auf, an deren zur Chipkontaktseite 7o abgewandten Unterseite 7u die Kontakte 2 angeordnet sind.

Insbesondere mit dem oben beschriebenen Strukturierungsprozess werden Kanäle 8 in der Funktionsschicht 7 ausgebildet, die sich von der Freifläche 1f jeweils zu den Durchgangsöffnungen 9 erstrecken, insbesondere jeweils zwei Kanäle 8 zu jeder Durchgangsöffnung 9. Somit weist jedes Stützelement 5 acht Kanäle 8 auf.

In dem in Figur 4a und 4b gezeigten Verfahrensschritt werden die Chips 4 auf die Stützelemente 5 geheftet, indem eine Kontaktseite 4k zur Kontaktierung der Stützelemente 5 an der Chipkontaktseite 7o der Funktionsschicht 7 mit einem Lösungsmittel benetzt wird. Das Lösungsmittel verflüssigt eine dünne Heftschicht 6 an der Chipkontaktseite 7o der Funktionsschicht 7 und sorgt für ein Anheften der Chips 4 an den korrespondierenden Stützelementen 5. Mit Anheften wird erfindungsgemäß eine nicht permanente, reversible Verbindung beschrieben, die ausreichend ist, um das mit Chips 4 versehene Substrat 1 zu einem separaten Bondmodul zu transportieren, ohne dass die exakt gegenüber dem Substrat 1 ausgerichteten Chips 4 bis zu der Ausbildung eines permanenten Bonds im Bondmodul verrutschen.

Die Chips 4 werden über Kontaktelemente 3 (hier: Bumps) elektrisch an die Kontakte 2 des Substrats 1 angeschlossen. Die Durchgangsöffnungen 9 weisen einen Durchmesser D_1 größer als ein korrespondierender (also parallel zur Oberfläche 1o verlaufender), insbesondere maximaler, Durchmesser D_2 der Kontaktelemente 3 auf.

In einer bevorzugten Ausführungsform werden die Durchgangsöffnungen 9 als Passung für die Kontaktelemente 3 mit einem Spiel kleiner 5 µm ausgebildet.

Alternativ zu dem vorbeschriebenen Heften durch Lösungsmittel ist es denkbar, an der Chipkontaktseite 7o einen temporären Kleber, insbesondere Bibencyl, Polyethylenglycol oder Novomer, vorzusehen, um die Chips 4 an die Stützelemente 5 anzuheften.

Das Material für die Funktionsschicht 7 kommen erfindungsgemäß insbesondere in Frage: Polyimid, COC, SU-8, BCB. Weiters ist es denkbar, speziell für diese Anwendung entwickelte Materialien zu verwenden. Soweit die Funktionsschicht 7 durch Härten hergestellt wird, kommen als Ausheilmethoden in Frage: Heizen, UV-Bestrahlung, Kraftbeaufschlagung, Druckbeaufschlagung, magnetische Felder oder Mikrowellen.

Für das Heften kommt ein Heften am Rand, punktuelles Heften oder ein Heften an der gesamten Kontaktfläche zwischen den Chips 4 und den Stützelementen 5 in Frage.

Die Aufbringung des Lösungsmittels auf die Chips 4 und/oder die Stützelemente 5 erfolgt insbesondere durch Eintauchen, Tintenstrahlung, Spin-Coaten oder Verdampfen.

Als Vorbehandlungsmethoden vor dem Heften kommen in Frage: Plasmabehandlung, Nassätzen und/oder CO_2-Reinigung.

Durch die Ausbildung der Funktionsschicht 7 wird ein Abstand A zwischen der Oberfläche 1o und der Chipkontaktseite 4k definiert.

Verfahren zum Heften von Chips auf ein Substrat

Bezugszeichenliste

1	Substrat
1o	Oberfläche
1c	Chippositionen
1f	Freifläche
2	Kontakte
3	Kontaktelemente
4	Chips
4k	Kontaktseite
5	Stützelemente
6	Heftschicht
7	Funktionsschicht
7o	Chipkontaktseite
7u	Unterseite
8	Kanäle
9	Durchgangsöffnungen
D_1	Durchmesser
D_2	Durchmesser
A	Abstand

Verfahren zum Heften von Chips auf ein Substrat

P a t e n t a n s p r ü c h e

1. Verfahren zum Heften von Chips (4) auf ein Substrat (1) an auf einer Oberfläche (1o) des Substrats (1) verteilten Chippositionen (1c) mit folgenden Schritten, insbesondere folgendem Ablauf:

   - Ausbildung oder Aufbringung einer
     a) an den Chippositionen (1c) zumindest im Bereich von Kontakten (2) durch Strukturierung freigelegten oder
     b) durch Freilegung von an der Oberfläche (1o) jeweils an den Chippositionen (1c) zumindest im Bereich der Kontakte (2) nach Ausbildung oder Aufbringung der Funktionsschicht (7) freigelegten

     Funktionsschicht (7) auf das Substrat (1),

   - Heften von Chips (4) auf eine Chipkontaktseite (7o) der Funktionsschicht (7) an den Chippositionen (1c) und Kontaktierung der Kontakte (2) über Kontaktelemente (3).

2. Verfahren nach Anspruch 1, bei dem die Funktionsschicht (7) an der Chipkontaktseite (7o), insbesondere unmittelbar, vor dem Heften mit einem Lösungsmittel behandelt wird, um eine für das Heften notwendige Adhäsionseigenschaft zu induzieren.

3. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Funktionsschicht (7) an der Chipkontaktseite (7o) mit einer Adhäsionsschicht versehen ist/wird.

4. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Freilegung zusätzlich eine Freilegung einer außerhalb der Chippositionen (1c) angeordneten Freifläche (1f) der Oberfläche (1o).

5. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Freilegung zusätzlich eine Ausbildung von Kanälen (8) in der Funktionsschicht (7) umfasst, insbesondere beginnend von den Kontakten (2), vorzugsweise endend an der Freifläche (1f).

6. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Funktionsschicht (7) aus einem Material besteht, das eine niedrige Elastizität aufweist.

7. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Freilegung der Kontakte (2) und/oder die Freilegung der Freifläche (1f) und/oder die Ausbildung der Kanäle (8) durch Photostrukturierung erfolgt, insbesondere mit folgenden Schritten:
- Belichten der Funktionsschicht (7) an den freizulegenden Flächen,
- Lithographierung der freizulegenden Flächen und
- strippen der freizulegenden Flächen.

8. Verfahren nach einem der vorhergehenden Ansprüche, bei dem bei der Freilegung der Kontakte (2) sich bis zu den Kontakten (2) erstreckende, insbesondere konzentrisch zu den Kontakten (2) angeordnete, Durchgangsöffnungen (9) in der Funktionsschicht (7) ausgebildet werden, insbesondere mit einem Durchmesser D_1 größer einem Durchmesser D_2 der Kontaktelemente (3).

9. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Chips (4) vor dem Heften mit den Kontakten (2) ausgerichtet werden.

10. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Chips (4) nach dem Heften permanent auf die Funktionsschicht (7) gebondet werden.