

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2026 年 4 月 2 日 (02.04.2026)



(10) 国际公布号
WO 2026/066815 A1

(51) 国际专利分类号:
H10B 12/00 (2023.01)

(21) 国际申请号: PCT/CN2025/115530

(22) 国际申请日: 2025 年 8 月 19 日 (19.08.2025)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202411359347.5 2024年9月26日 (26.09.2024) CN

(71) 申请人: 长鑫科技集团股份有限公司 (**CXMT CORPORATION**) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。

(72) 发明人: 吴双双 (**WU, Shuangshuang**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UY, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,

(54) **Title:** SEMICONDUCTOR STRUCTURE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 一种半导体结构及其制作方法

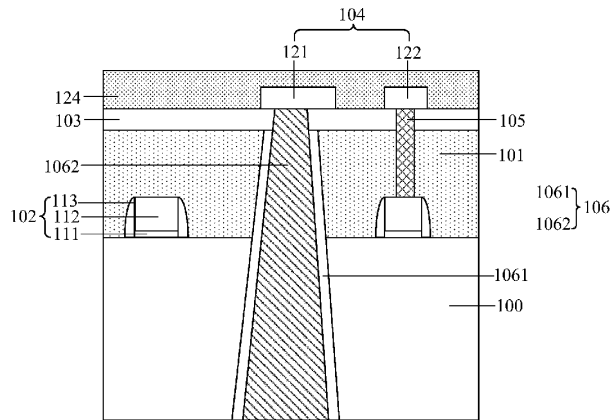


图 1

(57) **Abstract:** Provided in the present disclosure are a semiconductor structure and a manufacturing method therefor. The semiconductor structure comprises: a substrate; a first insulating dielectric layer provided on the substrate; a front layer structure provided in the first insulating dielectric layer; a second insulating dielectric layer provided on the first insulating dielectric layer; a third insulating dielectric layer provided on the second insulating dielectric layer; a current layer structure provided in the third insulating dielectric layer and comprising a plurality of first conductive wires arranged at intervals; a first interconnection structure passing through the second insulating dielectric layer to connect some of the first conductive wires and the front layer structure; and a second interconnection structure passing through the first insulating dielectric layer and the second insulating dielectric layer to connect some of the first conductive wires, the first interconnection structure and the second interconnection structure being isolated from each other.

[见续页]



WO 2026/066815 A1

CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN,
TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本公开提供一种半导体结构及其制作方法, 其中, 半导体结构包括: 衬底, 设置在衬底上的第一绝缘介质层; 设置在第一绝缘介质层中的前层结构; 设置在第一绝缘介质层上的第二绝缘介质层; 设置在第二绝缘介质层上的第三绝缘介质层; 设置在第三绝缘介质层中的当层结构, 包括多条彼此间隔排布的第一导电线; 第一互连结构穿过第二绝缘介质层连接部分第一导电线与前层结构; 第二互连结构穿过第一绝缘介质层以及第二绝缘介质层连接部分第一导电线, 第一互连结构以及第二互连结构彼此隔离。