

明 細 書

発明の名称：

高特性エピ用種基板、高特性エピ用種基板の製造方法、半導体基板、および半導体基板の製造方法

技術分野

[0001] 本発明は、窒化アルミニウム (AlN)、窒化アルミニウムガリウム ($\text{Al}_x\text{Ga}_{1-x}\text{N}$ (ただし、 $0 < x < 1$)、窒化ガリウム (GaN) 等の高熱伝導、高強度、高寸法精度性、低反り性、少欠陥等の特徴を有する、高特性なⅢ族窒化物のエピタキシャル用種基板とその製造方法に関する。即ち、放熱性がよく、機械強度が強く、寸法精度が出せ、反りが少なく、結晶欠陥やボイドが極めて少ない、高品質、安価な AlN 、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$)、 GaN 系等のⅢ族窒化物のエピタキシャル成長用種基板とその製造方法並びにそれを用いた半導体基板とその製造方法に関する。

背景技術

[0002] AlN 系、 GaN 系等のⅢ族窒化物の結晶基板は広いバンドギャップを有し、短波長の発光性や高耐圧で優れた高周波特性を持つ。このため、Ⅲ族窒化物の基板は、発光ダイオード (LED)、レーザ、ショットキーダイオード、パワーデバイス、高周波デバイス等のデバイスへの応用に期待されている。例えば、 AlN 系結晶基板は水銀ランプに代わり、タンカーのバラスト水の殺菌用や、昨今ではコロナのウイルス除去目的などで、深紫外線領域 (UVC ; $200 \sim 280 \text{ nm}$) の発光ダイオード用の AlN および／または $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.5 < x < 1$) の単結晶基板の需要が益々高まっている。

[0003] しかしながら、現状はこれらの AlN および／または $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.5 < x < 1$) の単結晶基板は例えば、 AlN 単結晶基板については、非特許文献 1、非特許文献 2 に記載されているように、 AlN は融点を持たないことから、シリコン (Si) 単結晶等で一般的な融液法での製造は難しく、

炭化珪素（SiC）やAlNを種結晶として1700～2250℃、N₂雰囲気下で昇華法（改良レリー法）で製造するか、あるいは特許文献1、非特許文献3に開示されているように、サファイア基板または昇華法で得られたAlN基板上にハイドライド気相成長（HVPE）法で作られる。昇華法のAlN単結晶は結晶成長に高温を要するため、装置の制約から現状は高々φ2～φ4インチ径の小口径基板であり、極めて高価である。昇華法で得られるAlN単結晶の転位密度は $<10^5\text{ cm}^{-2}$ と比較的少ないが、その反面、坩堝や断熱材等の炭素材等に由来する炭素や金属不純物の汚染により結晶が着色し、抵抗率は低く、紫外線透過率も低いと言う欠点を持っている。一方、サファイア基板上にハイドライド気相成長（HVPE）法で作られたAlN単結晶は比較的安価で、着色が少ないが、AlNとサファイア間での格子定数の違いにより、AlN結晶は多く欠陥が生じ、低抵抗率のものである。また、昇華法のAlN基板上でHVPE成膜して得られたAlN結晶は転位密度が相対的に少なく小欠陥であるが、下地基板のAlNからの着色物汚染により、深紫外発光に対し透過率が低く、低抵抗率である。その上、高価な昇華法AlN結晶をそのまま、種結晶を兼ねた下地基板として使うため、極めてコスト高となる欠点がある。

[0004] 前記のようにAlNは低品質、高価格で、各種用途のデバイスを作成しても期待する特性が得られず、又、近年の高出力化や微細化への要求に対し、発熱や寸法精度や反りへの対応が難しく、これら基板の広い普及や用途の拡大を阻んでいる。

[0005] GaN系基板については、液体アンモニア若しくはNaフラックス等の液中でGaN結晶を成長させたバルクGaN基板は比較的欠陥が少なく高品質であるが、高温高圧装置が必要なため、極めて高価となる。また、上記の昇華法のAlN基板と同様にそのまま、種結晶を兼ねた下地基板として使うため、極めてコスト高となる。一方、気相で結晶成長するMOCVD法やハイドライド気相成長法（HVPE法、THVPE法）を用いてサファイア基板等にGaN結晶をヘテロエピタキシャル成長させれば、結晶の高品質化や大

型化は原理的に可能であるが、実際には生成するGaN結晶と下地基板のサファイア間の格子定数および熱膨張係数が大きく異なるため、製造中に結晶欠陥やクラックが多数発生し、高品質の結晶が得られていない。

[0006] 一方、昨今の5G通信の開始や車のEV化の進展に伴い、GaN系結晶基板は、より高い高周波特性や、より大きい耐圧性能が要求されると共に、AlN系結晶基板と同様、出力アップや微細化、EV化に伴う、更なる高熱伝導性、高機械強度性や高寸法精度や低反り性、が要求されており、基板の大口径化と共に益々、これらへの対応が強く求められている。それゆえ、近年のAlN系、GaN系等のIII族窒化物の結晶基板には、従来からの少欠陥化と低価格化の要求に加え、上記の高熱伝導、高強度化、高寸法精度、あるいは低反り性などの向上改善が急がされている。しかしながら、現状、AlN系と同様にGaN系結晶基板もまた、これらの新たな要求に対しては、ほとんどその改善が進んでいないのが実情である。

[0007] これらの課題に対する打開策の一つとして、特許文献2では、AlNセラミックス・コアと前記AlNセラミックス・コアをSiO₂/P-Si/SiO₂/Si₃N₄の多層膜で封止する封止層とを持つ支持基板と、前記支持基板の上面にSiO₂等の平坦化層を備え、更に、前記平坦化層の上面に種結晶としてSi<111>を薄膜転写した種結晶層を持つ、貼り合せ基板の所謂QST（商品名）基板が開示されている。

[0008] しかしながら、上記特許ではコアを封止する各多層膜間、あるいは封止層、平坦化層、種結晶層間に膜厚のバランスがよく取られないと、熱膨張率差による熱応力が大きく生じ、各層間にクラックや欠け、あるいは支持基板に反りや歪等が発生させ易い。その結果、AlNセラミックス・コア中の不純物拡散による汚れと種々の歪を種結晶Si<111>に惹起する。その結果、エピ成長膜が結晶欠陥の多い低特性のものになったり、熱伝導や寸法安定性を低下させたり、更にはSi<111>を支持基板に薄膜転写する際の歩留まりの低下等を起こしたりすることが多い。加えて、前記とは別種の種結晶のSi<111>そのものの素性に由来すると思われるエピ膜欠陥もしば

しば、発生し、これらを合わせた改善が望まれていた。

[0009] そこで本発明者は手始めに各層間の熱応力の低減を含め、種結晶 $\text{Si} < 111 >$ の素性とエピ膜特性の関連を徹底的に調べた結果、各層間の熱応力の低減と共に、種結晶 $\text{Si} < 111 >$ に含まれる酸化誘起積層欠陥 (Oxidation induced Stacking Fault: OSF) の数が極めて重要であることを把握した。即ち、酸化誘起積層欠陥が特に $10 \text{ 個}/\text{cm}^2$ 以下のとき、その後のエピ膜の結晶欠陥が極めて少なく、良好であることを見出し、先にその関連の特許出願を行った (いずれも本願出願時において未公開の、特願 2021-038731 (出願日: 2021年3月10日) 及び特願 2021-098993 (出願日: 2021年6月14日))。

[0010] しかしながら、この改善においても、上述の昨今の高度化する新規用途に不可欠とされる高熱伝導化、高寸法精度性、高強度化、あるいは低反り性などの向上は不充分で、更なる改善・対策必要であった。

[0011] III 族窒化物の多結晶セラミックスは種類により比較的、熱伝導が高い物もあるが、セラミックス原料の多結晶粒同士あるいは焼結助剤との融解接合面などの粒界で熱抵抗が大きくなり、ある一定値以上には期待できない。例えば、高熱伝導と言われる AlN 多結晶セラミックスでも、通常、 $170 \text{ W}/\text{mK}$ 程度が上限とされている。加えて、 AlN セラミックスは機械強度 (破壊靱性) が比較的弱く、 $\sim 3 \text{ Mpa} \cdot \text{m}^{1/2}$ 程度であり、 Si_3N_4 セラミックスの約半分である。したがって、これでは昨今の高出力化や EV 化で要求される熱伝導度や機械強度には不充分であり、更にはこの機械強度が小さいことに由来する低寸法精度、低反り性も大きな問題であった。

[0012] 高熱伝導化や高強度化を図る手法として、多結晶セラミックスにファイバー状、あるいはウイスキー状の単結晶を添加することが、非特許文献 5 に開示されている。しかし、ナノレベルの平滑性が不可欠な貼り合わせ基板では、ファイバー状、あるいはウイスキー状の単結晶を用いる例は見られない。それは多結晶セラミックス中に添加されたファイバー状、あるいはウイスキー状の単結晶が表面に浮き出て、ナノレベルの平滑な表面形成ができないこ

とによる。無理やりに研磨などで平滑化を試みても、逆にファイバー、あるいはウイスキーの段差が多発し、貼り合わせに必要なRaが0.2nm以下の表面平滑性が得られない。したがって、貼り合わせ基板に、ファイバー状、あるいはウイスキー状の単結晶を導入することは全く不適切と考えるのがこれまでの一般的常識であった。

先行技術文献

特許文献

[0013] 特許文献1：特許第6042545号

特許文献2：特許第6626607号

特許文献3：特許第2936916号

非特許文献

[0014] 非特許文献1：Japanese Journal of Applied Physics; Vol.46, No.17, 2007, p. L389-L391

非特許文献2：SEIテクニカルレビュー；No.177号、p88～p91

非特許文献3：フジクラ技報；No.119号、2010年Vol.2、p33～p38

非特許文献4：LEDs Magazine Japan;2016年12月、p30～p31

非特許文献5：鉄と鋼；Vol.80（1994）No.3、p N91～p N99

発明の概要

発明が解決しようとする課題

[0015] 本発明は上記事情に鑑みなされたもので、結晶欠陥が少なく高特性で且つ、高熱伝導、高強度で、大口径基板でも、低反り性で、安価なAlN、Al_xGa_{1-x}N（0<X<1）、GaN等のIII族窒化物の高特性エピ用種基板とその製法ならびに半導体基板とその製法を得ることを目的とする。

課題を解決するための手段

[0016] 本発明は上記目的達成するべく、本発明の実施形態に係るエピタキシャル成長用種基板は、支持基板と、支持基板の上面に設けられる0.5～3μmの平坦化層と、平坦化層の上面に設けられる種結晶層とを備える。支持基板

は、Ⅲ族窒化物の多結晶セラミックスと、少なくとも1種以上のⅢⅢⅢ属またはⅢⅤ属の窒化物または酸化物であってファイバー状の単結晶とからなる複合セラミックスのコアと、コアを封止する0.05～1.5 μmの封止層とを含む。種結晶層は、0.04～1.5 μmのSi<111>単結晶の層である。

[0017] このような構成により、貼り合わせが可能な平坦化を実現することができる。すなわち、コアに添加されたファイバー状（あるいはウイスキー状）の単結晶は馴染み性のよい封止層と平坦層の両層で覆われているため、層分離が生じず、その後の研磨でも分離やクラック、段差も発生せず、貼り合わせに必要なRaが0.2 nm以下の表面平滑性を実現することが可能である。その結果、例えばAlNセラミックスにAlNの単結晶ファイバーを導入した一例では、熱伝導度が～200 W/mK、破壊靱性が～10 Mpa・m^{1/2}へと大きく向上し、近年の高出力化や衝撃を大きく受ける車載用途などに最適なエピ基板、デバイスが製造可能となる。加えて、エピ用基板製造工程中の種基板の貼り合わせにおいて、支持基板の反りが工程歩留まりを大きく左右するが、この反りが大幅に改善されるため、その収率が著しく向上する。その結果、エピ基板のコストを低減することもできる。

[0018] 本発明では、前記コアをなす複合セラミックスにおいて、ⅢⅢⅢ族窒化物の多結晶セラミックスはAlNセラミックスとするとよく、ファイバー状の単結晶は、AlN、Si₃N₄又はAl₂O₃とするとよい。

[0019] 本発明では、封止層が、少なくともSi₃N₄の層を含むとよい。

[0020] 本発明では、平坦化層が、SiO₂、酸窒化珪素（Si_xO_yN_z）およびAlAsのいずれかの単層膜、あるいはこれらを任意に組み合わせた多層膜であるとよい。

[0021] 本発明では、種結晶層をなすSi<111>単結晶の酸化誘起積層欠陥（Oxidation induced Stacking Fault：OSF）は、10個/cm²以下であることが好ましい。Si<111>種結晶中のOSFを10個/cm²以下とすることで、エピ成膜中の欠陥を少なくし、その後のデバイス特性を良好なも

のとすることができる。なお、酸化誘起積層欠陥（OSF）の数（個／ cm^2 ）は特許文献3の評価方法で測定することができる。

[0022] 本発明では、種結晶層をなす $\text{Si} \langle 111 \rangle$ の電気抵抗率（室温）が $1 \text{ k} \Omega \cdot \text{cm}$ 以上であるとよい。

[0023] 本発明では、支持基板の最下面に必要な応じて更に応力調整層を備えるとよい。

[0024] 本発明では、応力調整層は平坦化層を具備後、その反りを更に矯正する必要が生じた場合矯正可能な熱膨張率を有する。応力調整層は、 SiO_2 、 Si_3N_4 、アモルファス Si 、多結晶 Si 等の単独若しくはこれらの組み合わせ等とするとよい。静電チャックへの対応も併せ考える場合は、応力調整層は、支持基板の最下層には少なくともスパッター法、プラズマCVD、およびLPCVD法から選ばれた方法で作成された多結晶 Si であることが好ましい。その際、封止層との親和性向上を目的として、 SiO_2 および／または酸窒化珪素（ $\text{Si}_x\text{O}_y\text{N}_z$ ）を封止層と多結晶 Si の層の間に介在させてもよい。多結晶 Si 成膜を用いる場合は多結晶 Si そのもの、あるいは前記アモルファス Si を加熱若しくはレーザー等で多結晶化してもよいし、表面層を一部窒化して耐酸化性を向上させた多結晶 Si でもよい。多結晶 Si 膜を最下層に設けると、静電チャックによる吸着力を高めるうえで好ましい。静電チャック力は膜の抵抗率が低く、膜から静電チャック電極までの距離が短い程、強くなるからである。

[0025] 本発明では、封止層は、LPCVD法で成膜されるとよい。

[0026] 本発明では、平坦化層は支持基板の上面片側または、全面にあるいは AlAs をプラズマCVD法、LPCVD法、低圧MOCVD法のいずれかにより成膜されるとよい。

[0027] 本発明では、種結晶層は、OSFが 10 個／ cm^2 以下で、電気抵抗率（室温）が $1 \text{ k} \Omega \cdot \text{cm}$ 以上である $\text{Si} \langle 111 \rangle$ 単結晶に水素および／または He をイオン注入した後、当該 $\text{Si} \langle 111 \rangle$ 単結晶を平坦化層の上面に貼り合わせ、 450°C 以下の物理的手段により $\text{Si} \langle 111 \rangle$ 単結晶の表層を

剥離して薄膜転写することにより設けられるとよい。

- [0028] 本発明の実施形態に係る半導体基板は、上記何れかのエピタキシャル成長用種基板の上面に、III-V族半導体薄膜が製膜されたものであることと特徴とする。III-V族半導体薄膜は、Gaおよび/またはAlを含む窒化物半導体薄膜とするとよい。
- [0029] 本発明の実施形態に係るエピタキシャル成長用種基板の製造方法は、III族窒化物の多結晶セラミックスと、少なくとも1種以上のIII属またはIV属の窒化物または酸化物であってファイバー状の単結晶とからなる複合セラミックスのコアを用意するステップと、コアを包み込むように厚み0.05 μm 以上1.5 μm 以下の封止層を成膜して支持基板とするステップと、支持基板の上面に厚み0.5 μm 以上3.0 μm 以下の平坦化層を成膜するステップと、平坦化層の上面にSi<111>単結晶を薄膜転写することにより厚み0.04~1.5 μm の種結晶層を設けるステップとを備える。
- [0030] 本発明では、封止層は、LPCVD法で成膜されるとよい。
- [0031] 本発明では、平坦化層は支持基板の上面片側または、全面にSiO₂および/または酸窒化珪素(Si_xO_yN_z)あるいはAlAsをプラズマCVD法、LPCVD法、低圧MOCVD法のいずれかにより成膜されるとよい。
- [0032] 本発明では、種結晶層を設けるステップにおいて、OSFが10個/cm²以下で、電気抵抗率(室温)が1 k Ω ・cm以上であるSi<111>単結晶に水素および/またはHeをイオン注入した後、当該Si<111>単結晶を平坦化層の上面に貼り合わせ、450℃以下の物理的手段により剥離してSi<111>単結晶の表層を薄膜転写することにより種結晶層を設けるとよい。
- [0033] 本発明では、種結晶層を設けるステップにおいて、酸化誘起積層欠陥が10個/cm²以下であるSi<111>単結晶に水素および/またはHeをイオン注入した後、450℃以下の物理的手段によりSi<111>単結晶の表層0.20~1.7 μm を薄膜転写し、0.04~1.5 μm に厚みを調整することにより種結晶層を設けるとよい。

- [0034] あるいは、種結晶層を設けるステップにおいて、酸化誘起積層欠陥が 10 個/ cm^2 以下で、電気抵抗率（室温）が $1\text{ k}\Omega \cdot \text{cm}$ 以上である $\text{Si} < 111 >$ 単結晶に水素および／または He をイオン注入した後、 450°C 以下の物理的手段により $\text{Si} < 111 >$ 単結晶の表層 $0.20 \sim 1.7\text{ }\mu\text{m}$ を薄膜転写し、 $0.04 \sim 1.5\text{ }\mu\text{m}$ に厚みを調整することにより種結晶層を設けるとよい。
- [0035] 本発明では、前記種結晶層を設けるステップにおいて、薄膜転写された $\text{Si} < 111 >$ 単結晶をCMP研磨および／または薬液でのエッチングをすることにより種結晶層の厚みを $0.04 \sim 1.5\text{ }\mu\text{m}$ に調整するとよい。
- [0036] 本発明では、支持基板の最下面に更に応力調整層を設けるステップをさらに備えるとよい。この応力調整層は平坦化層を具備後、その反りを更に矯正可能とする熱膨張率を有し、少なくともスパッター法、プラズマCVD、およびLP-CVD法から選ばれた方法で作成された多結晶 Si および／または表面層が窒素雰囲気下において一部窒化された多結晶 Si からなるとよい。
- [0037] また、本発明の実施形態に係る半導体基板の製造方法は、上記何れかのエピタキシャル成長用種基板の製造方法によりエピタキシャル成長用種基板を製造するステップと、エピタキシャル成長用種基板の上面にIII-V族半導体薄膜を成膜するステップとを備える。

発明の効果

- [0038] 本発明により、結晶欠陥、高熱伝導、高強度、低反り性、低価格化といった点で優れたエピ用種基板とそれを用いた半導体基板を提供することができる。

図面の簡単な説明

- [0039] [図1]種基板1の断面構造を示す図である。
[図2]種基板1を製造する手順を示す図である。

発明を実施するための形態

- [0040] 以下、本発明の実施形態について詳細に説明するが、本発明は、これらに限定されるものではない。

- [0041] 本実施形態に係るⅢ族窒化物のエピタキシャル成長用種基板（以下、単に「種基板」という場合がある）1の断面構造を図1に示す。図1に示した種基板1は、支持基板3上に平坦化層4および $\text{Si} < 111 >$ の種結晶層2が積層された構造を有する。また、必要に応じて、支持基板3の平坦化層4が積層された面とは反対の面（下面）には、応力調整層5が設けられる。
- [0042] 支持基板3は、当該支持基板3の芯材となるコア31と、コア31を覆う封止層32とを備える。
- [0043] コア31はⅢ族窒化物の多結晶セラミックス粉、焼結助剤などと、少なくとも1種以上のⅢ属またはⅤ属の窒化物または酸化物であってファイバー状の単結晶とからなる複合セラミックスである。複合セラミックスは多結晶セラミックスの粉体原料（例えば、 AlN 、 Si_3N_4 、 GaN 、あるいはこれらの混合体）、Ⅲ属またはⅤ属の窒化物または酸化物であってファイバー状の単結晶（例えば、 AlN 、 Si_3N_4 又は Al_2O_3 の単体あるいは混合体）、及び焼結助剤（例えば、 Y_2O_3 、 Al_2O_3 、 CaO 等）を焼結するのが好適である。
- [0044] 本発明の目的であるⅢ族窒化物結晶のエピ成膜用支持基板としてはエピ膜に格子定数や熱膨張係数が近く、しかも熱伝導度が一番よく、比較的安価な原料が使える AlN 複合セラミックスが最適である。複合セラミックスは通常、多結晶 AlN 粉、ファイバー状 AlN 単結晶及び Y_2O_3 等とを混合した後、直接、 N_2 雰囲気下で、 $1750 \sim 2000^\circ\text{C}$ のホットプレス機で焼結してもよい。あるいは上記の原料の多結晶 AlN 粉、ファイバー状 AlN 単結晶及び Y_2O_3 、等、ポバール、メチルセルローズ等のポリマー、ポリエチレングリコール等の可塑剤、及び水等の溶媒でスラリーを作成後、ドクターブレード等でシート状に成型し、脱脂炉で脱脂後、焼成炉中で焼結してもよい。特性重視の場合はホットプレス機で、コスト重視の場合はシート成型／常圧焼結法が選ばれるのが一般的である。
- [0045] より詳細に述べれば、これまでの多結晶 AlN 粉体と焼結助剤よりなる AlN セラミックスにおいて熱伝導、機械強度および反りを更に改善するには

ⅢⅢ属またはⅣⅣ属の窒化物または酸化物であってファイバー状の単結晶を多結晶AⅢN粉体に添加し、複合セラミックスを形成すればよい。添加するファイバー状単結晶は、高熱伝導でアスペクト比が高く、AⅢN粉体のマトリックスと熱膨張率が同じか、比較的近く、且つAⅢN粉体との親和性を持ち、更に電気絶縁性を有するファイバー状単結晶のAⅢN、 Si_3N_4 又は Al_2O_3 から選ぶとよい。

[0046] AⅢN、 Si_3N_4 又は Al_2O_3 のファイバー状単結晶の熱伝導率は、概略それぞれ、 $270\sim300\text{W/mK}$ 、 $100\sim140\text{W/mK}$ 、 $20\sim45\text{W/mK}$ であり、比較的、熱伝導率が高いが、その数値には大きな差がある。また、これらのファイバー状単結晶はアスペクト比が大きいため、添加により機械強度を向上させ、それと共に基板の熱膨張率や反りを抑制するが、その機械強度の序列は通常、 $\text{Si}_3\text{N}_4 < \text{Al}_2\text{O}_3 < \text{AlN}$ であり、価格は $\text{Al}_2\text{O}_3 < \text{Si}_3\text{N}_4 < \text{AlN}$ である。したがって、その導入には用途に適した特性、経済性を考慮し、上記の3種から単独若しくは併用なども考慮して選択すればよい。以下に単独導入の例を示す。

[0047] 極めて高熱伝導率を必要とし、機械強度をそれほど必要としない場合はAⅢNファイバー状単結晶を選択するとよい。反対に、車載用などで熱伝導率はそこそこでよいが耐衝撃性が要求される場合は Si_3N_4 ファイバー状単結晶を選択するとよい。また、コスト重視で熱伝導率、機械強度とも、ほどほどに高めればよい場合は Al_2O_3 ファイバー状単結晶を選択すればよい。

[0048] なお、複合セラミックスにおけるファイバー状単結晶の混合比は、効果対費用を考慮して選ばれるが、 $5\sim50\text{wt}\%$ の範囲とするとよい。混合比が 5% 未満であると特性向上の効果が小さく、 50% を超すと効果が飽和傾向となり、効果対費用が低いためである。本発明のエピ用基板は、その後のデバイス加工において半導体ラインに乗せる必要がある。そのため、焼結後、ウェハー形状に加工した後、基板厚みとして $200\sim1000\mu\text{m}$ まで、焼結体を研削、研磨し、更に平滑性を上げるためのCMP研磨を行い、鏡面仕上げとすることが好ましい。

- [0049] 本発明は、上記の複合セラミックス・コアを本発明の $0.05 \sim 1.5 \mu\text{m}$ の封止層、特に少なくとも Si_3N_4 の層を含んだ層で一括封止して支持基板とした上、更に前記支持基板の上面に設けた $0.5 \sim 3 \mu\text{m}$ の平坦化層で覆うことにより、ファイバー状、あるいはウイスキー状の単結晶をマトリックスの AlN 粉と馴染ませつつ、2層の積層効果で完全に一体化後、研磨することにより、貼り合わせ可能な $R_a = 0.2 \text{ nm}$ 以下の平坦性が得られる。即ち、本発明の必須構成要素である、上記の2層の組成及び厚みの最適化により、両者の相乗効果を発揮してはじめて貼り合わせ可能な平坦性が得られる。なお、平坦化層は、 SiO_2 、酸化窒化珪素、および AlAs の何れかの単層膜、あるいはこれらを任意に組み合わせた多層膜（例えば SiO_2 と酸化窒化珪素を積層したものや SiO_2 と AlAs を積層したもの）とするとよい。
- [0050] 上記で調整した複合セラミックのみをコア31として、そのまま用いると、 AlN 粉やファイバー状単結晶等の原料、焼結バインダー、例えば Y_2O_3 粉、等の金属不純物、および、焼結時の断熱材や炉材、容器等からのカーボン、酸素、その他の不純物が起因となり、目的のエピ単結晶中に多くの結晶欠陥や着色などを発生させ悪影響を与える。
- [0051] このため、上記複合セラミックのコア31を包み封止する封止層32が設けられる。具体的にはコア31を封止層32で封止する際には、熱応力はできるだけ小さく、熱伝導はできるだけ大きくなるように、封止層32を構成する各層はその組成と膜厚に配慮が必要である。本発明においては特性と製造コスト面から封止層32の総膜厚は $0.05 \sim 1.5 \mu\text{m}$ の範囲内で最適化を図るのが好ましい。
- [0052] 封止層32の組成は熱膨張率、熱伝導を考慮して適宜、選ぶことができるが、その不純物拡散防止能をより高めるためには、少なくとも窒化珪素（ Si_3N_4 ）よりなる膜で全体を覆い封止することが好ましい。
- [0053] この封止層32には必要に応じて、例えば、静電チャックを使いたい場合には、静電チャック用の層として $p\text{-Si}$ を設けるとよい。この $p\text{-Si}$ の

層は、複合セラミックス・コアと Si_3N_4 層との間に成膜してもよいし、後述の応力調整層 5 と共に、あるいはその下層に設けてもよい。その場合、 p-Si と Si_3N_4 との接着性が不足する場合には、各層間の親和力や熱膨張率を勘案して、接着性能が高い SiO_2 や窒素化珪素 ($\text{Si}_x\text{O}_y\text{N}_z$) 等の膜を介在させるとよい。更には p-Si の酸化防止を目的として、一部を窒化した多結晶 Si としてもよい。

[0054] 高周波、特にギガヘルツ帯用のミリ波などの超高周波用の GaN 等の III 族窒化物のエピタキシャル成長用種基板では、当該種基板を用いて成長させたエピタキシャル層を用いて作製されたデバイスでの高周波ロスを避けるべく、上記の $\text{Si} \langle 111 \rangle$ の種結晶層 2 の電気抵抗率 (室温) が $1 \text{ k}\Omega \cdot \text{cm}$ 以上であることが好ましい。これは電気抵抗率 (室温) が $1 \text{ k}\Omega \cdot \text{cm}$ 以下の $\text{Si} \langle 111 \rangle$ の種結晶層 2 では、ギガヘルツ帯用のミリ波による高周波ロスが大きくなりデバイスが発熱し、消費電力も大きく、要求される特性が得られないためである。

[0055] 静電チャック用 p-Si 膜を設ける場合、その抵抗は必要な吸着力が得られる範囲で、より高抵抗の p-Si が好ましく、その位置はエピ成膜が積層される種結晶層 2 からできるだけ離れたコア 31 の下層、あるいは応力調整層 5 の下部に成膜するとよい。あるいは、応力調整層 5 と同時に多層成膜とするとよい。高抵抗の p-Si は高周波ロスが少ない。また、支持基板 3 の下部に配置すると静電チャックと近くなるので、高抵抗でも十分な静電力が発生する。このため、ドーピング無しでも十分に基板吸着が可能である。更なる高周波ロスを低減するには、デバイス製作の最終において基板のバックグラインディングにより p-Si 層を除去することがより好ましい。応力調整層 5 を設ける場合は、極力、 p-Si の抵抗を高く維持することが好ましいが、必要な静電力を発生するのに必要な最低限のホウ素 (B) やリン (P) 等のドーピングは制限するものではない。

[0056] 封止層 32 では各層厚過ぎると熱膨張率差による各層間の応力が大きくなり、各層間で剥離が生じてしまう。したがって種々の組成の膜を選び、組み

合わせたとしても封止層32の厚みが1.5 μm を超えると好ましくない。一方、不純物を封止する機能の観点では、厚みが0.05 μm 未満では不純物の拡散防止には不十分である。以上のことから、封止層32の厚みは0.05～1.5 μm の範囲とすることが好ましい。なお、封止層の成膜方法は、MOCVD、常圧CVD、LPCVD、スパッタ法、などの成膜法から選ぶことができるが、膜質、膜のカバレッジ性、不純物の拡散防止能からLPCVD法を用いるのが特に好ましい。

[0057] 支持基板3の少なくとも上面の封止層32上に0.5～3 μm の平坦化層4が積層される。この平坦化層4は SiO_2 、 Al_2O_3 、 Si_3N_4 、 SiC あるいは酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)等のセラミックスの膜材や、エッチング等においてしばしば犠牲層として多用される Si 、 GaAs 、 AlAs 等から選ばれるが、平坦化時の研削や研磨が容易であり、かつ、無垢基板などを得る際に分離が容易な SiO_2 および／または酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)あるいは AlAs から選ぶことが好ましい。

[0058] なお、平坦化層4は、コスト面から通常は封止層32上に片側のみ積層するが、反りが大きい場合は封止層32の全体を覆うように成膜することもできる。平坦化層4の厚みは封止層32で複合セラミックス・コア31のボイドや凹凸、あるいは前出のファイバー状単結晶で生ずる段差などを十分に埋めることができ、しかも種結晶が転写できるに十分な平滑性が得られる厚みが必要である。しかし、厚過ぎる平坦化層4は、例えファイバー状単結晶入りの複合セラミックス・コアであっても、その厚い平坦化層の熱応力を十分に抑制し切らず、種基板1の反りやクラック等が発生する原因となり、好ましくない。そのため、少なくとも上面に0.5～3 μm 厚で設けるのが好適である。厚さが0.5 μm 未満だと複合セラミックス・コア31のボイドや凹凸あるいはファイバー状単結晶による段差などを封止層32及び平坦化層4では埋めることが難しい。一方、厚さが3 μm 以上だと平坦化層4による反り、クラックが発生し易い。

[0059] 平坦化層4の成膜方法は、その必要膜質と成膜効率の観点から、プラズマ

CVD法またはLP-CVD法、あるいは低圧MOCVD法などが、好適である。積層された平坦化層4は膜の状況により、焼締めを目的とした熱処理や、平滑化を目的としたCMP研磨が施され、後述の種結晶層2の薄膜転写に備える。

[0060] 種結晶層2は、平坦化層4の表面に種結晶を薄膜転写することにより設けられる。薄膜転写に用いる種結晶は本発明が対象とする AlN 、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$)、 GaN 等のIII族窒化物と類似の結晶構造の基板が選ばれる。したがって AlN 、 $\text{Si} \langle 111 \rangle$ 、 SiC 、 SCAM 、 AlN 、 AlGaN 、サファイア等が考えられるが、大口径化の容易さ、量産した市販品があり、コストが安い等の点から $\text{Si} \langle 111 \rangle$ が好適である。 $\text{Si} \langle 111 \rangle$ 結晶の中でも酸化誘起積層欠陥(OSF)が10個/ cm^2 以下である $\text{Si} \langle 111 \rangle$ 単結晶が特に好適である。

[0061] 次工程のエピ成膜の種となる $\text{Si} \langle 111 \rangle$ 単結晶のOSFが10個/ cm^2 以下であると、エピ成膜した結晶も種結晶に倣い、欠陥が少なく、ひいてはそれを用いたデバイスも高特性となり、歩留まりもよいため、低コストとなる。これに対し、OSFが10個/ cm^2 を超えるとエピ成膜した結晶も欠陥が急激に増えてデバイス特性も悪くなり、必然的に歩留まりも悪化し、高コストになる。

[0062] $\text{Si} \langle 111 \rangle$ 単結晶の電気抵抗率(室温)が $1 \text{ k} \Omega \cdot \text{cm}$ 未満であった場合はその抵抗により高周波ロスが発生し、消費電力が増えたり、発熱してデバイスの特性が劣化したりする。このため、種基板1にエピ成膜して得られるエピおよび無垢基板を高周波、特に5G以降の高周波用デバイスに用いる場合には、 $\text{Si} \langle 111 \rangle$ 単結晶として電気抵抗率(室温)が $1 \text{ k} \Omega \cdot \text{cm}$ 以上の物を選ぶことが好ましい。

[0063] $\text{Si} \langle 111 \rangle$ 単結晶は、単結晶基板の電気抵抗に影響が小さい水素および/またはヘリウム(He)のイオン種に限定したイオン注入を実施後、 $\text{Si} \langle 111 \rangle$ 単結晶のイオン注入面を平坦化層4の上面に接合され、450℃以下で爪などの物理的手段を用いて剥離される。これにより、 $\text{Si} \langle 111 \rangle$

1>単結晶の表層がイオン注入深さで分離し、の薄膜が平坦化層4に転写される。すなわち、平坦化層4の上面に種結晶層2が設けられる。水素やHeなどの軽元素は、ホウ素(B)などの重元素と異なり、イオン注入による種結晶のダメージが小さく、電気抵抗も低下させない点で種結晶へのイオン注入に好適である。また、450℃以下の低温下での剥離・転写をすることで、700℃以上の高温で熱剥離・転写を行うスマートカット法では避け得ない、Si<111>単結晶の熱ダメージを防ぐことができる。

[0064] 種結晶層2の最終的な厚みは0.04~1.5μmとするとよい。イオン注入においては、イオンによるダメージ層のみでも略0.1μm近く厚みがあり、0.04μm未満とすると良好な種結晶が得られない。また、転写厚みが1.5μm以上の厚みではイオン注入機が高出力のイオンエネルギーを必要とし、イオン注入機が巨大な大きさとなり、莫大な投資を要し、経済的でない。適切な厚みの種結晶層2を設けるために、Si<111>単結晶の表層0.20~1.7μmを薄膜転写し、その後、0.04~1.5μmに厚みを調整してもよい。転写するSi<111>単結晶の薄膜の厚みは、イオン注入時のダメージ層を除去する際の削りシロにより下限が規定され、イオン注入装置の制約（高加速電圧による装置の大型化や高コスト化）により上限が規定される。その範囲は0.1~2.0μmとすることができるが、0.20~1.7μmとすることがより好ましい。厚みの調整はCMP研磨および／または薬液でのエッチングにより行うとよい。

[0065] より具体的な実施方法を述べると、種結晶に0.2~1.7μmの深さに水素および／またはHeをイオン注入した後、平坦化層4の上面と、種結晶のイオン注入面とを接合する。その後、450℃以下の温度でガス圧や爪等の物理的方法で種結晶を剥離するとよい。処理温度を450℃以下とすることにより、450℃を超えた高温での処理によって転写された薄膜の種結晶に発生し易い、不純物拡散や熱応力による応力や熱ダメージを抑制することができる。

[0066] その後、転写された薄膜の上面をCMP研磨および／または薬液で軽くエ

ッチングして、イオン注入のダメージ層を除去し、厚さ $0.04 \sim 1.5 \mu\text{m}$ の種単結晶薄膜（種結晶層）を得るとよい。なお、イオン注入に、より高い均一性が求められる場合には、必要に応じて種基板のイオン注入面に SiO_2 等を成膜してから、イオン注入をするとよい。

[0067] 本発明では状況に応じて前記支持基板3の最下面に、応力調整層5を付加してもよい。応力調整層5は、平坦化層4を形成することにより生じる種基板1の反りを矯正する。応力調整層5には、種基板1の反りを矯正可能とする熱膨張率を有する膜材と厚みが選ばれる。応力調整層5として、静電チャックへの対応も兼ねて少なくとも多結晶 Si （ p-Si ）を成膜することが好適である。なお、反りの矯正および封止層32との親和性の観点から、応力調整層5を成す多結晶 Si と封止層32との間に、応力緩和層の一部として SiO_2 および／または酸化窒素（ $\text{Si}_x\text{O}_y\text{N}_z$ ）等を介在させてもよい。また、多結晶 Si の一部を窒化し、耐酸化性を付与してもよい。

[0068] 続いて、図2を参照して、本実施形態に係るIII族窒化物系エピタキシャル成長用種基板1の製造方法の手順を説明する。なお、各層の形成に好適な手法について、種基板1の各部の構成と併せて既に説明されている場合には、ここでの重複した説明は省略される。

[0069] はじめに、III族窒化物の多結晶セラミックスと、少なくとも1種以上のIII属またはIV属の窒化物または酸化物であってファイバー状の単結晶とからなる複合セラミックスのコア31を準備する（図2のS01）。続いて、コア31を包み込むように厚み $0.05 \mu\text{m} \sim 1.5 \mu\text{m}$ の厚みで封止層32を成膜して支持基板3とする（図2のS02）。このとき、封止層32は、LPCVD法で成膜するとよい。続いて、支持基板3の上面に厚み $0.5 \mu\text{m}$ 以上 $3.0 \mu\text{m}$ 以下の平坦化層4を成膜する（図2のS03）。また、必要に応じて、支持基板3の下面に応力調整層5を成膜する（図2のS04）。応力調整層5は、平坦化層4を具備後、その反りを矯正するべく、 SiO_2 、 Si_3N_4 、アモルファス Si 、多結晶 Si 等の単独か若しくは、これらの組み合わせた膜を形成するとよい。しかし、静電チャック対応まで

を考えた場合は、支持基板3の最下層に少なくともスパッター法、プラズマCVD、LP-CVD法のいずれかの方法で形成した多結晶Siを直接形成するか、あるいは、支持基板3の下部とこの多結晶Siとの接合が難しい時は支持基板3の下部に一括SiO₂および／または酸化窒素（Si_xO_yN_z）を形成後、その下部に多結晶Si層を形成するのが好ましい。多結晶Siは多結晶Siその物、あるいは前記アモルファスSiを加熱、若しくはレーザー等で多結晶化してもよい。表面層を一部窒化し、耐酸化性を向上させた多結晶Siでもよいし、更に耐酸化性を向上するために、一部を窒化するか、多結晶Siを成膜した後に更にSi₃N₄膜を付けてもよい。なお、平坦化層4と応力調整層5は同時に製膜してもよい。

[0070] また、S01～S04とは別に、種結晶層2を剥離転写するための種結晶であるSi<111>単結晶基板20を用意する（図2のS11）。続いて、単結晶基板20の1面（イオン注入面）からイオン注入を行い、単結晶基板20内に剥離位置（脆化層）21を形成する（図2のS12）。

[0071] 次に、単結晶基板20のイオン注入面を、支持基板3上に形成した平坦化層4と接合して接合基板とする（図2のS21）。必要に応じて接合強度を上げるために450℃以下で加熱してもよい。その後、接合基板における単結晶基板20の剥離位置21で、単結晶基板20を分離する（図2のS22）。このようにすることによって、支持基板3の上の平坦化層4の上にSi<111>の単結晶膜が種結晶層2として薄膜転写される。転写された種結晶層2の厚みは、必要に応じてCMP研磨および／または薬液でのエッチングにより調整される。一方、分離されたSi<111>単結晶基板20の残部は、再びこの表面を研磨してイオン注入面とすることによって、更に別の111族窒化物系複合基板を作製する際の種結晶層を薄膜転写するために繰り返し利用することができる。

[0072] 以上、エピタキシャル成長用種基板1の構成及び製造方法について説明したように、本発明に係るエピタキシャル成長用種基板1は、支持基板と、前記支持基板の上面に設けられる0.5～3μmの平坦化層と、前記平坦化層

の上面に設けられる種結晶層と、を備えるエピタキシャル成長用種基板である。支持基板は、Ⅲ族窒化物の多結晶セラミックスと、少なくとも1種以上のⅢ属またはⅤ属の窒化物または酸化物であってファイバー状の単結晶とからなる複合セラミックスのコアと、コアを封止する0.05～1.5 μmの封止層とを含む。酸化誘起積層欠陥が10個/cm²以下であるSi<111>単結晶の表層を薄膜転写することにより0.04～1.5 μmの種結晶層が設けられる。本発明によれば、特に、下記の1)～3)の特徴により、ファイバー状単結晶の添加効果による、高熱伝導、高強度、高寸法精度性、低反り性が実現され、さらに、その付帯効果として、高特性、低価格のエピ膜結晶基板が得られる。1)Ⅲ族窒化物の多結晶セラミックスと、少なくとも1種以上のⅢ属またはⅤ属の窒化物または酸化物であってファイバー状の単結晶とからなる複合セラミックスのコアを使うこと、2)支持基板は勿論のこと、平坦化層、種結晶層などの各層間で、その組成と膜厚の最適化による熱応力の極小化を図ること、3)前記種結晶層は、酸化誘起積層欠陥が10個/cm²以下であるSi<111>単結晶の表層を薄膜転写すること。

本発明のこれらの結果は、個々の要因ばかりでなく、それぞれの要因が相互補完する「相乗効果」が上手く発現した結果である。なお、他の副次的な要因として4)必要に応じた応力調整層による更なる低応力化、および5)水素および/またはHeの軽元素に限定したイオン注入を行い450℃以下で爪などの物理的手段で剥離することによる薄膜転写を行うこと等も本発明による効果の実現に寄与している。

[0073] 本発明の基板は、デバイス、例えば深紫外線領域(UVC; 200～280 nm)に用いる発光ダイオードや5G通信やEV車用などへの用途拡大に共ない、益々の高出力化、高周波化、高耐圧化するデバイス等の特性を大幅に向上させ、かつ、デバイスの製造歩留まりをも著しく改善し、低コスト化を可能にする。

実施例

[0074] 以下に実施例および比較例を挙げて、本発明をさらに具体的に説明するが、本発明はこれら実施例に限定されるものではない。

[0075] [実施例 1]

(支持基板の準備)

III 族窒化物の多結晶セラミックスと、III 族窒化物のファイバー状単結晶とからなる複合セラミックスのコア 31 を封止層 32 で覆った構造の支持基板 3 として以下の物を用意した。即ち、複合セラミックスのコア 31 には、市販品の AlN 粉、80 重量部と、市販の AlN ファイバー状単結晶、20 重量部、及び焼結助剤として市販の Y_2O_3 、5 重量部とを有機バインダー、溶剤などと混合して、グリーンシートを作成し脱脂後、 N_2 雰囲気下、 $1900^\circ C$ で焼結した。その焼結体を $\phi 8$ インチのウエハー状に割り貫き、更にそれを両面研磨して、 $\phi 8$ インチ $\times$ t 725 μm 基板の複合セラミックス・コアを作成した。この AlN 複合セラミックス・コア基板を研磨後、その表面の Ra を測定したところ、一部、ファイバー状単結晶状の段差部分が観察された。平坦度を示す Ra を測定した結果、10 点平均 Ra = 520 nm (0.52 μm) であった。この AlN 複合セラミックス・コア 31 全体を LPCVD 法による 0.1 μm 厚の酸化珪素層で包み込むように覆い、その上に更に別の LPCVD 装置を使い、0.4 μm 厚の Si_3N_4 層で全体を封止することにより封止層 32 を形成した。封止層 32 の総厚みは 0.5 μm とした。この Si_3N_4 層上に更に平坦化の目的で、プラズマ CVD 法 (ICP-CVD 装置) で 6 μm 厚の SiO_2 を上層片側のみに積層した。その後、 $1000^\circ C$ で焼き締めた後、CMP 研磨により、 SiO_2 を 2 μm 厚みまで研磨し、平坦度を表す Ra を測定した結果、10 点平均 Ra = 0.18 nm であった。貼り合わせが十分可能な平坦度であることを確認し、次工程の種結晶の薄膜転写に備えた。

[0076] (種結晶の準備)

特許文献 3 の評価で酸化誘起積層欠陥 (OSF) が 9 個 / cm^2 で電気抵抗率 (室温) が 1.2 $k\Omega \cdot cm$ である、 $\phi 8$ インチ、厚み 725 μm の Si

$\langle 111 \rangle$ 単結晶基板を種結晶基板として用意した。このSi基板に水素を、 100 keV で深さ $0.6\text{ }\mu\text{m}$ 、ドーズ量、 $8 \times 10^{17}\text{ cm}^{-2}$ の条件でイオン注入した。

[0077] 先に準備して置いた支持基板3の平坦化層4（厚み $2\text{ }\mu\text{m}$ ）に、このイオン注入されたSi $\langle 111 \rangle$ 単結晶の表層 $0.6\text{ }\mu\text{m}$ 部分の薄膜転写を試みた。AlNファイバー状単結晶を含有する複合セラミックス・コアであったが上手く種結晶のSi $\langle 111 \rangle$ が転写可能であった。イオン注入と転写の際のSi $\langle 111 \rangle$ 単結晶が受けたダメージ部分をCMPで軽く研磨し、Si $\langle 111 \rangle$ 単結晶層を $0.3\text{ }\mu\text{m}$ 厚の種結晶層2とした。得られた種基板1は封止層32の各層間および封止層32、平坦化層4、種結晶層2について、膜厚を各熱応力にバランスするようにした結果、クラック、膜剥離や反りが無いものであった。

[0078] なお、薄膜転写後の残部のSi $\langle 111 \rangle$ 単結晶基板は、イオン注入を何度も繰り返し実施することにより、多数の種結晶として繰り返し利用でき、極めて経済的である。

[0079] この種基板1をGaNのエピタキシャル成長用種基板としての特性について、以下の処方と方法で簡便な評価を行った。

[0080] 上記種基板1をMOCVD装置でエピタキシャル成長を行った。この際、エピタキシャル層は種基板1側から成長方向に向かって順にAlN、AlGaNを成膜し、その後GaNをエピタキシャル成長させた。今回のエピ成膜は、AlN層を 110 nm 、AlGaN層を 140 nm 製膜した後、GaNエピタキシャル層厚を $5\text{ }\mu\text{m}$ とした。エピタキシャル成長の際、Al源としてTMAI（トリメチルアルミニウム）、Ga源としてTMGa（トリメチルガリウム）、N源として NH_3 を用いた。また、キャリアガスは N_2 および H_2 で、プロセス温度は 900 （前段） $\sim 1200^\circ\text{C}$ （GaN成膜）の範囲で実施した。

[0081] 上記のエピ基板の熱伝導度、機械強度として破壊靱性、及び反りの評価としてWARPを測定したところ、各々、 230 W/mK 、 $9\text{ Mpa}\cdot\text{m}^{1/2}$ 、

22 μm 、であった。また、転位密度を評価するため、熔融アルカリ (KOH) エッチング法によりエッチピットを発生させエッチピット密度 (Etch Pit Density, 以下EPD) の測定を行った。また、結晶性の評価としてX線ロッキングカーブ (XRC) 測定を行った。

[0082] その結果、EPDは $0.1 \times 10^4 \text{ cm}^{-2}$ と極めて低い転位密度を示した。また、基板の(0002)面のXRC測定での半値幅FWHM (以下では、単に、「0002XRCのFWHM」という) は128 arcsecであり、高品質のGaN単結晶が得られた。これらの結果から、本実施例による種基板1のエピタキシャル成長用種基板としての性質が優れていることが分かる。この種基板1上にエピタキシャル層が設けられたエピ基板を30GHz/20Gbpsの高周波デバイス用に使用したところ、デバイスの表面温度は45℃であり、特に問題となる程の高周波ロスによる温度上昇は見られなかった。

[0083] [比較例1]

実施例1の支持基板を市販品のAlN粉、100重量部と焼結助剤として市販の Y_2O_3 、5重量部とし、種結晶基板のSi<111>単結晶基板を酸化誘起積層欠陥(OSF)が15個/ cm^2 、電気抵抗率(室温)が $0.7 \text{ k}\Omega \cdot \text{cm}$ とし、このSi<111>単結晶基板を厚み1.7 μm の種結晶層2として薄膜転写した以外は、評価法も含め実施例1と同条件である。

[0084] 実施例1と同様にエピ基板の熱伝導度、機械強度として破壊靱性、及び反りの評価としてWARPを測定したところ、各々、150W/mK、3Mpa $\cdot \text{m}^{1/2}$ 、55 μm であった。又、転位密度を評価するため、熔融アルカリ (KOH) エッチング法によりエッチピットを発生させEPD測定を行った。また、結晶性の評価としてXRC測定を行った。その結果、EPDは $10 \times 10^4 \text{ cm}^{-2}$ と極めて大きい転位密度を示した。また、0002XRCのFWHMは920 arcsecであり、実施例1に比べ結晶性の悪いGaN単結晶となった。また、このエピ基板を30GHz/20Gbpsの高周波デバイス用に使用したところ、高周波ロスでデバイスの表面温度が132℃と

なり、長期の使用には水冷が必要であった。

[0085] [実施例 2]

実施例 1 の支持基板を市販品の A l N 粉、80 重量部と市販の S i ₃ N₄ フ
アイバー状単結晶、30 重量部、及び焼結助剤として市販の Y₂ O₃、5 重量
部及び A l₂ O₃、2 部とした以外は、評価法も含め実施例 1 と同条件とした
。

[0086] 実施例 1 と同様にエピ基板の熱伝導度、機械強度として破壊靱性、及び反
りの評価として WARP を測定したところ、各々、175 W/mk、15 M
pa・m^{1/2}、7 μm であり、WARP は極めて小さかった。また、転位密度
を評価するため、熔融アルカリ (KOH) エッチング法によりエッチピット
を発生させ、EPD 測定を行った。また、結晶性の評価として XRC 測定を
行った。その結果、EPD は $0.6 \times 10^4 \text{ cm}^{-2}$ と比較的小さい転位密度を
示した。また、0002 XRC の FWHM は 320 arcsec であり、実
施例 1 に比べ結晶性は若干悪かった。また、このエピ基板を 30 GHz / 2
0 Gbps の高周波デバイス用に使用したところ、高周波ロスでデバイスの
表面温度が 78℃ で風冷のみで長期使用が可能であった。

符号の説明

- [0087]
- 1 種基板
 - 2 種結晶層
 - 3 支持基板
 - 4 平坦化層
 - 5 応力調整層
 - 20 種結晶の単結晶基板
 - 21 剥離位置

請求の範囲

- [請求項1] 支持基板と、
前記支持基板の上面に設けられる $0.5 \sim 3 \mu\text{m}$ の平坦化層と、
前記平坦化層の上面に設けられる種結晶層と
を備えるエピタキシャル成長用種基板であって、
前記支持基板は、
III族窒化物の多結晶セラミックスと、少なくとも1種以上の
III属またはIV属の窒化物または酸化物であってファイバー状の
単結晶とからなる複合セラミックスのコアと、
前記コアを封止する $0.05 \sim 1.5 \mu\text{m}$ の封止層とを含み、
前記種結晶層は、 $0.04 \sim 1.5 \mu\text{m}$ の $\text{Si} \langle 111 \rangle$ 単結晶の
層である、
ことを特徴とするエピタキシャル成長用種基板。
- [請求項2] 前記コアをなすIII族窒化物の多結晶セラミックスが AlN セラ
ミックスであり、前記ファイバー状の単結晶が AlN 、 Si_3N_4 又
は Al_2O_3 であることを特徴とする請求項1に記載のエピタキシャ
ル成長用種基板。
- [請求項3] 前記封止層が、少なくとも Si_3N_4 の層を含むことを特徴とする
請求項1または2に記載のエピタキシャル成長用種基板。
- [請求項4] 前記平坦化層が、 SiO_2 、酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)および AlAs のいずれかの単層膜、あるいはこれらを任意に組み合わせた多
層膜であることを特徴とする請求項1から3のいずれか1項に記載の
エピタキシャル成長用種基板。
- [請求項5] 前記種結晶層をなす $\text{Si} \langle 111 \rangle$ 単結晶の酸化誘起積層欠陥が 10 個/ cm^2 以下であることを特徴とする請求項1から4のいずれか
1項に記載のエピタキシャル成長用種基板。
- [請求項6] 前記種結晶層をなす $\text{Si} \langle 111 \rangle$ 単結晶の電気抵抗率(室温)が
 $1 \text{ k}\Omega \cdot \text{cm}$ 以上であることを特徴とする請求項1から5のいずれか

1 項に記載のエピタキシャル成長用種基板。

[請求項7] 前記支持基板の最下面に更に応力調整層を備えることを特徴とする請求項1から6のいずれか1項に記載のエピタキシャル成長用種基板。

[請求項8] 前記応力調整層は前記平坦化層を具備後、その反りを更に矯正可能とする熱膨張率を有し、少なくともスパッター法、プラズマCVD、およびLPCVD法から選ばれた方法で作成された多結晶Siからなることを特徴とする請求項7に記載のエピタキシャル成長用種基板。

[請求項9] 前記応力調整層は前記支持基板下面の直下にSiO₂および／または酸窒化珪素(Si_xO_yN_z)を介在して設けられた多結晶Si及び／又は表面層が一部窒化された多結晶Siからなることを特徴とする請求項7または8に記載のエピタキシャル成長用種基板。

[請求項10] 前記封止層は、LPCVD法で成膜されることを特徴とする請求項1から9のいずれか1項に記載のエピタキシャル成長用種基板。

[請求項11] 前記平坦化層は前記支持基板の上面片側または、全面にSiO₂および／または酸窒化珪素(Si_xO_yN_z)あるいはAlAsをプラズマCVD法、LPCVD法、低圧MOCVD法のいずれかにより成膜されることを特徴とする請求項1から10のいずれか1項に記載のエピタキシャル成長用種基板。

[請求項12] 前記種結晶層は、酸化誘起積層欠陥が10個/cm²以下で、電気抵抗率(室温)が1kΩ・cm以上であるSi<111>単結晶に水素および／またはHeをイオン注入した後、450℃以下の物理的手段によりSi<111>単結晶の表層を剥離して薄膜転写することにより設けられることを特徴とする請求項1から11のいずれか1項に記載のエピタキシャル成長用種基板。

[請求項13] 請求項1から12のいずれか1項に記載のエピタキシャル成長用種基板の上面にIII-V族半導体薄膜が成膜されていることを特徴とする半導体基板。

- [請求項14] 前記Ⅲ-Ⅴ族半導体薄膜が、Gaおよび／またはAlを含む窒化物半導体薄膜であることを特徴とする請求項13に記載の半導体基板。
- [請求項15] Ⅲ族窒化物の多結晶セラミックスと、少なくとも1種以上のⅢⅤ属またはⅢⅤ属の窒化物または酸化物であってファイバー状の単結晶とからなるコアを用意するステップと、
前記コアを包み込むように厚み0.05 μm以上1.5 μm以下の封止層を成膜して支持基板とするステップと、
前記支持基板の上面に厚み0.5 μm以上3.0 μm以下の平坦化層を成膜するステップと、
前記平坦化層の上面にSi<111>単結晶を薄膜転写することにより厚み0.04～1.5 μmの種結晶層を設けるステップと
を備えるエピタキシャル成長用種基板の製造方法。
- [請求項16] 前記封止層は、LPCVD法で成膜されることを特徴とする請求項15に記載のエピタキシャル成長用種基板の製造方法。
- [請求項17] 前記平坦化層は前記支持基板の上面片側または、全面にSiO₂および／または酸窒化珪素(Si_xO_yN_z)あるいはAlAsをプラズマCVD法、LPCVD法、低圧MOCVD法のいずれかにより成膜されることを特徴とする請求項15または16に記載のエピタキシャル成長用種基板の製造方法。
- [請求項18] 前記種結晶層を設けるステップにおいて、酸化誘起積層欠陥が10個/cm²以下で、電気抵抗率(室温)が1 kΩ・cm以上であるSi<111>単結晶に水素および／またはHeをイオン注入した後、当該Si<111>単結晶を前記平坦化層の上面に貼り合わせ、450℃以下で物理的手段により剥離してSi<111>単結晶の表層を薄膜転写することにより前記種結晶層を設けることを特徴とする請求項15から17のいずれか1項に記載のエピタキシャル成長用種基板の製造方法。

- [請求項19] 前記種結晶層を設けるステップにおいて、酸化誘起積層欠陥が10個/cm²以下であるSi<111>単結晶に水素および／またはHeをイオン注入した後、450℃以下の物理的手段によりSi<111>単結晶の表層0.20～1.7μmを薄膜転写し、0.04～1.5μmに厚みを調整することにより前記種結晶層を設けることを特徴とする請求項15から18のいずれか1項に記載のエピタキシャル成長用種基板の製造方法。
- [請求項20] 前記種結晶層を設けるステップにおいて、酸化誘起積層欠陥が10個/cm²以下で、電気抵抗率（室温）が1kΩ・cm以上であるSi<111>単結晶に水素および／またはHeをイオン注入した後、450℃以下の物理的手段によりSi<111>単結晶の表層0.20～1.7μmを薄膜転写し、0.04～1.5μmに厚みを調整することにより前記種結晶層を設けることを特徴とする請求項15から18のいずれか1項に記載のエピタキシャル成長用種基板の製造方法。
- [請求項21] 前記種結晶層を設けるステップにおいて、薄膜転写されたSi<111>単結晶をCMP研磨および／または薬液でのエッチングをすることにより前記種結晶層の厚みを0.04～1.5μmに調整することを特徴とする請求項19または20に記載のエピタキシャル成長用種基板の製造方法。
- [請求項22] 前記支持基板の最下面に更に応力調整層を設けるステップをさらに備えることを特徴とする請求項15から21のいずれか1項に記載のエピタキシャル成長用種基板の製造方法。
- [請求項23] 前記応力調整層は前記平坦化層を具備後、その反りを更に矯正可能とする熱膨張率を有し、少なくともスパッター法、プラズマCVD、LPCVD法から選ばれた方法で作成された多結晶Si及び／又は表面層が窒化雰囲気下において、一部窒化された多結晶Siからなることを特徴とする請求項22に記載のエピタキシャル成長用種基板の製

造方法。

[請求項24] 請求項 1 5 から 2 3 のいずれか 1 項に記載のエピタキシャル成長用種基板の製造方法によりエピタキシャル成長用種基板を製造するステップと、

前記エピタキシャル成長用種基板の上面に III-V 族半導体薄膜を成膜するステップと

を備える半導体基板の製造方法。