

明 細 書

発明の名称：チップ部品の実装構造

技術分野

[0001] 本開示は、チップ部品の実装構造に関する。

背景技術

[0002] 従来から、プリント配線板上に電子部品の実装を行う方法として、フローはんだ工法とリフローはんだ工法がよく知られている。

[0003] 特許文献1は、フローはんだ工法を開示する。このフローはんだ工法に用いられるプリント配線板は、各種回路素子が表面実装される基板電極とリード部品のリード端子が挿入される開孔とが形成されている基板と、基板の開孔に対応する位置に開孔が形成されている剥離可能なシート部材と、により構成される。そして、基板上に形成される基板電極以外の所定の位置に粘着性を有する接着層を形成するとともに、接着層が形成されている面を上記シート部材で覆って構成したものである。

[0004] 特許文献2は、リフローはんだ工法を開示する。このリフローはんだ工法の実装構造は、プリント配線基板上の2つのランドにチップ部品の両端の端子電極をはんだ付けしてなるチップ部品の実装構造である。この実装構造において、プリント配線基板上に形成される2つのランドが、円形の対向する側の一部が切除された形状で、切除されてできる2つの辺がほぼ平行に対向する導体膜であるものである。

先行技術文献

特許文献

[0005] 特許文献1：特開平8－116153号公報

特許文献2：特開2007－194462号公報

発明の概要

[0006] 本開示は、プリント配線板上に安定したボンド印刷を行い小型のチップ部品の実装配置が可能となるチップ部品の実装構造を提供する。

[0007] 本開示におけるチップ部品の実装構造は、フローはんだ工程でプリント配線板上の2つのランドにチップ部品の両端子電極をはんだ付けされるチップ部品の実装構造である。チップ部品は0.6mm×0.3mmの小型SMD部品であり、2つのランドの間の寸法が、0.23mm以上0.25mm以下である。

[0008] 本開示におけるチップ部品の実装構造は、従来不可能であった、チップ部品である小型SMD (Surface Mounted Device) 部品 (例えば、0.6mm×0.3mm (0603サイズ)) が実装されるプリント配線板の上に安定したボンド印刷を行うことができる。これにより、小型SMD部品の実装配置が可能となる。そして、2つのランドの間の寸法を規定することで、ボンド印刷不良の解消、フローはんだ作業時の小型SMD部品の脱落を解消することができる。

図面の簡単な説明

[0009] [図1]図1は、実施の形態におけるチップ部品の実装構造を示す平面図である。

[図2]図2は、実施の形態における他のチップ部品の実装構造を示す平面図である。

発明を実施するための形態

[0010] (本開示の基礎となった知見等)

発明者らが本開示に想到するに至った当時、フローはんだ工法は、生産性が非常に高いものであった。

[0011] 昨今のSMD部品 (表面実装部品) の小型化に伴い、プリント配線板上に実装するSMD部品のサイズも小型化が進んでいた。一例として、1.0mm×0.5mm (1005サイズ) から0.6mm×0.3mm (0603サイズ) とSMD部品表面積も約1/2サイズとなっている。

[0012] フローはんだ工法においては、フローはんだを行うことができるSMD部品のサイズの限界は、1.0mm×0.5mmとされ、フローはんだ工法では、実装できない小型SMD部品も増えている。

[0013] SMD部品のサイズが0.6mm×0.3mmの小型SMD部品を、フローはんだ工法で実装する際の大きな課題は、プリント配線板上に安定したボンド印刷を行うことが非常に困難なことである。これは、部品サイズが小さい為、SMD部品の下部へのボンド印刷が行えるランドサイズ、ランド間距離が確保できないからである。

[0014] 仮に、ボンド印刷が行えてもボンド量（接着力）が確保できず、フローはんだ作業時に、対象となる小型SMD部品がフロー槽内のはんだ噴流によって外れる場合がある。また、ボンド印刷の位置がずれることにより、フロー槽内ではんだ付けを行っても、赤目、はんだブリッジといったはんだ付け不良が発生する場合がある。発明者らは、このように小型SMD部品をフローはんだ工法で実装する際、基板品質の確保が難しいと言う課題を発見し、その課題を解決するために、本開示の主題を構成するに至った。

[0015] そこで本開示は、プリント配線板上に安定したボンド印刷を行い小型のチップ部品の実装配置が可能となるチップ部品の実装構造を提供する。

[0016] 以下、図面を参照しながら、実施の形態を詳細に説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明、または、実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が必要以上に冗長になるのを避け、当業者の理解を容易にするためである。

[0017] なお、添付図面および以下の説明は、当業者が本開示を十分に理解するために提供されるのであって、これらにより請求の範囲に記載の主題を限定することを意図していない。

[0018] （実施の形態）

以下、図1および図2を用いて、実施の形態を説明する。

[0019] [1-1. 構成]

図1は、実施の形態におけるチップ部品の実装構造を示す平面図である。図1では、サイズが0.6mm×0.3mmのチップ部品である小型SMD部品2の実装構造を示している。図1に記載の実装構造は、ランド形状に沿

った形で小型SMD部品2を実装する構造とした例であり、はんだレジストは一部ランド形状に沿った形でNSMD (Non Solder Mask Defined) 構造とした例を示している。

[0020] プリント配線板1上には、小型SMD部品2が実装される2つのランド3が形成されている。2つのランド3の内側間の寸法t1は0.23mm以上0.25mm以下に設定している。なお、ランド3の小型SMD部品2が実装される部分の寸法t2は、0.2mmに設定し、幅寸法t3は、0.3mmに設定している。そして、2つのランド3のそれぞれの長手寸法t4は、0.65mm以上1.2mm以下に設定している。なお、ここでいう幅寸法t3の方向は、小型SMD部品2の短手方向と一致する。また、長手寸法t4の方向は、小型SMD部品2の長手方向と一致する。

[0021] なお、寸法t1は0.23mm以上0.25mm以下に設定しているが、寸法t1が0.23mmより小さければ、ボンド印刷でのズレ等により、ランド3上にボンドが塗布されるなどの印刷ミスが発生する問題がある。さらに、寸法t1が0.23mmより小さければ、はんだ付けをする際に小型SMD部品2の両端の端子電極間にはんだブリッジが発生するといった問題がある。また、寸法t1が0.25mmより大きければ、部品実装した際のズレで小型SMD部品2の端子電極とランド3がはんだ付けされないという、はんだ接合ミスが出る可能性が高くなるといった問題がある。寸法t1を0.23mm以上0.25mm以下に設定することにより、上記の問題を解消することができる。

[0022] また、2つのランド3のそれぞれの長手寸法t4は、0.65mm以上1.2mm以下に設定しているが、サイズが0.6mm×0.3mmの小型SMD部品2の場合、はんだ付けを行うランド3が非常に小さいため、長手寸法t4が0.65mmより小さければ、フローはんだ作業を行う際、基板とはんだとの間に、水分ガスが発生してはんだ付けの阻害をする虞があるといった問題がある。長手寸法t4を0.65mm以上1.2mm以下に設定することにより、上記の問題を解消することができる。また、長手寸法t4を

1. 2 mm以下に設定することにより、小型SMD部品2をプリント配線板1上に高密度に実装することができる。

[0023] また、それぞれのランド3の他の3方向には、GNDパターンや、電源パターン回路等に接続されている回路パターン4を引き込む為の凸部4aが設けられている。凸部4aは、銅箔を含む。つまり、ランド3は、凸部4aを有する。そしてランド3に接続される回路パターン4は、凸部4aの形状に沿って凸部4aを介して接続される。なお、本実施の形態では、凸部4aは3つ設けられているが、少なくとも1つ設けていればよい。言い換えると、ランド3の回路パターン4が接続される箇所（回路パターン4の引き込み部）には、凸部4aが設けられていればよい。

[0024] ランド3および回路パターン4の周囲には、はんだレジスト5が形成されている。はんだレジスト5は、絶縁印刷（レジストインク）部で、パターンを引き込んだ際、ランド3のはんだ付け箇所が異常に大きくならないようにしている。

[0025] 2つのランド3の内側間にボンド印刷を行い、その上に小型SMD部品2を載置することで、小型SMD部品2の仮止めを行う。なお、ボンド印刷は、メタルマスクを用いて行ってもよいし、ディスペンサー装置を用いて行ってもよい。

[0026] その後、再度プリント配線板を表裏反転させ、異形電子部品が有る場合は、手実装もしくはロボット実装機を使用し部品実装を行う。そして、フローはんだ作業を行うことでプリント配線板1と、実装された小型SMD部品2が、はんだ付けされ電氣的な通電が可能となる。

[0027] 図2は、実施の形態における他のチップ部品の実装構造を示す平面図である。図2では、SMD部品のサイズが0.6 mm×0.3 mmの小型SMD部品2の実装構造を示している。図2に記載の実装構造は、2つのランド3のそれぞれに引き込まれるパターンが、ベタパターン6の配線を示している。ベタパターン6を回路パターン4の引込みパターンに接続することで、サーマルパターン（十字形状のパターン）を形成したものである。つまり、図

2に記載の実装構造では、ランド3は、少なくとも2つの凸部4aを有する。そして、プリント配線板1上には、少なくとも2つの凸部4aにのみ接続されるベタパターン6が設けられている。ベタパターン6は、少なくとも2つの凸部4aのそれぞれの凸部4aの形状に沿って接続されている。

[0028] このようにすることで、2つのランド3のランドサイズを極端に変えない構成とすることができ、また、ランド3にかかる熱量を抑制する、すなわち、2つのランド3の温度を同じに保つことができる。そして、部品のズレ、部品の割れ等を防止することができる。

[0029] [1-2. 効果等]

以上のように、本実施の形態において、チップ部品の実装構造は、フロー半田工程でプリント配線板1上の2つのランド3に小型SMD部品2の両端子電極をはんだ付けされるチップ部品の実装構造である。小型SMD部品は、0.6mm×0.3mmのサイズであり、2つのランド3の間の寸法が、0.23mm以上0.25mm以下である。

[0030] これにより、従来不可能であった、プリント配線板1の上に安定したボンド印刷を行うことができ、小型SMD部品2の実装配置が可能となる。そして、2つのランド3の間の寸法を規定することで、ボンド印刷不良の解消、フローはんだ作業時の小型SMD部品2の脱落を解消することができる。

[0031] そして、2つのランド3の間の寸法を0.23mm~0.25mmと規定することで、ボンド印刷不良の解消、フローはんだ作業時の小型SMD部品の脱落を解消することができる。

[0032] また、ランド3の長手方向の寸法は、0.65mm以上1.2mm以下である。

[0033] これにより、ランド3の長手方向の寸法を規定することで、フローはんだ作業時のはんだ当り、はんだヌレ性を良化することができる。

[0034] また、チップ部品の実装構造は、プリント配線板1上の2つのランドにチップ部品の両端子電極をはんだ付けするチップ部品の実装構造において、ランドへのパターンを引き込める形状、もしくは、ベタパターンの際にサー

マルランドになる形状とする。

[0035] これにより、2つのランド3に引込み用の凸部へのパターン引込み形状に沿ってパターン配線を行うことで、プリント配線板1の膨張収縮に対して実装された小型SMD部品2への応力を緩和することが可能となり、部品破壊を解消することができる。また、ベタパターン6の引込みの際は、凸部4aの形状に沿ったパターン配線を行うことでサーマルランドとなり、フローはんだ作業の際ははんだ量の安定化を図ることが可能となるので、はんだ付け品質向上が図れる。

[0036] また、ランド3は、凸部4aを有する。そして、ランド3に接続される回路パターン4は、凸部4aの形状に沿って凸部4aを介して接続される。

[0037] また、ランド3は、少なくとも2つの凸部4aを有する。プリント配線板1上には、少なくとも2つの凸部4aにのみ接続されたベタパターンが設けられている。ベタパターン6は、少なくとも2つの凸部4aのそれぞれの凸部4aの形状に沿って接続されている。

[0038] (他の実施の形態)

以上のように、本出願において開示する技術の例示として、実施の形態を説明した。しかしながら、本開示における技術は、これに限定されず、変更、置き換え、付加、省略などを行った実施の形態にも適用できる。

[0039] そこで、以下、他の実施の形態を例示する。

[0040] 本発明は上記の例に限られるものではなく、チップ部品の形状はどのようなものであってもよい。また、ランドやパターン、レジスト形状もたとえばRを付けた形状や実際にパターンが引き込まれる箇所みのパターン配置でも良い。フローはんだ付け時に2つのランドに同じだけのはんだ量ではんだ付けができることが特徴となっており、プリント配線板の膨張収縮によるチップ部品両端の端子部へのストレスを同じにすることが可能となっている。

[0041] なお、上述の実施の形態は、本開示における技術を例示するためのものであるから、請求の範囲またはその均等の範囲において種々の変更、置き換え、付加、省略などを行うことができる。

産業上の利用可能性

[0042] 本開示におけるチップ部品の実装構造は、フローはんだ工法の特徴である、生産性の向上、安価な生産コストの実現が可能となり、各種の電化製品の用途に適用可能である。

符号の説明

- [0043]
- 1 プリント配線板
 - 2 小型SMD部品（チップ部品）
 - 3 ランド
 - 4 回路パターン
 - 4 a 凸部
 - 5 はんだレジスト
 - 6 ベタパターン