

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



(10) Numéro de publication internationale
WO 2025/108793 A1

(43) Date de la publication internationale
30 mai 2025 (30.05.2025)

WIPO | PCT

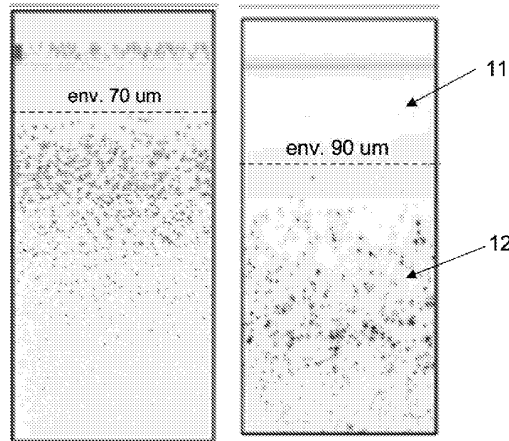
(51) Classification internationale des brevets :
H01L 21/02 (2006.01) H01L 21/762 (2006.01)
H01L 21/322 (2006.01)
(21) Numéro de la demande internationale :
PCT/EP2024/082138
(22) Date de dépôt international :
13 novembre 2024 (13.11.2024)
(25) Langue de dépôt : français
(26) Langue de publication : français
(30) Données relatives à la priorité :
FR2313019 24 novembre 2023 (24.11.2023) FR
(71) Déposant : SOITEC [FR/FR] ; PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR).

(72) Inventeurs : DURET, Carine ; C/O SOITEC, PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR). BERTRAND, Isabelle ; C/O SOITEC, PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR). MAK, Aurélien ; C/O SOITEC, PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR). COUV RAT, Alexandre ; C/O SOITEC, PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR). MESSA OUDENE, Djamel ; C/O SOITEC, PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR). ECARNOT, Ludovic ; C/O SOITEC, PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR).

(54) Title: METHOD FOR PRODUCING A SOI STRUCTURE, IN PARTICULAR SUITABLE FOR PHOTONIC APPLICATIONS, AND CARRIER SUBSTRATE FOR THE STRUCTURE

(54) Titre : PROCÉDÉ DE FABRICATION D'UNE STRUCTURE SOI NOTAMMENT ADAPTÉE POUR LES APPLICATIONS PHOTONIQUES, ET SUBSTRAT SUPPORT POUR LADITE STRUCTURE

[Fig. 3]



(57) Abstract: The invention relates to a method for producing a SOI structure, comprising the following steps: a) providing an initial substrate made of monocrystalline silicon, having an interstitial oxygen content of between 15 and 27 ppma according to standard ASTM'79 and a resistivity of less than 200 ohms.cm, the initial substrate being intended to form a carrier substrate for the SOI structure after having undergone the subsequent step b); b) applying a sequence of heat treatments to the initial substrate while it is devoid, at least on a front face, of a silicon oxide layer other than optionally a native oxide layer, the sequence consisting of: - a first

[Suite sur la page suivante]

(74) **Mandataire : IP TRUST** ; 2 rue de Clichy, 75009 PARIS (FR).

(81) **États désignés** (*sauf indication contraire, pour tout titre de protection nationale disponible*) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) **États désignés** (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publiée:

- avec rapport de recherche internationale (Art. 21(3))
- en noir et blanc ; la demande internationale telle que déposée était en couleur ou en échelle de gris et est disponible sur PATENTSCOPE pour téléchargement.

heat treatment defined by a plateau at a temperature higher than 1200°C and lower than 1280°C and with a duration of between 1 second and 60 seconds, by a temperature decrease ramp of between 10°C/s and 70°C/s, and by an argon or argon-hydrogen atmosphere; followed by - a second heat treatment defined by a plateau at a temperature of between 900°C and 1100°C, without an intermediate step before this temperature, under a neutral or oxidising atmosphere, in order to form a carrier substrate comprising: - a stripped surface layer, with a thickness greater than 40 µm and having a micro-defect concentration (BMD) of less than 10⁸/cm³, and - an enriched deep layer, under the stripped surface layer, having a micro-defect concentration (BMD) of between 2.10⁸/cm³ and 5.10¹⁰/cm³. The invention also relates to a carrier substrate and a SOI structure including the carrier substrate.

(57) **Abstrégé** : L'invention concerne un procédé de fabrication d'une structure SOI, comprenant les étapes suivantes : a) la fourniture d'un substrat initial en silicium monocristallin, présentant une teneur en oxygène interstitiel comprise entre 15 et 27 ppma selon la norme ASTM79 et une résistivité inférieure à 200 ohms.cm, le substrat initial étant destiné à former un substrat support pour la structure SOI après avoir subi l'étape b) subséquente : b) l'application d'une séquence de traitements thermiques au substrat initial alors qu'il est dépourvu, au moins sur une face avant, d'une couche d'oxyde de silicium autre qu'éventuellement une couche d'oxyde natif, ladite séquence consistant en : - un premier traitement thermique défini par un plateau à une température supérieure à 1200°C et inférieure à 1280°C et d'une durée comprise entre 1 seconde et 60 secondes, par une rampe de descente en température comprise entre 10°C/s et 70°C/s, et par une atmosphère de type argon ou argon-hydrogène, suivi par - un deuxième traitement thermique défini par un plateau à une température comprise entre 900°C et 1100°C, sans palier avant cette température, sous atmosphère neutre ou oxydante, pour former un substrat support comprenant : - une couche de surface dénudée, d'épaisseur supérieure à 40 µm et présentant une concentration en micro-défauts (BMD) inférieure à 10⁸/cm³, et - une couche profonde enrichie, sous la couche de surface dénudée, présentant une concentration en micro-défauts (BMD) comprise entre 2.10⁸/cm³ et 5.10¹⁰/cm³. L'invention concerne également un substrat support et une structure SOI incluant ledit substrat support.