

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 8 月 15 日 (15.08.2024)



(10) 国际公布号
WO 2024/164998 A1

(51) 国际专利分类号:
GIIC 29/14 (2006.01) *GIIC 29/12* (2006.01)

(21) 国际申请号: PCT/CN2024/075996

(22) 国际申请日: 2024 年 2 月 5 日 (05.02.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202310090777.0 2023年2月9日 (09.02.2023) CN

(71) 申请人: 长鑫科技集团股份有限公司 (CXMT CORPORATION) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(72) 发明人: 程景伟 (CHENG, Jingwei); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: MBIST CONTROL CIRCUIT, METHOD, MEMORY, AND DEVICE

(54) 发明名称: MBIST控制电路、方法、存储器及设备

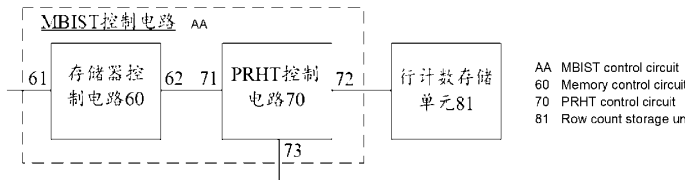


图 6

(57) Abstract: The present disclosure provides an MBIST control circuit, a method, a memory, and a device. The circuit comprises: a memory control circuit for receiving an external pre-charge command of a target word line, generating a count update command in response to the external pre-charge command, and outputting the count update command; a per-row hammer tracking (PRHT) control circuit for receiving the count update command, receiving a PRHT control command, and when the PRHT control command is in a first level state, stopping to provide the count update command to a second output end of the PRHT control circuit so that a row count storage unit of the target word line connected to the second output end stops updating without receiving the count update command, wherein the first level state of the PRHT control command is used to represent being in an MBIST test mode.

(57) 摘要: 本公开提供了一种MBIST控制电路、方法、存储器及设备。该电路包括: 存储器控制电路, 用于接收目标字线的外部预充电命令, 响应于外部预充电命令, 生成计数更新命令, 以及输出计数更新命令; 逐行行锤追踪(PRHT)控制电路, 用于接收计数更新命令, 接收PRHT控制命令, 以及在PRHT控制命令为第一电平状态时, 停止向PRHT控制电路的第二输出端提供计数更新命令, 以使与第二输出端连接的目标字线的行计数存储单元在未接收到计数更新命令的情况下停止更新; 其中, PRHT控制命令的第一电平状态用于表示处于MBIST测试模式。

WO 2024/164998 A1