(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

(43) Date de la publication internationale
26 avril 2007 (26.04.2007)

PCT

(10) Numéro de publication internationale
WO 2007/045759 A1

(51) Classification internationale des brevets :
H01L 21/762 (2006.01)

(21) Numéro de la demande internationale :
PCT/FR2006/002332

(22) Date de dépôt international :
17 octobre 2006 (17.10.2006)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0510636 19 octobre 2005 (19.10.2005) FR

(71) Déposant *(pour tous les États désignés sauf US)* : **S.O.I. TEC SILICON ON INSULATOR TECHNOLOGIES** [FR/FR]; Parc Technologique des Fontaines, Chemin des Franques, F-38190 Bernin (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants *(pour US seulement)* : **ALLIBERT, Frédéric** [FR/FR]; 30 rue Gay Lussac, F-38100 Grenoble (FR). **DEGUET, Chrystel** [FR/FR]; 984 chemin de Chartreuse, F-38330 Saint Ismier (FR). **RICHTARCH, Claire** [FR/FR]; 18 Rue Paul et Germaine Veyret, F-38100 Grenoble (FR).

(74) Mandataires : **SCHRIMPF, Robert** etc.; Cabinet Regimbeau, 20, rue de Chazelles, F-75847 Paris Cedex 17 (FR).

(81) États désignés *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

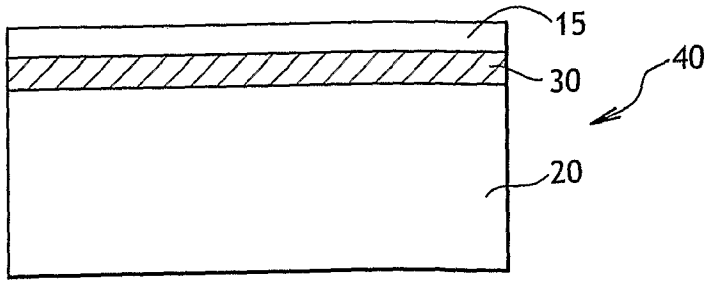
Déclaration en vertu de la règle 4.17 :

— *relative à la qualité d'inventeur (règle 4.17.iv))*

[Suite sur la page suivante]

(54) **Title:** TREATING A GERMANIUM LAYER BONDED TO A SUBSTRATE

(54) **Titre :** TRAITEMENT D'UNE COUCHE DE GERMANIUM COLLEE A UN SUBSTRAT



(57) Abstract: The invention concerns a method for treating a structure comprising a thin Ge layer on a substrate, said layer having been previously bonded to the substrate, the method including a treatment for improving the electrical properties of the layer and/or of the interface of the Ge layer with the underlying layer. The invention is characterized in that said treatment is a heat treatment implemented at a temperature ranging between 5000C and 6000C for a maximum of 3 hours. The invention also concerns a method for producing a structure comprising a Ge layer, the method including bonding a donor substrate comprising at least in its upper part a thin Ge layer and a receiver substrate, characterized in that it includes the following steps: (a) bonding the donor substrate to the receiver substrate such that the Ge layer is located in the neighborhood of the bonding interface; (b) eliminating part of the donor substrate not including the Ge layer; (c) treating the structure comprising the receiver substrate and the Ge layer in accordance with the treatment method.

(57) Abrégé : L'invention concerne un procédé de traitement d'une structure comprenant une couche mince de Ge sur un substrat, ladite couche ayant été préalablement collée au substrat, le procédé comprenant un traitement pour améliorer les propriétés électriques de la couche et/ou de l'interface de la couche de Ge avec la couche sous-jacente, caractérisé en ce que ledit traitement est un traitement thermique mis en œuvre à une température comprise entre 5000C et 6000C pendant au maximum 3 heures. L'invention concerne aussi un procédé de réalisation d'une structure comprenant une couche de Ge, le procédé comprenant un collage entre un substrat donneur comportant au moins dans sa partie supérieure une couche mince de Ge et un substrat récepteur, caractérisé en ce qu'il comprend les étapes suivantes : (a) collage du substrat donneur au substrat récepteur de sorte que la couche de Ge se trouve au voisinage de l'interface de collage ; (b) retrait de la partie du substrat donneur ne comprenant pas la couche de Ge ; (c) traitement de la structure comprenant le substrat récepteur et la couche de Ge conformément audit procédé de traitement.

WO 2007/045759 A1

Publiée :

— *avec rapport de recherche internationale*

— *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.