

一种电压调节方法和电子设备

本申请要求于 2019 年 12 月 09 日提交国家知识产权局、申请号为 201911252945.1、
申请名称为“一种电压调节方法和电子设备”的中国专利申请的优先权，其全部内容
5 通过引用结合在本申请中。

技术领域

本申请涉及电子技术领域，特别涉及一种电压调节方法和电子设备。

背景技术

电路摩尔定律是一种揭示信息技术进步速度的定律，其内容为：当价格不变时，
10 集成电路上可容纳的元器件的数目，约每隔 18-24 个月便会增加一倍，性能也将提升一倍。换言之，每一美元所能买到的电脑性能将每隔 18-24 个月翻一倍以上。

近年来，随着集成电路工作频率、集成度的不断提高，集成电路的功耗快速增加，使得集成电路难以继续适用电路摩尔定律，导致处理器性能和集成度无法提升，冷却成本增加等问题。

15 为了解决上述问题，一般采用动态电压频率调整（Dynamic Voltage and Frequency Scaling，缩写为 DVFS）技术调节电源向处理器供电的供电电压，以在处理器负载轻时，降低处理器主频和供电电压；在处理器负载重时，提升处理器主频和供电电压，从而降低处理器功耗的一种降功耗技术。但是，在处理器负载重的情况下，DVFS 技术无法降低处理器的供电电压，因此，DVFS 技术在降低功耗方面的效果并不明显。

20 发明内容

本申请提供一种电压调节方法和电子设备，以保证处理器在负载轻和负载重的情况下均能够实现功耗降低和性能提升。

为了解决上述技术问题，本申请实施例提供如下技术方案：

第一方面，本申请实施例提供一种电压调节方法，应用于具有处理器以及向处理器
25 器供电的电源的电子设备。该方法包括：该处理器根据下一时段主频向电源发送供电调节信息，该供电调节信息包括下一时段主频的设定供电电压 V ，下一时段主频是指根据当前主频预测的主频；电源根据下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 向该处理器提供给你供电电压 V_{out} 。电压斜率是指随着电源的负载电流增加供电电压 V_{out} 的下降速度。该供电电压 V_{out} 随着负载电流的增加减小。
30 $V_{min} \leq V_{out} \leq V$ ， V_{min} 为处理器在下一时段主频运行时，在负载电流增大的情况下，正常运行的最低供电电压。

本申请提供的方法中，下一时段主频是指根据当前主频预测的主频，而电源根据下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 向处理器提供的供电电压 V_{out} 与处理器的下一时段主频相适应。并且，由于负载电流具有周期性的从最小值增加到最大负载电流的特点，使得现有技术中电源以恒压的方式输出负载端电压
35 时，在负载电流增大的过程中，负载端电压被动下降。而本申请提供的方法主动控制电源输出的供电电压 V_{out} 随着负载电流的增加而减小，使得在负载电流开始升高时电

源所输出的供电电压 V_{out} 主动随着负载电流的增加而下降。此时供电电压 V_{out} 小于处理器在下一时段主频的设定供电电压 V 且大于或等于处理器在下一时段主频运行时，在负载电流增大的情况下，正常运行的最低供电电压 V_{min} 。由此可见，与现有技术相比，本申请提供的方法中电源所提供的供电电压 V_{ou} 能够保证处理器正常运行的情况下，降低处理器功耗，从而提升处理器性能。而且，由于处理器的主频越高，处理器的负载量越高，因此，本申请提供的方法能够保证处理器的负载量无论高低，电源均能够在负载电流增大时，以低于当前主频设定供电电压的方式向处理器供电，使得处理器在正常运行的同时，具有较低功耗。

5 下，降低处理器功耗，从而提升处理器性能。而且，由于处理器的主频越高，处理器的负载量越高，因此，本申请提供的方法能够保证处理器的负载量无论高低，电源均能够在负载电流增大时，以低于当前主频设定供电电压的方式向处理器供电，使得处理器在正常运行的同时，具有较低功耗。

10 在一些可能的实现方式中，上述处理器根据下一时段主频向电源发送供电调节信息前，上述方法还包括：处理器根据当前负载量预测下一时段负载量，根据下一时段负载量确定下一时段主频。例如：在主板或处理器的内置存储器内存储负载量与主频的对应关系表，根据预测的下一时段负载量在负载量与主频的对应关系表中查询下一时段主频。

15 在一些可能的实现方式中，上述方法还包括：处理器确定下一时段主频与所述当前主频不相等的情况下，设定当前主频等于下一时段主频。鉴于供电电压调节与主频调节是相互依存的关系，上述处理器确定下一时段主频与当前主频不相等的情况下，设定当前主频等于下一时段主频包括：处理器确定下一时段主频小于当前主频，处理器根据下一时段主频向电源发送供电调节信息前，设定当前主频等于下一时段主频；处理器确定下一时段主频大于当前主频，电源根据下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 向处理器提供供电电压 V_{out} 后，处理器设定当前主频等于下一时段主频。

20 在一些可能的实现方式中，上述供电电压 $V_{out}=V-I*R$ ， I 为电源的负载电流，由供电电压 V_{out} 的计算公式可以看出，供电电压 V_{out} 由处理器在下一时段的设定电压斜率 R 、下一时段的设定供电电压 V 和负载电流 I 确定。由于电压斜率是指随着电源的负载电流增加供电电压的下降速度，因此，下一时段主频的设定电压斜率 R 和负载电流 I 的乘积实质为：电源的负载电流增大时，供电电压的主动下降量，只要保证该主动下降量大于或等于现有技术中负载电流增大情况下负载端电压被动最大下降量，就能够使得供电电压 V_{out} 始终大于或等于处理器在下一时段运行时，在负载电流增大的情况下，正常运行的最低供电电压 V_{min} 。

30 在一些可能的实现方式中，上述下一时段主频的设定供电电压 V 可以由处理器提供，而下一时段主频的设定电压斜率 R 可以存在于电源中，也可以由处理器提供。当处理器仅向电源提供下一时段主频的设定供电电压 V 时，处理器无需利用处理器与电源的通信接口动态设定电源内的下一时段主频的设定电压斜率 R ，从而有效减小通信延时和调压延时，提高调压速度。

35 在一些可能的实现方式中，上述处理器根据下一时段主频向电源发送供电调节信息包括：处理器根据下一时段主频从目标对应关系中查找下一时段主频的设定供电电压 V ，并向电源发送下一时段主频的设定供电电压 V 。此处目标对应关系为处理器的主频、设定供电电压和设定电压斜率的对应关系。当然，目标对应关系也可以是处理器的主频和设定供电电压的对应关系。此时处理器只需从目标对应关系中查询下一时

段主频的设定供电电压，向电源发送下一时段主频的设定供电电压，这样就能够减小通信延时和调压延时，缩短电压调节时间。

5 在一些可能的实现方式中，当处理器仅向电源提供下一时段主频的设定供电电压 V 时，上述下一时段主频的设定电压斜率 R 可以以恒定电压斜率的形式存在于电源中。存在方式可以为保存方式。恒定电压斜率为处理器在各个主频的设定供电电压所允许的电压斜率的最小值 $R_{\min}$ ， $R_{\min} > 0$ 。由于 $R_{\min} > 0$ ，可以保证处理器在任何负载量或主频工作时，电源始终能够以小于或等于设定供电电压的方式向处理器提供供电电压，使得处理器具有较低的能耗。并且，由于恒定电压斜率为处理器在各个主频的实测电压斜率的最小值 $R_{\min}$ ，因此，以恒定电压斜率为下一时段主频的设定电压斜率 R 时，
10 可以控制下一时段主频设定电压斜率与负载电流的乘积，使得处理器正常运行，避免恒定电压斜率取值较大时，在负载电流增大时处理器在供电电压 V_{out} 无法正常运行的情况发生。

15 在一些可能的实现方式中，当上述下一时段主频的设定电压斜率 R 由处理器提供时，上述供电调节信息不仅包括下一时段主频的设定供电电压 V ，还包括下一时段主频的设定电压斜率 R 。

20 在一些可能的实现方式中，当上述下一时段主频的设定电压斜率 R 由处理器提供时，上述处理器根据下一时段主频向电源发送供电调节信息包括：处理器根据下一时段主频从目标对应关系中查找下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R ，并向电源发送下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 。目标对应关系为处理器的主频、设定供电电压和设定电压斜率的对应关系。

25 在一种可能的实现方式中，上述处理器在每个主频的设定电压斜率为处理器在每个主频的设定供电电压所允许的电压斜率。换句话说，上述目标对应关系中每个主频的设定电压斜率为处理器在每个主频的设定供电电压所允许的电压斜率。此时，下一时段的设定供电电压 V 与下一时段的设定电压斜率 R 具有良好的匹配性，使得电源向处理器提供的供电电压 V_{out} 在满足处理器正常运行的情况下，保证处理器的功耗最优化。

30 在一种可能的实现方式中，上述处理器在所有主频的设定电压斜率均等于恒定电压斜率。恒定电压斜率为处理器在各个主频的设定供电电压所允许的电压斜率的最小值 $R_{\min}$ ， $R_{\min} > 0$ 。换句话说，上述目标对应关系中所有主频的设定电压斜率均等于恒定电压斜率。当处理器第一次向电源发送下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 时，电源可以以恒定电压斜率的形式保存下一时段主频的设定电压斜率 R 。而由于目标对应关系中所有主频的设定电压斜率均等于恒定电压斜率，因此，电源实质是以恒定电压斜率的形式保存目标对应关系中所有主频的设定电压斜率。当电源需要再次调节向处理器提供的供电电压 V_{out} 时，处理器只需从目标对应关系
35 中查询下一时段主频的设定供电电压 R ，并将下一时段主频的设定供电电压 V 发送至电源，使得电源根据下一时段主频的设定供电电压 V 调整基准电压。这个过程中，处理器只需根据下一时段主频通过总线接口动态设定电源内的基准电压，以减小通信延时和调压延时，使得调压时长缩短。另外，由于恒定电压斜率为处理器在各主频的设定供电电压所允许的电压斜率的最小值 $R_{\min}$ ， $R_{\min} > 0$ ，可以保证处理器处理器在任

何负载量或主频工作时，电源向处理器提供的供电电压 V_{out} 始终满足 $V_{min} \leq V_{out} \leq V$ ，从而使得处理器在正常运行的同时，具有较低的能耗。

在一些可能的实现方式中，上述处理器在每个主频的设定供电电压所允许的电压斜率 $R_{(i)} = R_{max(i)} - \Delta R_{(i)}$ ， $R_{max(i)}$ 为处理器在每个主频的设定供电电压的最大电压斜率， $\Delta R_{(i)}$ 为处理器在每个主频的电压斜率裕量。此时，由于 $R_{max(i)}$ 为处理器在每个主频的设定供电电压的最大电压斜率，因此，在负载电流增大的情况下，电源向处理器提供的供电电压 V_{out} 能够尽可能的接近 V_{min} ，从而保证处理器以更低的功耗运行。并且，当 $R_{(i)} = R_{max(i)}$ 时，在负载电流增大的情况下，容易导致供电电压 V_{out} 略低于 V_{min} ，使得处理器无法正常运行。基于此，可以在 $R_{max(i)}$ 的基础上减去电压斜率裕量，从而保证处理器以较低的功耗正常运行。

在一种可能的实现方式中，上述处理器中每个主频的设定供电电压为 $V_{(i)}$ 。即上述目标对应关系中每个主频的设定供电电压为 $V_{(i)}$ 。 $V_{(i)} = V_{min(i)} + \Delta V_{(i)}$ ， $V_{min(i)}$ 为处理器在每个主频运行时，在负载电流增大的情况下，正常运行的最低供电电压， $\Delta V_{(i)}$ 为处理器在每个主频的供电电压裕量。此时，处理器所查找的下一时段主频的设定供电电压 V 比处理器在下一时段主频运行时，在负载电流增大的情况下，正常运行的最低供电电压 V_{min} 略大，使得电源向处理器提供的供电电压 V_{out} 能够保证处理器在较低功耗下正常运行。

在一种可能的实现方式中，上述处理器根据下一时段主频向电源发送供电调节信息前，上述方法还包括：处理器根据性能差异信息对目标对应关系进行校准，使得校准后的目标对应关系与电子设备所包括的处理器匹配，进而提高电压调整的可靠性和准确性，这些性能差异信息可以由内置在处理器中的关键路径检测（critical path monitor，缩写为 CPM）电路检测。CPM 电路用于模拟基准处理器的时序关键路径。利用 CPM 电路所确定的延时水平（如延时时间）或振荡频率即为性能差异信息。当处理器在不同环境下延迟水平或振荡频率会有所不同，使得处理器在给定的主频下，最低供电电压也会有所不同。

在一种可能的实现方式中，为了配合处理器根据性能差异信息对目标对应关系进行校准，还应当预存不考虑温度影响的多种处理器性能差异与最低供电电压差异的对应关系或者考虑温度影响的多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系。例如：当目标对应关系为基准处理器的目标对应关系时，每种处理器的性能差异可以用该种处理器的延时水平（如延时时间）或振荡频率表示，也可以用该种处理器与基准处理器在同一电压下的延时差值或者振荡频率差值间接表示，每种处理器性能差异对应的最低供电电压差异是指该种处理器与基准处理器在同一主频的最低供电电压差异。基准处理器是指多种处理器中性能最差的处理器。即基准处理器是多种处理器在同一主频的最低供电电压最大的处理器。

当不考虑温度影响时，CPM 电路检测到的性能差异信息，处理器根据性能差异信息对目标对应关系进行校准，使得目标对应关系与电子设备所包括的处理器匹配包括：处理器根据性能差异信息从多种处理器性能差异与最低供电电压差异的对应关系中查找最低供电电压差异，根据最低供电电压差异对目标对应关系中每个主频对应的设定供电电压进行校准，使得校准后的目标对应关系与所述电子设备所包括的处理器匹配。

当考虑温度影响的情况下，CPM 电路检测到的性能差异信息，处理器根据性能差异信息对目标对应关系进行校准，使得目标对应关系与电子设备所包括的处理器匹配包括：处理器根据当前温度从多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系中查找多种处理器在当前温度所在温度档位的性能差异与最低供电电压差异的对应关系，根据性能差异信息从多种处理器在当前温度所在温度档位的性能差异与最低供电电压差异的对应关系中查找当前性能差异信息匹配的最低供电电压差异，根据性能差异信息匹配的最低供电电压差异对目标对应关系中每个主频对应的设定供电电压进行校准，使得校准后的所述目标对应关系与电子设备所包括的处理器匹配。

- 10 在一种可能的实现方式中，上述电子设备含有存储介质。该存储介质可以独立于处理器存在，也可以内置于处理器内。上述目标对应关系可以多种方式形式直接或间接的保存在该存储介质内。当然，该存储介质还可以保存多种处理器性能差异与最低供电电压差异的对应关系，或者多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系。例如：多种处理器性能差异与最低供电电压差异的对应关系可以
- 15 以关系表或函数关系式的形式存储在存储介质中。多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系以关系表或函数关系式的形式存储在存储介质中。

- 在一种可能的实现方式中，上述目标对应关系存储在上述存储介质中。该目标对应关系为基准处理器的目标对应关系。该基准处理器为多种处理器在同一主频的最低供电电压最大的处理器，即基准处理器是多种处理器中性能最差的处理器。此时，目标对应关系中每个主频对应的设定供电电压和设定电压斜率可以满足多种处理器的电压调节，因此，基准处理器的目标对应关系具有广泛的适用性。应理解，多种处理器可以按照生产工艺、老化程度等区分，不管是生产工艺不同还是老化程度不同，最终都会以性能差异信息的方式体现出。例如：对于同一型号的处理器来说，不同批次的处理器在生产工艺上存在细微差异，导致不同批次的同一型号处理器属于不同种类。

- 25 在一种可能的实现方式中，上述目标对应关系存储在存储介质中。上述目标对应关系为存储介质所在电子设备包括的处理器目标对应关系。该目标对应关系可以在电子设备出厂后经过调试测定，并保存在存储介质中。

- 在一种可能的实现方式中，上述电子设备还包括存储介质。该存储介质存储有基准处理器在多个温度档位的目标对应关系。基准处理器的定义参考前文，此处不再详述。此时，处理器根据下一时段主频向电源发送供电调节信息前，上述方法还包括：处理器根据当前温度从基准处理器在多个温度档位的目标对应关系查找目标对应关系。该目标对应关系为基准处理器在当前温度所在温度档位的目标对应关系。此时，如果对所查找的目标对应关系进行校准，可以使得校准后的目标对应关系与处理器的匹配性更好。

- 35 在一种可能的实现方式中，在不考虑温度影响的前提下，电子设备上电，CPM 电路检测到性能差异信息，上述处理器根据下一时段主频向电源发送供电调节信息前，上述方法还包括：处理器根据性能差异信息从多种处理器的目标对应关系查找与电子设备包括的处理器匹配的目标对应关系。该目标对应关系所对应的处理器的差异性信息与 CPM 电路测试的差异性信息匹配性比较好。

当考虑温度影响的情况下，在电子设备上电的情况下，CPM 电路检测到性能差异信息，上述处理器根据下一时段主频向所述电源发送供电调节信息前，上述方法还包括：处理器根据当前温度从多种处理器在多个温度档位的目标对应关系查找多种处理器在当前温度所在温度档位的目标对应关系；根据性能差异信息从多种处理器在当前温度所在温度档位的目标对应关系中查找与电子设备包括的处理器匹配的目标对应关系。

在一种可能的实现方式中，为了配合处理器查找与电子设备包括的处理器匹配的目标对应关系，上述电子设备包括存储介质。在不考虑温度影响的情况下，上述电子设备还包括存储介质，可以在出厂前利用 CPM 电路测定多种处理器的性能差异信息和多种处理器的目标对应关系，并建立二者之间的关系，并将多种处理器的性能差异信息和多种处理器的目标对应关系保存在存储介质中。在考虑温度影响的前提下，可以在出厂前利用 CPM 电路测定多种处理器在多个温度档位的性能差异信息和多种处理器在多个温度档位的目标对应关系，并建立多种处理器在多个温度档位的性能差异信息与多种处理器在多个温度档位的目标对应关系的相互依赖关系，然后将多种处理器在多个温度档位的性能差异信息与多种处理器在多个温度档位的目标对应关系保存在存储介质中。

第二方面，本申请提供一种电子设备。该电子设备包括：处理器，用于根据下一时段主频向电源发送供电调节信息；供电调节信息包括下一时段主频的设定供电电压 V ，下一时段主频是指根据当前主频预测的主频；电源，用于根据下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 向处理器提供供电电压 V_{out} 。电压斜率是指随着电源的负载电流增加供电电压 V_{out} 的下降速度；该供电电压 V_{out} 随着电源的负载电流的增加减小； $V_{min} \leq V_{out} \leq V$ ， V_{min} 为处理器在下一时段主频运行时，在负载电流增大的情况下，正常运行的最低供电电压。

在一种可能的实现方式中，上述处理器还用于根据下一时段主频向电源发送供电调节信息前，根据当前负载量预测下一时段负载量，根据下一时段负载量确定下一时段主频。

在一些可能的实现方式中，上述处理器还用于处理器确定下一时段主频与所述当前主频不相等的情况下，设定当前主频等于下一时段主频。例如：处理器还用于确定下一时段主频小于当前主频，根据下一时段主频向电源发送供电调节信息前，设定当前主频等于下一时段主频。电源用于根据下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 向处理器提供供电电压 V_{out} 后，处理器具体用于确定下一时段主频大于当前主频，设定当前主频等于下一时段主频。

在一种可能的实现方式中，上述供电电压 $V_{out} = V - I * R$ ， I 为电源的负载电流。

在一种可能的实现方式中，上述处理器具体用于根据下一时段主频从目标对应关系中查找下一时段主频的设定供电电压 V ，并向电源发送下一时段主频的设定供电电压 V 。该目标对应关系为处理器的主频、设定供电电压和设定电压斜率的对应关系或处理器的主频和设定供电电压的对应关系。

在一种可能的实现方式中，上述下一时段主频的设定电压斜率以恒定电压斜率的形式存在于电源中。该恒定电压斜率为处理器在各个主频的设定供电电压所允许的电

压斜率的最小值 $R_{\min}$, $R_{\min} > 0$ 。

在一种可能的实现方式中, 上述供电调节信息还包括下一时段主频的设定电压斜率 R 。

在一种可能的实现方式中, 上述处理器具体用于根据下一时段主频从目标对应关系
5 系中查找下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R , 并向电源发送由下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 。目标对应关系为处理器的主频、设定供电电压和设定电压斜率的对应关系。

在一种可能的实现方式中, 上述处理器在每个主频的设定电压斜率为处理器在每个主频的设定供电电压所允许的电压斜率。

10 在一种可能的实现方式中, 上述处理器在所有主频的设定电压斜率均等于恒定电压斜率。该恒定电压斜率为处理器在各个主频的设定供电电压所允许的电压斜率的最小值 $R_{\min}$, $R_{\min} > 0$ 。

在一种可能的实现方式中, 上述处理器在每个主频的设定供电电压所允许电压斜率为 $R_{(i)}$, $R_{(i)} = R_{\max(i)} - \Delta R_{(i)}$, $R_{\max(i)}$ 为述处理器在每个主频的设定供电电压的最大电压
15 斜率, $\Delta R_{(i)}$ 为处理器在每个主频的电压斜率裕量。

在一种可能的实现方式中, 上述处理器在每个主频的设定供电电压 $V_{(i)} = V_{\min(i)} + \Delta V_{(i)}$, $V_{\min(i)}$ 为处理器在每个主频运行时, 在负载电流增大的情况下, 正常运行的最低供电电压, $\Delta V_{(i)}$ 为处理器在每个主频的供电电压裕量。

在一种可能的实现方式中, 上述处理器还用于根据下一时段主频向电源发送供电
20 调节信息前, 根据性能差异信息对目标对应关系进行校准, 使得校准后的目标对应关系与电子设备所包括的处理器匹配。

在一种可能的实现方式中, 在不考虑温度影响的前提下, 上述处理器具体用于根据性能差异信息从多种处理器性能差异与最低供电电压差异的对应关系中查找最低供电电压差异, 根据最低供电电压差异对目标对应关系中每个主频对应的设定供电电压
25 进行校准, 使得校准后的目标对应关系与电子设备所包括的处理器匹配。

在考虑温度影响的前提下, 上述处理器具体用于处理器根据当前温度从多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系中查找多种处理器在当前温度所在温度档位的性能差异与最低供电电压差异的对应关系, 根据性能差异信息从多种处理器在当前温度所在温度档位的性能差异与最低供电电压差异的对应关系中
30 查找当前性能差异信息匹配的最低供电电压差异, 根据性能差异信息匹配的最低供电电压差异对目标对应关系中每个主频对应的设定供电电压进行校准, 使得校准后的目标对应关系与电子设备所包括的处理器匹配。

在一种可能的实现方式中, 上述电子设备含有存储介质。该存储介质可以独立于处理器存在, 也可以内置于处理器内。上述目标对应关系可以多种方式形式直接或间接的保存在该存储介质内。当然, 该存储介质还可以保存多种处理器性能差异与最低供电电压差异的对应关系, 或者多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系。例如: 多种处理器性能差异与最低供电电压差异的对应关系可以以关系表或函数关系式的形式存储在存储介质中。多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系以关系表或函数关系式的形式存储在存储介质中。

在一种可能的实现方式中，上述目标对应关系存储在存储介质中，目标对应关系为基准处理器的目标对应关系。该基准处理器为多种处理器在同一主频的最低供电电压最大的处理器。

5 在一种可能的实现方式中，上述目标对应关系存储在存储介质中。上述目标对应关系为存储介质所在电子设备包括的处理器目标对应关系。该目标对应关系可以在电子设备出厂后经过调试测定，并保存在存储介质中。

10 在一种可能的实现方式中，上述电子设备还包括存储介质。该存储介质存储有基准处理器在多个温度档位的目标对应关系。该基准处理器为多种处理器在同一主频的最低供电电压最大的处理器。处理器还用于根据下一时段主频向电源发送供电调节信息前，根据当前温度从基准处理器在多个温度档位的目标对应关系查找目标对应关系。该目标对应关系为基准处理器在当前温度所在温度档位的目标对应关系。

15 在一种可能的实现方式中，在不考虑温度影响的前提下，处理器还用于根据下一时段主频向所述电源发送供电调节信息前，根据性能差异信息从多种处理器的目标对应关系中查找与电子设备包括的处理器匹配的目标对应关系。在考虑温度影响的前提下，处理器还用于根据下一时段主频向所述电源发送供电调节信息前，根据当前温度从多种处理器在多个温度档位的目标对应关系查找多种处理器在当前温度所在温度档位的目标对应关系；根据性能差异信息从多种处理器在当前温度所在温度档位的目标对应关系中查找与电子设备包括的处理器匹配的目标对应关系。

20 在一种可能的实现方式中，上述电子设备包括存储介质。在不考虑温度影响的情况下，存储介质存储有多种处理器的性能差异信息和多种处理器的目标对应关系，且多种处理器的性能差异信息和多种处理器的目标对应关系具有相互依赖关系。在考虑温度影响的前提下，多种处理器在多个温度档位的性能差异信息与多种处理器在多个温度档位的目标对应关系保存在存储介质中，并且多种处理器在多个温度档位的性能差异信息与多种处理器在多个温度档位的目标对应关系具有相互依赖关系。

25 第三方面，本申请还提供了一种处理器。该处理器包括一个或者多个模块，用于实现上述第一方面由处理器执行的步骤，该一个或者多个模块可以与上述第一方面的方法中的由处理器执行的各个步骤相对应。

30 第四方面，本申请提供一种电源。该电源包括一个或者多个模块，用于实现上述第一方面由电源执行的步骤，该一个或者多个模块可以与上述第一方面的方法中的由电源执行的各个步骤相对应。

第五方面，本申请提供一种终端设备。该终端设备包括处理器和电源。所述处理器用于执行如第一方面或第一方面的任一种可能的实现方式描述的由处理器执行的步骤，所述电源用于执行如第一方面或第一方面的任一种可能的实现方式描述的由电源执行的步骤。

35 在一些可能的实现方式中，上述终端设备还包括存储介质，用于存储计算机程序和目标对应关系。

第六方面，本申请提供一种通信设备，该通信设备包括处理器和电源，所述处理器用于执行如第一方面或第一方面的任一种可能的实现方式描述的由处理器执行的步骤，所述电源用于执行如第一方面或第一方面的任一种可能的实现方式描述的由电源

执行的步骤。

在一些可能的实现方式中，上述通信设备还包括存储介质，用于存储计算机程序和目标对应关系。

5 第七方面，本申请还提供一种芯片。该芯片包括处理器以及与通信接口耦合的通信接口。该处理器用于运行计算机程序或指令，以实现如第一方面或第一方面任一可能的实现方式所描述的由处理器执行的步骤。

在一种可能的实现方式中，上述芯片还包括存储器，用于存储计算机程序或指令以及目标对应关系。

10 第八方面，本申请还提供一种芯片。该芯片包括处理器以及与通信接口耦合的通信接口。该处理器用于运行计算机程序或指令，以实现如第一方面或第一方面任一可能的实现方式所描述的由电源执行的步骤。

在一种可能的实现方式中，上述芯片还包括存储器，用于存储计算机程序。

15 上述提供的任一种装置或计算机存储介质或计算机程序产品或芯片或通信系统均用于执行上文所提供的对应的方法，因此，其所能达到的有益效果可参考上文提供的对应的方法中对应方案的有益效果，此处不再赘述。

附图说明

- 图 1 为本申请实施例提供的电子设备的结构示意图；
图 2 为本申请实施例中处理器和电源的连接结构示意图；
图 3 为本申请实施例提供的一种交通工具通信系统的系统架构图；
20 图 4 为本申请实施例提供的电压调节方法的流程示意图一；
图 5 为本申请实施例提供的电压调节方法的流程示意图二；
图 6 为电源负载瞬态过程示意图；
图 7 为电源 loadline 特性示意图；
图 8 为 DVFS 技术降低功耗的机理示意图；
25 图 9 为本申请方法、DVFS 技术、固定电压法供电的对比图；
图 10 为处理器的主频和电压斜率曲线；
图 11 为本申请实施例提供的电压调节方法的流程示意图三；
图 12 为本申请实施例提供的电压调节方法的流程示意图四；
图 13 为本申请实施例提供的电压调节方法的流程示意图五；
30 图 14 为额定模式下供电电压的电压斜率图；
图 15 为不同功耗模式下的电压斜率图；
图 16 为本申请实施例提供的一种设备的结构示意图；
图 17 为本申请实施例提供的一种电压调节装置的结构示意图；
图 18 为本申请实施例提供的另一种电压调节装置的结构示意图；
35 图 19 为本申请实施例提供的再一种电压调节装置的结构示意图；
图 20 为本申请实施例提供的芯片的结构示意图。

具体实施方式

在介绍本申请实施例之前首先对本申请实施例中涉及到的相关名词作如下释义：

动态电压频率调整（Dynamic Voltage and Frequency Scaling，缩写为 DVFS）技术

是指：根据芯片所运行的应用程序对计算能力的不同需要，动态调节芯片的运行频率和电压(对于同一芯片，频率越高，需要的电压也越高)，从而达到节能的目的。具体来说，在处理器负载轻时，降低处理器主频和供电电压；在处理器负载重时，提升处理器主频和供电电压，从而降低处理器功耗的一种降功耗技术。

- 5 英特尔睿频加速技术又称 Turbo Boost 技术，简称为 Turbo 技术。Turbo 技术是一种多核中央处理器的自动超频 (Over Clocking, 缩写为 OC) 技术。当中央处理器的内核未达到温度、电流和功耗规格阈值，Turbo 技术将自动允许中央处理器的某些活动内核超出额定主频运行，提升处理器性能，应对峰值负载。

- 10 基本输入输出系统 (Basic Input Output System, 缩写为 BIOS) 是一组固化到计算机内主板上一个只读内存镜像芯片上的程序，它保存着计算机最重要的基本输入输出的程序、开机后自检程序和系统自启动程序。

- 自适应电压调节 (adaptive voltage scaling, 缩写为 AVS) 技术是一种实时、供电电压可连续调节的闭环控制电源管理技术。AVS 技术可以通过关键路径检测 (critical path monitor, 缩写为 CPM) 电路实现。CPM 电路用于模拟基准处理器的时序关键路径，进而确定延迟水平或振荡频率等性能差异信息，从而根据性能差异信息自适应地对电路供电电平进行调整，以保证在延迟水平或振荡频率满足系统要求的前提下，并尽量多地降低电压。

电压识别码 (Voltage Identification, 缩写为 VID) 又称 VID 编码，是指代表电压值的编码，其实质为数字化的电压值。

- 20 电压调整模块 (Voltage Regulator Module, VRM) 是为微处理器提供合适的供电电压的一项装置，也称 VRM 电源。VRM 电源可以识别 VID 编码调整输出恒压供电电压，使输出的恒压供电电压与 VID 编码所代表的电压值一致。具体来说，VRM 电源内部集成 8bit 的 VID 编码，分别代表 256 种电压值，处理器发送 8bit 的 VID 编码给 VRM 电源，VRM 电源可以利用集成的 8bit VID 编码识别处理器发送的 VID 编码，从而确定供电电压。

负载线又称 Loadline, 是指 VRM 电源所输出的供电电压具有随着负载电流增大而线性下降的特性曲线。

- 30 电压下降斜率简称电压斜率或 Loadline 值，其表示供电电压随着 VRM 电源等电源的负载电流增加而线性下降速度。当 Loadline 值越大，说明 VRM 电源所输出的供电电压随着负载电流增大而线性下降速度比较快。当 Loadline 值越小，说明 VRM 电源所输出的供电电压随着负载电流增大而线性下降速度比较慢。

锁相环 (Phase Locked Loop, 缩写为 PLL) 又称锁定相位的环路。它是一种典型的反馈控制电路，利用外部输入的参考信号控制环路内部振荡信号的频率和相位，实现输出信号频率对输入信号频率的自动跟踪，一般用于闭环跟踪电路。

- 35 数字模拟转换器 (Digital to analog converter, 缩写为 DAC) 是一种将数字信号转换为模拟信号 (以电流、电压或电荷的形式) 的设备。

电源管理总线 (Power Management Bus, 缩写为 PMBus) 是一种支持开放标准的数字电源管理协议的总线。开放标准的数字电源管理协议可通过定义传输和物理接口以及命令语言来促进与电源转换器或其他设备的通信。

为了便于清楚描述本申请实施例的技术方案,在本申请的实施例中,采用了“第一”、“第二”等字样对功能和作用基本相同的相同项或相似项进行区分。例如,第一阈值和第二阈值仅仅是为了区分不同的阈值,并不对其先后顺序进行限定。本领域技术人员可以理解“第一”、“第二”等字样并不对数量和执行次序进行限定,并且“第一”、“第二”等字样也并无限定一定不同。

需要说明的是,本申请中,“示例性的”或者“例如”等词用于表示作例子、例证或说明。本申请中被描述为“示例性的”或者“例如”的任何实施例或设计方案不应被解释为比其他实施例或设计方案更优选或更具优势。确切而言,使用“示例性的”或者“例如”等词旨在以具体方式呈现相关概念。

本申请中,“至少一个”是指一个或者多个,“多个”是指两个或两个以上。“和/或”,描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B的情况,其中A,B可以是单数或者复数。字符“/”一般表示前后关联对象是一种“或”的关系。“以下至少一项(个)”或其类似表达,是指的这些项中的任意组合,包括单项(个)或复数项(个)的任意组合。例如,a,b或c中的至少一项(个),可以表示:a,b,c,a和b的结合,a和c的结合,b和c的结合,或a、b和c的结合,其中a,b,c可以是单个,也可以是多个。

本申请实施例提供的方法应用于电子设备中。该电子设备可以应用于终端或通信设备中。终端可以为车载终端、手机、电脑、服务器等各种终端设备中。通信设备可以为基站、卫星等各种通信设备。

图1示出一种本申请实施例提供的电子设备的结构示意图。如图1所示,该电子设备100包括处理器101、电源102和存储介质103。处理器101和电源102可以集成在一起,也可以独立存在。该处理器101可以覆盖终端、数据中心设备的各类通用处理器,当然也可以为车载处理器,但不仅限于此所列。该处理器101可以包括一个或多个CPU。存储介质103耦合至处理器,并可存储执行本申请方案的计算机执行指令和数据,并由处理器101来控制执行。处理器101用于执行存储介质中存储的计算机执行指令,从而实现本申请下述实施例提供的方法。可选的,本申请实施例中的计算机执行指令也可以称之为应用程序代码,本申请实施例对此不作具体限定。

如图1所示,上述存储介质103可以为独立于处理器101存在,也可以内置于处理器101内。例如:存储介质103可以为处理器101内的内置存储器,也可以为主板上的BIOS存储器。

如图1所示,上述处理器101可以为中央处理器(Central Processing Unit,缩写为CPU)通用处理器、数字信号处理器(digital signal processing, DSP)、ASIC、现成可编程门阵列(field-programmable gate array, FPGA)或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件。存储器可以为随机存储器(RAM),也可以包括非易失性存储器(non-volatile memory),例如磁盘存储器,闪存(Flash)等,不再一一列举。具体的,存储器可以为主板上的存储器(如BIOS存储器)等外部存储器,也可以为处理器的内置存储器。例如:当处理器101为CPU时,存储介质103可以为CPU内部的内置存储器。

如图1所示,上述存储介质103可以为随机存取存储器(Random Access Memory,

RAM)、闪存、只读存储器(Read Only Memory, ROM)、可擦除可编程只读存储器(Erasable Programmable ROM, EPROM)、电可擦可编程只读存储器(Electrically EPROM, EEPROM)、寄存器、硬盘、移动硬盘、只读光盘(CD-ROM)或者本领域熟知的任何其它形式的存储介质中。

5 图2示出了本申请实施例中处理器和电源的连接结构示意图。如图2所示,处理器101包括处理器内核1011和锁相环1013。锁相环1013在处理器内核1011的控制下调节或设置处理器的主频。并且在处理器101还包括内置存储器1012时,该内置存储器1012可以实现上述存储介质103的功能,从而可以减少电子设备中不必要的硬件,使得电子设备的集成度比较高。

10 在一种示例中,如图2所示,上述处理器101还包括CPM电路1015,CPM电路1015与处理器内核1011电连接。

图1所示的电源102可以为各种具有电压调节功能的电源,可向处理器101提供供电电压。图2所示出的电源102是以VRM电源为例的结构示意图。如图2所示,电源102包括VRM芯片1021、逻辑控制电路1022和buck变换器1023。VRM芯片15 1021与逻辑控制电路1022的信号输入端连接,逻辑控制电路1022的信号输出端与buck变换器1023电连接,使得VRM芯片1021向逻辑控制电路1022提供载有信息的信号。当然,该电源102还可以包括寄存器1024或其他具有存储功能的器件,可以存储供VRM芯片1021调取的信息。在一些时候,buck变换器1023也可以独立于电源102,设在电源102与处理器101之间。

20 示例性的,如图2所示,该buck变换器1023包括接地电容C和多个并联在一起的电感L,多个并联在一起的电感L的第一端与逻辑控制电路1022的信号输出端连接,多个并联在一起的电感L的第二端还通过接地电容C接地。由此可见,buck变换器1023的连接关系为多通道交错并联准方波(quasisquare-wave,缩写为QSW)拓扑,具有良好的纹波互消作用,且并联的电感数目越多,纹波互消作用越好。至于并联的25 电感L的数量则根据实际需要设定。但这些电感L的数量至少为2个。例如:当Buck变换器1023中并联的电感数量为4个,此时,当多通道交错并联QSW拓扑的占空比为0.25、0.5或0.75时,电源102所输出的供电电压的纹波才可以完全互消。如果占空比不等于以上值,只能实现部分纹波互消。

如图2所示,上述处理器101与电源102之间可以通信。在实际应用中,上述处30 理器101包括通信接口1014。上述电源102包括通信接口1025,用以实现处理器101和电源102之间的通信。例如:处理器101与电源102通过总线或电力线连接。总线可以电源管理总线(Power Management Bus,缩写为PMBus总线),为I2C(Inter-Integrated Circuit)总线。例如:处理器101与电源102通过PMBus总线通信。此时,处理器101的通信接口和电源102的通信接口均为PMBus接口。

35 本申请实施例提供的方法可以由任何通用处理器或专用电路(ASIC)等。下面以车载处理器应用于交通工具为应用场景进行描述。以下描述仅用于理解,不作为限定。

图3是本申请实施例提供的一种交通工具通信系统的系统架构图。在图3中,除非上下文另外指出,否则相似的符号标识相似的组件。本文中所描述的说明性系统和方法实施例并非意图进行限制。可容易理解,所公开的系统和方法的某些方面可以按

多种不同的配置进行布置和组合，所有这些都在本文中被设想到。

如图 3 所示，该交通工具通信系统 10 包括交通工具 12、一个或多个无线载波系统 14、地面通信网络 16、计算机 18 以及呼叫中心 20。应该理解的是，所公开的方法能够与任何数量的不同系统一起使用，并不特定地限于此处示出的运行环境。同样，通信系统 10 的架构、构造、设置和运行以及它的单独部件在现有技术中通常是已知的。因此，以下的段落仅仅简单地提供了一个示例通信系统 10 的概述，本文没有示出的其它系统也能够使用所公开的方法。

上述交通工具 12 可以为无人驾驶交通工具，也可以为有人驾驶的交通工具。交通工具 12 可实现在汽车上或可采取汽车的形式。然而，示例系统还可实现在其它车辆上或采取其它车辆的形式，诸如轿车、卡车、摩托车、公交车、船、飞机、直升机、割草机、铲雪车、休旅车、游乐园车辆、农业设备、施工设备、有轨电车、高尔夫球车、火车和电车等其它车辆。此外，机器人装置也可用于执行本文描述的方法和系统。

在图 3 中示出一些交通工具硬件 28。这些交通工具硬件 28 包括信息通讯单元 30、麦克风 32、一个或多个按钮或者其它控制输入 34、音频系统 36、可视显示器 38、以及 GPS (Global Position System, 全球定位系统) 模块 40 和多个 VM 模块 42 (Vehicle Security Module, 为了与前文 VSM 电源区别，此处缩写为 VM，中文名称为交通安全单元)。这些设备中的一些能够直接连接到信息通讯单元，例如麦克风 32 和按钮 34，而其它的使用一个或多个网络连接实现间接连接，例如通信总线 44 或者娱乐总线 46。合适的网络连接的实例包括 CAN (Controller Area Network, 控制器局域网)、MOST(Media Oriented Systems Transport, 媒体导向系统转移)、LIN(Local Interconnect Network, 局部互连网络)、LAN (Local Area Network, 局域网) 以及其它合适的连接，例如以太网或者符合已知的 ISO (International Organization for Standardization, 国际标准化组织)、SAE (Society of Automotive Engineers, 美国机动车工程师学会) 和 IEEE (Institute of Electrical and Electronics Engineers, 国际电气与电子工程师学会) 标准和规定的其它连接，这仅仅列举一小部分。

如图 3 所示，信息通讯单元 30 可以是 OEM (Original Equipment Manufacturer, 原始设备制造商) 安装 (嵌入) 或者配件市场设备，它安装在交通工具中，且能够在无线载波系统 14 上且经无线联网进行无线声音和/或数据通信。这能使交通工具与呼叫中心 20、其它启用信息通讯的交通工具、或者一些其它实体或者设备通信。信息通讯单元优选地使用无线电广播来与无线载波系统 14 建立通信信道 (声音信道和/或数据信道)，使得声音和/或数据传输能够在信道上被发送和接收。通过提供声音和数据通信，信息通讯单元 30 能使交通工具提供多种不同的服务，包括与导航、电话、紧急救援、诊断、信息娱乐等相关联的那些服务。数据能够经数据连接 (例如经数据信道上的分组数据传输，或者经使用现有技术中已知技术的声音信道) 被发送。对于包括声音通信 (例如，在呼叫中心 20 处具有现场顾问 live advisor 或者声音响应单元) 和数据通信 (例如，提供 GPS 位置数据或者车辆诊断数据至呼叫中心 20) 两者的组合服务，系统可利用在声音信道上的单个呼叫，并根据需要在声音信道上在声音和数据传输之间切换，这可以使用本领域技术人员已知的技术来完成。此外，可使用短消息服务 SMS 发送和接收数据 (例如，PDP (Packet Data Protocol, 分组数据协议))；信息通讯单元可被配

置为移动终止和/或发起，或者被配置为应用终止和/或发起。

上述信息通讯单元 30 根据 GSM (Global System for Mobile Communication, 全球移动通信系统) 或者 CDMA (Code Division Multiple Access, 码分多址) 标准利用蜂窝通信, 因此包括用于声音通信(例如免提呼叫)的蜂窝芯片集 50 (标准蜂窝芯片集)、
5 用于数据传输的无线调制解调器、处理设备 52、一个或多个数字存储器 54 以及双天线 56。应该明白, 调制解调器能够通过存储在信息通讯单元内的软件实施且由处理设备 52 执行, 或者它能够是位于信息通讯单元 30 内部或者外部的分开的硬件部件。调制解调器能够使用任何数量的不同标准或者协议(例如 EVDO(CDMA20001xEV-DO, EVDO)、CDMA、GPRS (General Packet Radio Service, 通用分组无线服务技术)
10 和 EDGE(Enhanced Data Rate for GSM Evolution, 增强型数据速率 GSM 演进技术))来运行。交通工具和其它联网设备之间的无线联网也能够使用信息通讯单元 30 来执行。为此目的, 信息通讯单元 30 能够被配置为根据一个或多个无线协议(例如, IEEE 802.11 协议、WiMAX (Worldwide Interoperability for Microwave Access, 全球微波互联接入) 或者蓝牙中的任何一种)无线通信。当用于例如 TCP/IP (Transmission Control
15 Protocol/Internet Protocol, 传输控制协议/因特网互联协议) 的分组交换数据通信时, 信息通讯单元能够被配置具有静态 IP 地址, 或者能够被设置以从网络上的另一个设备(例如路由器)或者从网络地址服务器自动接收所分配的 IP 地址。

上述处理设备 52 为车载处理器。该处理设备 52 可以是能够处理电子指令的任何类型的设备, 包括微处理器、微控制器、主处理器、控制器、交通工具通信处理器、
20 以及 ASIC (Application Specific Integrated Circuit, 专用集成电路)。它能够是仅用于信息通讯单元 30 的专用处理器或者能够与其它交通工具系统共享。处理设备 52 执行各种类型的数字存储指令, 例如存储在存储器 54 中的软件或者固件程序, 它能使信息通讯单元提供较宽的多种服务。具体的, 处理设备 52 能够执行程序或者处理数据, 以执行本文讨论的方法的至少一部分。处理设备 52 可以为应用本申请方法的电子设备。

25 上述信息通讯单元 30 能够被用于提供不同范围的交通工具服务, 包括与来自交通工具其他部分的无线通信。这样的服务包括: 转向指引 turn-by-turn directions 以及与基于 GPS 的交通工具导航模块 40 结合提供的其它导航相关联的服务; 安全气囊部署通知以及与一个或多个碰撞传感器接口模块(例如主体控制模块(未图示))结合提供的其它紧急或路边救援相关联的服务。使用一个或多个诊断模块的诊断报告。以及信息娱乐
30 相关联的服务, 其中音乐、网页、电影、电视节目、视频游戏和/或其它信息被信息娱乐模块下载, 并被存储用于当前或稍后回放。以上列出的服务决不是信息通讯单元 30 的所有能力的详尽列表, 而仅仅是信息通讯单元能够提供的一些服务的列举。此外, 应该理解, 至少一些上述模块能够以存储在信息通讯单元 30 内部或外部的软件指令的形式实施, 它们可以是位于信息通讯单元 30 内部或外部的硬件部件, 或者它们可以是
35 彼此集成的和/或共享的, 或者与位于整个交通工具中的其它系统集成和/或共享, 这仅列举几种可能性。位于信息通讯单元 30 外部的 VM 模块 42 在工作的情况下, 它们可利用交通工具总线 44 与信息通讯单元 30 交换数据和命令。

GPS 模块 40 从 GPS 卫星 60 接收无线电信号。从这些信号, GPS 模块 40 能够确定交通工具的位置, 该交通工具的位置被用于给交通工具驾驶者提供导航和其它位置

相关联的服务。导航信息能够被呈现在显示器 38 上(或者交通工具内的其它显示器)或者能够用语言呈现,例如当提供转向导航时完成。能够使用专用的交通工具内的导航模块(可以是 GPS 模块 40 的一部分)来提供导航服务,或者一些或全部导航服务可以经信息通讯单元 30 来完成,其中位置信息被发送到远程位置,以便于为交通工具提供导航地图、地图标注(感兴趣的点、餐馆等)、路线计算等等。位置信息能够被提供给呼叫中心 20 或者其它远程计算机系统,例如计算机 18,以用于其它的目的,例如车队管理。并且,新的或者更新的地图数据能够经信息通讯单元 30 从呼叫中心 20 下载至 GPS 模块 40。

除了音频系统 36 和 GPS 模块 40 之外,交通工具 12 能够包括电子硬件部件形式的其它交通工具安全模块,即 VM 模块 42,VM 模块 42 位于整个交通工具中,通常从一个或多个传感器接收输入,并使用所感测到的输入来执行诊断、监测、控制、报告和/或其它功能。VM 模块 42 中的每一个优选地通过通信总线 44 连接到 VM 模块 42,也连接到信息通讯单元 30,并且能够被编程以运行交通工具系统和子系统诊断测试。例如,一个 VM 模块 42 能够是控制发动机运行的各方面(例如,燃料点火和点火时间)的 ECM (EngineControlModule, 发动机控制模块),另一个 VM 模块 42 能够是调节交通工具的动力传动系的一个或多个部件的运行的动力传动系控制模块,且另一个 VM 模块 42 能够是管理位于整个交通工具中的各个电部件(如同交通工具的电动门锁和前灯)的主体控制模块。根据一个实施例,发动机控制模块装备有 OBD (On Board Diagnostics, 车载诊断)特征,车载诊断特征提供大量实时数据,例如从各种传感器(包括交通工具排放传感器)接收的数据,并提供标准化系列的诊断故障代码,诊断故障代码允许技术人员快速地识别和维修交通工具内的故障。如本领域的技术人员所明白的,以上提及的 VM 模块仅仅是可以在交通工具 12 内使用的一些模块的实例,许多其它的模块也是可能的。

交通工具电子件 28 还包括多个交通工具用户接口,为交通工具司乘人员提供了提供和/或接收信息的装置,包括麦克风 32、按钮 34、音频系统 36 和可视显示器 38。如在本文所使用的,术语“交通工具用户接口”广泛地包括任何合适形式的电子设备,包括硬件和软件部件,该电子设备位于交通工具上,且能使交通工具用户与交通工具的部件通信或者通过交通工具的部件通信。麦克风 32 提供了至信息通讯单元的音频输入,以能使驾驶者或者其他司乘人员提供声音命令,并执行经无线载波系统 14 的免提呼叫。为此目的,它能够连接到车载自动化声音处理单元,车载自动化声音处理单元利用现有技术中已知的 HMI (Human Machine Interface, 人机接口)技术。按钮 34 允许手动用户输入至信息通讯单元 30,以发起无线电话呼叫和提供其它数据、响应或者控制输入。分开的按钮能够被用于发起紧急呼叫以及常规服务求助呼叫至呼叫中心 20。音频系统 36 提供音频输出至交通工具司乘人员且能够是专用的单机系统或者主交通工具音频系统的一部分。根据此处所示的具体实施例,音频系统 36 可运行地联接到交通工具总线 44 和娱乐总线 46,且能够提供 AM (Amplitude Modulation, 调幅)、FM (Frequency Modulation, 调频)和卫星广播、DVD (Digital Versatile Disc, 数字多功能光盘)和其它多媒体功能。这个功能能够与以上描述的信息娱乐模块结合提供或者独立提供。可视显示器 38 优选地是图形显示器,例如仪表板上的触摸屏或者从挡风玻璃反射的抬

头显示器，且能够被用于提供多种输入和输出功能。各种其它交通工具用户接口也能够被利用，因为图 3 中的接口仅仅是一种具体实施方案的实例。

无线载波系统 14 优选地是蜂窝电话系统，包括多个蜂窝塔 70 (仅示出一个)、一个或多个 MSC (Mobile Switching Center, 移动交换中心)72 以及将无线载波系统 14 与地面网络 16 连接所要求的任何其它的联网部件。每个蜂窝塔 70 包括发送和接收天线以及基站，来自不同蜂窝塔的基站直接连接到 MSC 72 或者经中间装置(例如基站控制器)连接到 MSC 72。无线载波系统 14 可实施任何合适的通信技术，包括例如模拟技术(例如 AMPS (Advanced Mobile Phone System, 模拟移动通信系统))或者更新的数字技术(例如 CDMA (例如 CDMA2000)或 GSM/GPRS)。如本领域的技术人员将会明白的，各种蜂窝塔/基站/MSC 设置都是可能的，且可与无线载波系统 14 一起使用。例如，基站和蜂窝塔能够共同位于相同的地点，或者它们能够彼此定位较远，每个基站能够响应单个的蜂窝塔或者单个基站能够服务各个蜂窝塔，各个基站能够联接到单个 MSC，这仅仅例举一小部分可能的设置。

除了使用无线载波系统 14 之外，卫星通信形式的不同无线载波系统能够被用于提供与交通工具的单向或者双向通信。这能够使用一个或多个通信卫星 62 和上行链路发射站 64 来完成。单向通信能够是例如卫星广播服务，其中节目内容(新闻、音乐等)被发射站 64 接收、打包用于上传、且接下来发送到卫星 62，卫星 62 将节目广播到用户。双向通信能够是例如使用卫星 62 在交通工具 12 和站 64 之间中继电话通信的卫星电话服务。如果使用，这种卫星电话能够被附加到无线载波系统 14 或者代替无线载波系统 14 使用。

地面网络 16 可以是常规的陆基无线电通信网络，它连接到一个或多个固定电话，并将无线载波系统 14 连接到呼叫中心 20。例如，地面网络 16 可包括 PSTN (Public Switched Telephone Network, 公共交换电话网络)，例如被用于提供有线电话、分组交换数据通信以及互联网基础设施的 PSTN。地面网络 16 的一个或多个部分能够通过使用标准的有线网络、光纤或者其它光学网络、电缆网络、电力线、其它无线网络(例如 WLAN(Wireless Local Area Networks, 无线局域网))、或者提供 BWA (Broadband Wireless Access, 宽带无线访问)的网络及其任何组合来实施。地面网络 16 还可以包括用于存储、上传、转换和/或在发送者和接收者之间传输 SMS (Short Message Service, 短消息)的一个或多个 SMSC (Short Message Service Center, 短消息服务中心)。例如，SMSC 可以从呼叫中心 20 或者内容提供商(例如，外部短消息实体或者 ESME)接收 SMS 消息，且 SMSC 可以将 SMS 消息传输给交通工具 12 (例如，移动终端设备)。SMSC 和它们的功能对于技术人员来说是已知的。此外，呼叫中心 20 不必经地面网络 16 连接，但是可以包括无线电话设备，使得它能够直接与无线网络(例如无线载波系统 14)通信。

计算机 18 能够是多个计算机中的一个，这多个计算机可经私人或者公共网络(例如互联网)访问。每个这样的计算机 18 都能够被用于一个或多个目的，例如交通工具可经信息通讯单元 30 和无线载波系统 14 访问网页服务器。其它这样的可访问计算机 18 能够是例如：服务中心计算机，其中诊断信息和其它交通工具数据能够经信息通讯单元 30 从交通工具上传；交通工具所有者或者其他用户为例如如下目的而使用的客户端

计算机:访问或者接收交通工具数据,或者设置或配置用户参数,或者控制交通工具的功能;或者第三方库,无论是通过与交通工具 12 还是呼叫中心 20 通信,或者与两者通信,交通工具数据或者其它信息被提供至或者来自该第三方库。计算机 18 还能够被用于提供互联网连接,例如 DNS (Domain Name Server, 域名服务器) 服务,或者作为使用 DHCP (Dynamic host configuration protocol, 动态主机配置协议) 或者其它合适的协议来分配 IP 地址给交通工具 12 的网络地址服务器。

呼叫中心 20 被设计以提供多种不同的系统后端功能给交通工具电子件 28, 并且根据在此示出的示例性实施例, 呼叫中心 20 通常包括一个或多个交换机 80、服务器 82、数据库 84、现场顾问 86、以及 VRS (Automatic voice response system, 自动声音响应系统) 88, 它们在现有技术中全部都是已知的。这些各种呼叫中心部件优选地经有线或者无线局域网 90 彼此联接。交换机 80 能够是 PBX (Private branch exchange, 专用交换分机), 路由进入的信号, 使得声音传输通常通过普通电话发送到现场顾问 86 或者使用 VoIP 发送到自动声音响应系统 88。现场顾问电话也能够使用 VoIP (Voice over Internet Phone, 网络语音电话业务), 如图 3 中的虚线所指示。VoIP 和通过交换机 80 的其它的数据通信经连接在交换机 80 和网络 90 之间的调制解调器(未图示)来实施。数据传输经调制解调器传递到服务器 82 和/或数据库 84。数据库 84 能够存储账户信息, 例如用户身份验证信息、交通工具标识符、数据图表(profile)记录、行为模式以及其它有关的用户信息。数据传输也可以由无线系统来执行, 例如 802.11x, GPRS 等等。此外, 可使用短消息服务(SMS)发送和/或接收数据(例如, PDP); 且呼叫中心 20 可被配置为移动终止和/或发起, 或者被配置为应用终止和/或发起。虽然所阐述的实施例已经被描述为它将会与使用现场顾问 86 的有人控制的呼叫中心 20 一起使用, 但是将会明白呼叫中心可代替使用 VRS 88 作为自动顾问, 或者 VRS 88 和现场顾问 86 的组合可以被使用。

目前, 对于无人驾驶交通工具来说, 要求处理设备具有高算力、高可靠性, 无人驾驶佳通工具的车载环境温度高(如汽车中控台内部环境温度可达 85 度), 再加上自动驾驶处理器本身的高算力高功耗发热, 处理器内核温度急剧升高, 限制了处理器算力的进一步提升。为确保处理设备内的处理器在高算力运行下内核温度不过高, 除了提升冷却系统能力外, 更重要的是需要通过降功耗技术有效降低处理器的功耗。相关技术仅能够在处理器低负载量时进行功耗降低。当处理器负载量比较高的时候, 为了保证处理器的处理速度, 处理器的功耗仍然难以降低, 因此, 相关技术中处理器的芯片集成度无法进一步提升, 并限制了 Turbo 技术在处理器中的进一步应用, 导致处理器的性能无法进一步提升。不仅如此, 由于处理器负载量比较高的时候, 处理器运行产生大量热量, 需要冷却系统对处理器进行降温, 这也进一步增加了处理器的冷却成本。例如: 当数据中心的能耗增加时, 需要配备冷却性能比较高的冷却系统对数据中心进行降温。又例如: 由于能耗较高, 终端设备待机时间减少, 无法长时间工作。

为了解决上述情况, 本申请实施例提供一种电压调节方法。本申请实施例提供的方法中由处理器执行的步骤, 也可以由应用于处理器中的芯片执行, 由电源执行的步骤, 也可以由应用于电源中的芯片执行, 下述实施例以处理器和电源分别作为执行主体为例。

图 4 示出了本申请实施例提供的电压调节方法的流程示意图。如图 4 所示, 本申请实施例提供一种电压调节方法。该方法应用于具有处理器和电源的电子设备。电源可以向处理器供电。该方法包括:

步骤 101: 处理器根据下一时段主频向电源发送供电调节信息。该供电调节信息包括下一时段主频的设定供电电压 V , 定义为处理器在一定主频频率运行时, 处理器根据下一时段主频所确定的设定供电电压。一般可以采用单一 DVFS 技术确定。即以下一时段主频为依据, 从处理器的主频和设定供电电压的对应关系中查找下一时段主频对应的设定供电电压。

上述下一时段的时长可以以分钟为单位根据实际情况取值。示例性的, 下一时段的时长为 10ms~50ms。例如: 下一时段的时长为 50ms。在实际应用中, 下一时段主频是指根据当前主频预测的主频。也就是说, 在步骤 101 之前, 还应当包括步骤 100: 处理器根据当前负载量预测下一时段主频。

示例性的, 处理器实时收集当前负载量, 根据所采集的当前负载量预测下一时段负载量, 根据下一时段负载量确定下一时段主频。当前负载量可以为处理器占有率、应用程序执行量或任务量等。

例如: 在主板或处理器的内置存储器内存储负载量与主频的对应关系表。在负载量与主频的对应关系表中, 可以设置同一主频对应一个区间的负载量。此时, 根据预测的下一时段负载量在负载量与主频的对应关系表中先确定预测的下一时段负载量所在负载量区间, 然后根据该负载量区间确定下一时段主频。

又例如: 在主板或处理器的内置存储器内存储频切换信息。根据预测的下一时段负载量确定预设主频, 根据预设主频从主频切换信息查找下一时段主频。在实际应用中, 主频切换信息包括多个主频频点, 从大于预设主频的一个或多个主频频点中选择最小的主频频点作为下一时段主频。例如: 主频切换信息包括 1.0GHz、1.5GHz、2.0GHz 多个频点。当下一时段主频为 1.3GHz, 则说明应当将下一时段主频切换至 1.5GHz。当下一时段主频为 1.7GHz, 则说明应当将下一时段主频切换至 2.0GHz。

步骤 102: 电源接收处理器发送的供电调节信息。例如: 处理器与电源采用 PMBus 总线的方式通信, 则电源采用 PMBus 接口接收供电调节信息。

步骤 103: 电源根据下一时段主频的设定供电电压 V 和下一时段主频的设电压斜率 R 向该处理器提供供电电压 V_{out} 。此处电压斜率是指随着电源的负载电流增加供电电压 V_{out} 的下降速度, 又称 loadline 值, 以电阻的量纲为单位。该供电电压 V_{out} 随着电源的负载电流的增加减小。 $V_{min} \leq V_{out} \leq V$, V_{min} 为在下一时段主频运行时, 在负载电流增大的情况下, 正常运行的最低供电电压。例如: V_{min} 指当负载电流增大到最大值时, 电源向处理器所提供的最低供电电压, 该最低供电电压可以处理器正常运行。

为了配合供电定压调整, 上述方法还包括: 处理器确定下一时段主频与所述当前主频不相等的情况下, 设定当前主频等于下一时段主频。处理器主频实质是外频和倍频的乘积。例如一块 CPU 的外频为 100MHz, 倍频为 8.5, CPU 的主频=外频×倍频=100MHz×8.5=850MHz。由此可见, 可以改变处理器的倍频或者外频来调节处理器主频。并且, 调节处理器主频的方式, 还应当结合处理器的型号决定。例如: 若处理器为 Intel CPU, 由于 Intel CPU 阻止修改倍频, 因此, 只能采用修改外频的方式修改 Intel

CPU 的主频。又例如：美国超威半导体公司（Advanced Micro Devices, Inc., 缩写为 AMD）的 CPU 可以修改倍频，但修改倍频对 CPU 性能的提升不如外频好。

例如：在切换处理器主频时，利用处理器内部的 PLL 调整时钟倍频，使得处理器的当前主频频率等于处理器内核所确定的下一时段主频频率。

- 5 在切换处理器主频时，需按照当前主频与下一时段主频的大小关系，决定处理器主频的切换时机。如图 5 所示，上述处理器确定下一时段主频与当前主频不相等的情况下，设定当前主频等于下一时段主频包括：

步骤 100a：处理器确定下一时段主频小于当前主频，设定当前主频等于下一时段主频，执行步骤 101。

- 10 步骤 100b：处理器确定下一时段主频大于当前主频，执行步骤 101。

当处理器确定下一时段主频大于当前主频的情况下，上述步骤 103 后，上述方法还包括：步骤 104：处理器设定当前主频等于下一时段主频。

- 本申请实施例提供的方法中，下一时段主频是指根据当前主频预测的主频，而电源根据下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 向处理器提供的供电电压 V_{out} 与处理器的下一时段主频相适应。并且，由于负载电流具有周期性的从最小负载电流增加到最大负载电流的特点，使得现有技术中电源以恒压的方式输出负载端电压时，在负载电流增大的过程中，负载端电压被动下降。本申请实施例提供的方法主动控制电源输出的供电电压 V_{out} 随着负载电流的增加而减小，使得在负载电流开始升高时电源所输出的供电电压 V_{out} 主动随着负载电流的增加而下降。此时供电电压 V_{out} 小于处理器在下一时段主频的设定供电电压 V 且大于或等于负载电流最大时处理器在下一时段主频运行时，在负载电流增大的情况下，正常运行的最低供电电压 V_{min} 。由此可见，与现有技术相比，本申请实施例提供的方法中电源所提供的供电电压 V_{out} 能够保证处理器正常运行的情况下，降低处理器功耗，从而提升处理器性能。而且，由于处理器的主频越高，处理器的负载量越高，因此，本申请实施例提供的方法能够保证处理器的负载量无论高低，电源均能够在负载电流增大时，以低于当前主频设定供电电压的方式向处理器供电，保证处理器在正常运行的同时，具有较低功耗。
- 25

- 由上可见，相对于单一 DVFS 技术降低处理器功耗来说，本申请实施例提供的方法能够保证处理器正常运行的情况下，不仅可以降低处理器负载轻的时候的功耗，还可以降低处理器负载重的时候的功耗，实现全域功耗降低，进而降低处理器的发热程度，并且，当处理器在负载量比较高的时候，处理器的发热程度相对较低，因此，采用 Turbo 技术可以进一步提升主频频率，缓解 Turbo 技术因为处理器发热程度比较高所导致的应用受限问题。
- 30

- 作为一种可能的实现方式，基于 VRM 电源所输出的供电电压具有随着负载线的负载电流增大而线性下降的特性，上述供电电压 $V_{out}=V-I \cdot R$ ， I 为电源的负载电流，由该公式可以看出，本申请实施例方法在现有技术中 DVFS 技术降功耗的基础上，基于电压斜率随着负载电流增加下降这一特性，利用设定电压斜率和负载电流的乘积对 DVFS 技术所确定的供电电压进行细调，从而实现全域降功耗。
- 35

另外，上述供电电压 V_{out} 由处理器在下一时段的设定电压斜率 R 、下一时段的设定供电电压 V 和负载电流 I 确定。由于电压斜率是指随着电源的负载电流增加供电电

压的下降速度，因此，下一时段主频的设定电压斜率 R 和负载电流 I 的乘积实质为：电源的负载电流增大时，供电电压的主动下降量，只要保证该主动下降量大于或等于现有技术中负载电流增大情况下负载端电压被动最大下降量，就能够使得供电电压 V_{out} 始终大于或等于处理器在下一时段运行时，在负载电流增大的情况下，正常运行的最低供电电压 V_{min} 。

当电源包括 VRM 芯片、逻辑控制电路和 buck 变换器。VRM 芯片可以根据下一时段主频的设定供电电压 V 确定基准电压，根据下一时段主频的设定电压斜率 R 确定基准电压的电压斜率。VRM 芯片将基准电压和基准电压的电压斜率传输至逻辑控制电路。逻辑控制电路根据基准电压和基准电压的电压斜率输出可变电压，并经过 Buck 变换器进行电压变化，输出符合处理器运行要求的供电电压 V_{out} 。

图 6 示出了电源负载瞬态过程示意图。图 7 示出了电源 loadline 特性示意图。图 6 中 V_{min} 为处理器的最低供电电压。 I_{max} 为负载电流的最大值。下面结合图 6 和图 7 分析本申请方法供电电压保证处理器在较低电压下正常运行的原理。

如图 6 中的直线 a 所示，当 Loadline 值=0 时，表示电源以直流电压的形式向处理器提供供电电压，且供电电压不下调，即供电电压 V_0 不会随着负载电流变化。图 7 中的曲线 a 为负载电流的瞬态曲线。图 7 中的曲线 b 表示电源电压在 Loadline 值=0 时的瞬态响应曲线。如图 7 中的曲线 a 和曲线 b 所示，在负载电流冲击下，由于 buck 变换器输出端的电容不够多，导致电源所提供的供电电压被动跌落，跌落过程持续几个 μs 到几十 μs ，然后逐渐恢复到直流电压。

具体的，结合图 7 中的曲线 a 和曲线 b 可以看出：当负载电流为最小值时，供电电压为 V_0 ，并保持恒定不变。当负载电流从最小值上升到最大值的过程中，供电电压从 V_0 被动下降到最小值 V_{min} ，然后逐渐上升。当负载电流从最大值下降到最小值的过程中时，供电电压又迅速上升到最大值 V_{max} ，然后又逐渐下降，直到供电电压等于 V_0 。整个过程中，供电电压的最小值与最大值之间的差值可以达到 $V_{max}-V_{min}$ 。并且，当供电电压从 V_0 被动下降到最小值 V_{min} 时，处理器仍然能够正常运行，因此，供电电压的被动最大跌落电压 $\Delta V_{max}=V_0-V_{min}$ 。

如图 6 中的斜线 b 所示，当 Loadline 值>0 时，表示直流电压在负载电流增加时主动线性下调，电压下降斜率等于 Loadline 值。图 7 中的 c 为电源电压在 Loadline 值>0 时瞬态响应曲线。如图 7 中的曲线 c 所示，在负载电流冲击下，电源主动控制供电电压下降，只要供电电压下降幅度 ΔV 不低于曲线 b 的被动最大跌落电压 ΔV_{max} ，就能保证处理器正常工作。由此可见，本申请实施例提供的方法可以保证处理器正常工作。如果供电电压下降幅度 ΔV 小于曲线 b 的被动最大跌落电压的情况下，处理器无法正常工作。

由上可见，本申请实施例提供的方法中，只要保证在负载电流等于最小值时，供电电压 V_{out} 等于下一时段主频的设定供电电压 V ，在负载电流增大的情况下，始终保持 $R*I$ 小于或等于下一时段主频的设定供电电压 V 的被动最大跌落电压，就可以保证供电电压 V_{out} 大于或等于下一时段主频的最低供电电压。

为了验证本申请实施例提供的方法可以在重负载下降低处理器功耗。下面结合 DVFS 技术和进行分析。

DVFS 技术是一种动态电压频率调整技术，可以在一定程度上降低功耗。其可以通过降低芯片的工作电压和工作频率实现功耗降低。

以芯片为例：芯片的功耗计算公式为 $P_{\text{loss}} = \alpha \cdot C \cdot V_{\text{cc}}^2 \cdot f + V_{\text{cc}} \cdot I_{\text{LEAK}}$ 。 $\alpha \cdot C \cdot V_{\text{cc}}^2 \cdot f$ 是芯片的动态功耗， $V_{\text{cc}} \cdot I_{\text{LEAK}}$ 是芯片的静态功耗， V_{cc} 为芯片的工作电压， f 为芯片的工作频率， I_{LEAK} 为芯片的漏电流， α 为芯片当前工作频率下电路的平均翻转率， C 为负载电容的容值。应理解，芯片的功耗计算公式同样适用于处理器或具有信息处理功能的集成电路。

由芯片的功耗计算公式可以看出：芯片的动态功耗与芯片的工作电压 V_{cc} 呈二次方关系，动态功耗与芯片的工作频率 f 呈一次线性关系，并且，当芯片的工作电压 V_{cc} 和芯片的工作频率 f 越高，芯片的动态功耗也就越高，因此，DVFS 技术通过降低芯片供电电压和工作频率可以实现功耗降低。

图 8 示出了 DVFS 技术降低功耗的机理示意图。图 8 中的时序 a 为电压时序图；图 8 中的时序 b 为主频时序图。如图 8 所示，在处理器的负载轻时，处理器的主频频率和供电电压都比较低。在处理器负载重时，处理器的主频频率和供电电压都比较高，且处在额定值。

图 9 示出了本申请方法、DVFS 技术、固定电压法供电的对比图。其中，横轴是负载电流（可以视为最大负载电流）、纵轴是供电电压。图 9 中的直线 a 是采用固定电压法供电的电压变化图。由该直线 a 可以看出：不管处理器的主频频率如何变化，处理器的供电电压均是固定的额定供电电压。图 9 中的折线 b 是采用单一 DVFS 供电的电压变化图。由该折线 b 可以看出：在低功耗模式时，CPU 的主频为 F1，CPU 的供电电压为 V11；在额定模式时，CPU 的主频为 F2，CPU 的供电电压为 V12；在第一超频模式时，CPU 的主频为 F3，CPU 的供电电压为 V13；在第二超频模式时，CPU 的主频为 F4，CPU 的供电电压为 V14。图 9 中的折线 c 是采用本申请方法供电的电压变化图。由该折线 c 可以看出：在低功耗模式时，CPU 的主频为 F1，CPU 的供电电压为 V21；在额定模式时，CPU 的主频为 F2，CPU 的供电电压为 V22；在第一超频模式时，CPU 的主频为 F3，CPU 的供电电压为 V23；在第二超频模式时，CPU 的主频为 F4，CPU 的供电电压为 V24。应理解，随着功耗的增加，CPU 的主频也在增加，因此， $F1 < F2 < F3 < F4$ 。

由图 9 可知，采用单一 DVFS 供电时， $V11 < V12 < V13 < V14$ ，CPU 的供电电压随着主频和功耗的增加变化呈现阶梯式增高，直到等于供电电压 V14。图 9 中的第一阴影区域 P1 为 DVFS 技术与固定电压法相比的功耗收益区。由此可见，在 CPU 主频较高时，DVFS 技术并不能降低 CPU 处理器的功耗。由此可见，DVFS 技术可以降低处理器负载比较轻的时候的功耗，但是 DVFS 技术并不能降低处理器负载比较重的时候的功耗。

采用本申请实施例方法供电时， $V21 < V22 < V23 < V24$ ，CPU 的供电电压虽然随着主频和功耗的增加变化呈现阶梯式增高，但在每个功耗模式下的供电电压均小于采用 DVFS 技术供电的供电电压。图 9 中的第二阴影区域 P2 为本申请实施例方法与 DVFS 技术相比的功耗收益区。经验证：与 DVFS 技术相比，本申请实施例方法可以保证 CPU 整体功耗收益在 10% 以上。

由上此可见，本申请方法不管主频高低，均能够进一步降低处理器的功耗，因此，相对于 DVFS 技术，本申请实施例提供的方法不仅可以进一步降低处理器功耗，而且还使得处理器在低功耗模式、额定模式、超频模式（第一超频模式、第二超频模式）等多种功耗模式下在最低供电电压正常运行，实现处理器的全域降功耗，从而降低重
5 载情况下的处理器发热的程度，使处理器能工作在更高的主频甚至超频，提升处理器性能。

作为一种可能的实现方式，上述下一时段主频的设定供电电压 V 可以由处理器提供，而下一时段主频的设定电压斜率 R 可以存在于电源中，也可以由处理器提供。

当处理器仅向电源提供下一时段主频的设定供电电压 V 时，在实际应用中，存储
10 的设定电压斜率可以存储在电子设备的存储介质内，也可以存储在电源所具有的存储介质内。

示例性的，上述设定电压斜率以恒定电压斜率的形式存在在电源中。处理器无需利用处理器与电源的通信接口动态设定电源内的下一时段主频的设定电压斜率 R ，从而有效减小通信延时和调压延时，提高调压速度。举例说明，上述处理器根据下一时段主频向电源发送供电调节信息包括：
15

步骤 1011A：处理器根据下一时段主频从目标对应关系中查找下一时段主频的设定供电电压 V 。

步骤 1012A：处理器向电源发送下一时段主频的设定供电电压 V 。

当处理器根据下一时段主频从目标对应关系中查询到下一时段主频的设定供电电压后，通过处理器的 PMBus 接口发送至电源，电源的 PMBus 接口接收下一时段主频的设定供电电压。
20

上述目标对应关系可以为处理器的主频、设定供电电压和电压斜率的对应关系。当然，目标对应关系也可以为采用 DVFS 技术所确定的处理器的主频和设定供电电压的对应关系。

25 在实际应用中，上述电源中以恒定电压斜率的形式保存下一时段主频的设定电压斜率 R 。该恒定电压斜率为处理器在各个主频的设定供电电压所允许的电压斜率的最小值 $R_{\min}$ ， $R_{\min} > 0$ 。由于 $R_{\min} > 0$ ，可以保证处理器在任何负载量或主频工作时，电源始终能够以小于或等于设定供电电压的方式向处理器提供供电电压，使得处理器具有较低的能耗。并且，以恒定电压斜率为下一时段主频的设定电压斜率 R 时，可以控制下一时段主频设定电压斜率与负载电流的乘积，使得处理器正常运行，避免恒定电压斜率取值较大时，在负载电流增大时处理器在供电电压 V_{out} 无法正常运行的情况发生。
30

当处理器向电源提供下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 时，上述供电调节信息还包括下一时段主频的设定电压斜率 R 。此时，处理器根据下一时段主频向电源发送供电调节信息包括：
35

步骤 1011B：处理器根据下一时段主频从目标对应关系中查找下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 。

步骤 1012B：处理器向电源发送下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 。

当处理器根据下一时段主频从目标对应关系中查询到下一时段主频的设定供电电压和下一时段主频的设定电压斜率后，通过处理器的 PMBus 接口发送至电源，电源的 PMBus 接口接收下一时段主频的设定供电电压和下一时段主频的设定电压斜率。

在实际应用中，处理器以 VID 编码的形式将下一时段主频的设定供电电压发送至电源，以 8~16bit 的数据作为下一时段的设定电压斜率，将下一时段主频的设定供电电压和下一时段的设定电压斜率发送至电源。对于 VID 编码来说，可以直接以 DVFS 技术中所使用的 VID 编码进行传输。对于 8~16bit 的数据来说，电源接收到 8~16bit 的数据后经过简单的数据处理，可以获得下一时段的设定电压斜率。例如：电源包括 VRM 芯片、逻辑控制电路和 Buck 转换器时，VRM 芯片可以根据 VID 编码和 8~16bit 的数据，确定下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R ，此时将下一时段主频的设定供电电压 V 作为基准电压，将下一时段主频的设定电压斜率 R 作为基准电压的电压斜率。VRM 芯片将基准电压和基准电压的电压斜率发送至逻辑控制电路，逻辑控制电路根据基准电压和基准电压的电压斜率调节电压，并通过 buck 转换器进行电压转换，获得供电电压 V_{out} ，然后利用电源的电源接口向处理器供电。

上述目标对应关系为处理器的主频、设定供电电压和设定电压斜率的对应关系。其中，所有主频的设定电压斜率可以完全不等，也可以部分相等或者全部相等。

当所有主频的设定电压斜率完全不等或部分相等时，上述处理器在每个主频的设定电压斜率为处理器在每个主频的设定供电电压所允许的电压斜率。此时，上述目标对应关系中每个主频的设定电压斜率为处理器在每个主频的设定供电电压所允许的电压斜率。电源确定的供电电压 V_{out} 在满足处理器正常运行的情况下，保证处理器的功耗最优化。表 1 出了 CPU 在部分主频的设定电压斜率相等时的目标对应关系。应理解，表 1 所示出的功耗模式只是举例说明，在实际应用中，还有可能存在其他各种功耗模式。

表 1 部分主频的设定电压斜率相等的目标对应关系

功耗模式	主频 (GHz)	设定供电电压 (单位：V)	设定电压斜率（又称 loadline 值，单位：mOhm）
低功耗模式	0.5	0.9	0
额定模式	1.5	1.1	0.1
第一超频模式	2.5	1.2	0.2
第二超频模式	3.0	1.3	0.1

如表 1 所示，当 CPU 的下一时段主频为 1.5GHz，则 CPU 所查找的下一时段主频的设定供电电压 V 为 1.1V，下一时段主频的设定运行电压斜率 R 为 0.1mOhm。此时 CPU 通过 PMBus 等通信接口设置电源内的基准电压为 1.0V，基准电压的电压斜率为 0.1mohm。当 CPU 的下一时段主频为 2.5GHz，则 CPU 所查找的下一时段主频的设定供电电压 V 为 1.2V，下一时段主频的设定运行电压斜率 R 为 0.2mOhm。此时 CPU 通过 PMBus 等通信接口设置电源内的基准电压为 1.2V，基准电压的电压斜率为 0.2mOhm。

当所有主频的设定电压斜率完全相等时，设定电压斜率需要适用于所有主频下的供电电压调节。也就是说，处理器在所有主频的设定电压斜率均等于恒定电压斜率。

- 此时，上述目标对应关系中所有主频对应的设定电压斜率均等于恒定电压斜率。该恒定电压斜率适用于各种主频的供电电压调节，其为处理器在各个主频的设定供电电压所允许的电压斜率的最小值 $R_{\min}$ ， $R_{\min} > 0$ 。例如：从表 1 中选出的 $R_{\min} = 0.1 \text{ mOhm}$ 。将表 1 中所有的设定电压斜率均设置为 0.1 mOhm 时，可以得到表 2 所示的所有主频的
- 5 设定电压斜率相等的目标对应关系。应理解，表 2 所示出的功耗模式只是举例说明，在实际应用中，还有可能存在其他各种功耗模式。

表 2 所有主频的设定电压斜率相等的目标对应关系

功耗模式	主频 (GHz)	设定供电电 压 (单位: V)	设定电压斜率(又称 loadline 值, 单位: mOhm)
低功耗模式	0.5	0.9	0.1
额定模式	1.5	1.1	0.1
第一超频模式	2.5	1.2	0.1
第二超频模式	3.0	1.3	0.1

- 表 2 中的设定电压斜率可以提前保存电子设备的在电源的寄存器内。此时，处理器所提供的供电调节信息可以仅含有下一时段主频的设定供电电压 V 。当然，如果设
- 10 定电压斜率没有提前保存电子设备的在电源的寄存器内，那么处理器第一次向电源提供下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R 后，电源可以以恒定电压斜率的形式将下一时段主频的设定电压斜率 R 保存在电子设备的存储介质内或电源的寄存器内。例如：将下一时段主频的设定电压斜率 R 一次性静态配置到寄存器中。由于目标对应关系中所有主频的设定电压斜率均等于恒定电压斜率，因此，电
- 15 源实质是以恒定电压斜率的形式保存目标对应关系中所有主频的设定电压斜率。

- 在此之后，电源需要再次调节向处理器提供的供电电压 V_{out} 时，处理器只需通过通信接口动态设定电源内部的基准电压，从而减小通信延时和调压延时，使得调压时长缩短。例如：在电源中没有保存表 2 中设定电压斜率的情况下，当 CPU 的下一时段主频为 1.5 GHz ，CPU 所确定的下一时段主频的设定供电电压为 1.1 V ，下一时段主
- 20 频的设定运行电压斜率 R 为 0.1 mOhm 。CPU 通过 PMBus 等通信接口设置电源内的基准电压为 1.0 V ，基准电压的电压斜率为 0.1 mOhm 。在电源以恒定电压斜率的形式保存表 2 中设定电压斜率的情况下，CPU 只需根据下一时段主频从表 2 所示的目标对应关系中查询到下一时段主频的设定供电电压 V 为 1.1 V ，并通过 PMBus 等通信接口设置电源内的基准电压为 1.1 V ，而电源则根据设定电压斜率为 0.1 mOhm 和基准电压 1.1 V
- 25 向处理器提供供电电压 V_{out} 。

- 又例如：在电源中没有保存表 2 中设定电压斜率的情况下，CPU 的下一时段主频为 2.5 GHz ，则 CPU 所查找到的下一时段主频的设定供电电压 V 为 1.2 V ，下一时段主频的设定运行电压斜率 R 为 0.1 mOhm 。CPU 通过 PMBus 等通信接口设置电源内的基准电压为 1.2 V ，基准电压的电压斜率为 0.1 mOhm 。在电源以恒定电压斜率的形式保存
- 30 该表 2 中设定电压斜率的情况下，CPU 只需确定的下一时段主频的设定供电电压 V 为 1.2 V ，并通过 PMBus 等通信接口设置电源内的基准电压为 1.2 V ，而电源则根据设定电压斜率为 0.1 mOhm 和基准电压 1.2 V 向处理器提供供电电压 V_{out} 。

需要说明的是，当上述下一时段主频的设定电压斜率 R 以恒定电压斜率的形式存

在于电源内，上述目标对应关系除了可以为表 1 和表 2 所示的目标对应关系，也可以为表 3 所示的主频和设定供电电压的对应关系。应理解，表 3 所示出的功耗模式只是举例说明，在实际应用中，还有可能存在其他各种功耗模式。

表 3 主频和设定供电电压的对应关系

模式	主频 (GHz)	设定供电电压(单位: V)
低功耗模式	0.5	0.9
额定模式	1.5	1.1
第一超频模式	2.5	1.2
第二超频模式	3.0	1.3

5 表 3 所示的主频和设定供电电压的对应关系可以直接引用现有技术中 DVFS 技术所使用的处理器的主频和设定供电电压的对应关系。当然，也可以由用户自己重新构建。

需要说明的是，当上述目标对应关系为处理器的主频、设定供电电压和设定电压斜率的对应关系时，不管目标对应关系中的设定电压斜率是否完全相等，其均采用如下几种方式中的一种保存在存储介质中。存储介质包括但不限于主板的 BIOS 存储器或处理器的内置存储器。

第一种保存方式：目标对应关系以处理器的主频频率、设定供电电压、设定电压斜率的对应关系或对应关系表的形式被保存在存储介质中。

15 第二种保存方式：目标对应关系实质包括两个子对应关系。例如：这两个子对应关系包括处理器的主频和设定供电电压的对应关系，以及处理器的主频和设定电压斜率的对应关系。又例如：这两个子对应关系包括设定电压斜率的对应关系和设定供电电压的对应关系，以及处理器的主频和处理器的设定供电电压的对应关系。再例如：这两个子对应关系包括设定电压斜率的对应关系和设定供电电压的对应关系，以及处理器的主频和处理器的设定电压斜率的对应关系。

20 作为一种可能的实现方式，上述目标对应关系可以在出厂前或出厂后存储在存储介质中。

在电子设备出厂后测定目标对应关系或目标对应关系形成的关系表，并存储在存储介质中。应理解，电子设备出厂后，电子设备内部的处理器性能确定，因此，在电子设备出厂后，直接调试电子设备所获得的目标对应关系为存储介质所在电子设备内的处理器的目标对应关系。此时，目标对应关系与电子设备所包括的适配性最佳。

又例如：在电子设备出厂前，将目标对应关系或目标对应关系形成的关系表存储在存储介质中。

30 在实际应用中，对于不同性能的处理器来说，如果采用同样的目标对应关系，会出现目标对应关系与电子设备所包括的处理器不匹配的问题。在批量化生产的情况下，应当保证出厂前保存在存储介质中的目标对应关系具有广泛的适用性，从而使得不同处理器可以使用同一目标对应关系。例如：上述目标对应关系为基准处理器的目标对

应关系。基准处理器是多种处理器在同一主频的最低供电电压最大的处理器。此时，该基准处理器为多种处理器中性能最差的处理器。如果利用 CPM 电路测定多种处理器，会发现多种处理器在同一主频工作时，基准处理器对应的 CPM 电路的延时时间最长，振荡频率最高。此时，基准处理器的目标对应关系可以适用于多种处理器中任一处理器，因此，以基准处理器的目标对应关系为目标对应关系时，该目标对应关系具有广泛的适用性。应理解，每种处理器在给定主频工作的最低供电电压可决定处理器的性能优劣。对于性能好的处理器或芯片来说，在给定主频工作的最低供电电压比较低，对于性能比较差的处理器或芯片来说，在给定主频工作的最低供电电压比较高。不同处理器的性能差异主要由处理器的工艺或老化引入。对于同一型号的处理器的不同批次的处理器都有可能出现差异。

下面举例说明多种处理器的分类方式和基准处理器的选择原则，以下说明用于解释，不作为限定。

将性能比较差的处理器或芯片定义为慢片，将性能比较好的处理器或芯片定义为快片。综合考虑极限快片（性能最好的快片）和极限慢片（性能最差的慢片）各个方面的差异（如老化差异和工艺偏差差异），将极限快片和极限慢片之间的所有处理器分为 n 个处理器档位。可以从每个处理器档位内选出一个处理器作为该档位处理器。在给定主频（如 0.9GHz~1.5GHz）测定 n 个档位处理器的最低供电电压，从其中选出最低供电电压最小的一个处理器或芯片作为基准处理器，然后测定该基准处理器的目标对应关系，并将其存储在存储介质中。

需要说明的是，慢片可以是一种，也可以是多种。当慢片为多种时，多种慢片之间的区别主要体现在工艺差异。同理，快片可以是一种，也可以是多种。当快片为多种时，多种快片之间的区别主要体现在工艺差异。

鉴于电子设备所包括的处理器与基准处理器的差异性（工艺、性能等各个方面），如果直接使用基准处理器的目标对应关系查找下一时段主频的设定供电电压 V 和下一时段主频的设定电压斜率 R ，虽然在一定程度上仍然能够降低处理器功耗，但是所查找的结果偏差比较大，导致降低功耗的效果和可靠性均不理想。

为了保证目标对应关系与电子设备所包括的处理器具有良好的适配性比较好，应当对基准处理器进行校准。例如：采用 AVS 技术对基准处理器的校准。具体的，如图 10 所示，上述处理器根据下一时段主频从目标对应关系中查找下一时段主频的设定供电电压前，上述方法还包括：

步骤 100c：处理器根据性能差异信息对目标对应关系进行校准，使得校准后的目标对应关系与电子设备所包括的处理器匹配。性能差异信息由 CPM 电路测定。按照性能差异信息表征方式不同，该性能差异信息可以为延时时间等延时水平或振荡频率。按照差异性来源，性能差异信息为工艺性能差异信息、工作温度性能差异信息或老化性能差异信息。例如：同一批次处理器，由于工艺差异，在给定主频下的最低供电电压不同。又例如：在给定主频下，同一处理器在不同温度范围内的最低供电电压不同，再例如：在给定主频下，同一处理器在不同老化程度的最低供电电压不同。

在不考虑温度差异的情况下，为了配合处理器对目标对应关系进行校准，存储介质还应当预存不考虑温度差异的多种处理器性能差异与最低供电电压差异的对应关系。

为了方便描述，下文将多种处理器性能差异与最低供电电压差异的对应关系简称为多种处理器差异性对应关系。

在多种处理器差异性对应关系中，每种处理器的性能差异可以用该种处理器的延时水平（如延时时间）或振荡频率表示，也可以用该种处理器与基准处理器在同一电压下的延时差值或者振荡频率差值间接表示。每种处理器性能差异对应的最低供电电压差异是指该种处理器与基准处理器在同一主频的最低供电电压差异。

在不考虑温度影响的情况下，CPM 电路检测到的性能差异信息，处理器根据性能差异信息对目标对应关系进行校准，使得目标对应关系与所述处理器匹配包括：

处理器根据性能差异信息从多种处理器差异性对应关系中查找最低供电电压差异，根据最低供电电压差异对目标对应关系中每个主频对应的设定供电电压进行校准，使得校准后的目标对应关系与电子设备所包括的处理器匹配。由于性能差异信息可以反映电子设备所包括的处理器器的当前状态（如性能、老化程度、工艺偏差、使用环境）等，因此，处理器根据性能差异信息从多种处理器差异性对应关系查找最低供电电压差异，可以保证处理器根据最低供电电压差异对目标对应关系所包括的每个主频的设定供电电压进行校准后，目标对应关系与电子设备所包括的处理器器的匹配性更好。

在考虑温度影响的情况下，为了配合处理器对目标对应关系进行校准，存储介质还应当预存多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系。为了方便描述，下文将多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系简称为多种处理器在多种温度档位的差异性对应关系。

在考虑温度影响的情况下，CPM 电路检测到的性能差异信息，处理器根据性能差异信息对目标对应关系进行校准，使得目标对应关系与电子设备所包括的处理器匹配包括：

处理器根据当前温度从多种处理器在多个温度档位的性能差异与最低供电电压差异的对应关系中查找多种处理器在当前温度所在温度档位的性能差异与最低供电电压差异的对应关系，根据性能差异信息从多种处理器在当前温度所在温度档位的性能差异与最低供电电压差异的对应关系中查找当前性能差异信息匹配的最低供电电压差异，根据性能差异信息匹配的最低供电电压差异对目标对应关系中每个主频对应的设定供电电压进行校准，使得校准后的所述目标对应关系与电子设备所包括的处理器匹配，以将当前温度对目标对应关系的影响考虑进来，从而进一步提高目标对应关系与电子设备所包括的处理器器的匹配性。

多种处理器在多个温度档位的差异性对应关系可以按照操作温度分为 n 个温度档位的多种处理器差异性对应关系，每个温度档位的多种处理器差异性对应关系包括在该温度档位下多种处理器差异性对应关系。当然，多种处理器的目标对应关系还可以按照处理器档位不同分为 n 个处理器档位的多种处理器差异性对应关系；每个处理器档位的多种处理器差异性对应关系包括该处理器档位的处理器在多个温度档位的差异性对应关系。

对于同一处理器来说，操作温度不同，该处理器内置的 CPM 电路所测定的性能差异信息就会有所不同。如果不考虑温度对性能差异信息的影响，所查找出的最低供电电压差异偏差准确度不是很高。例如：当存储介质保存多种处理器在 25℃测定的差异

性对应关系和基准处理器的目标对应关系，在电子设备出厂后上电时，处理器内置的 CPM 电路在 45℃测定性能差异信息，根据 45℃测定性能差异信息从多种处理器在 25℃测定的差异性对应关系查找出的最低供电电压差异的偏差比较大。

如果考虑温度对性能差异信息的影响，所查找出的最低供电电压差异偏差准确度比较高。例如：当存储介质保存多种处理器在多个温度档位（包括 45℃）的差异性对应关系和基准处理器的目标对应关系，在电子设备出厂后上电时，处理器内置的 CPM 电路在 45℃测定性能差异信息，使得相对于不考虑温度对性能差异信息的影响的方案来说，根据 45℃测定性能差异信息从多种处理器在多个温度档位（包括 45℃）查找出的最低供电电压差异的偏差比较小。

需要说明的是，不管是考虑温度差异的情况，还是不考虑温度差异的情况，如果考虑主频对最低供电电压差异的影响，所查找出的最低供电电压差异实质包括处理器在多个主频的最低供电电压差异，这些主频与目标对应关系所包括的主频一一对应。此时，根据处理器在多个主频的最低供电电压差异对目标对应关系中多个主频的设定供电电压进行校准。如果不考虑主频对最低供电电压差异的影响，所查找出的最低供电电压差异实质包括处理器在某个主频的最低供电电压差异，此时，根据处理器在某个主频的最低供电电压差异对目标对应关系中所有主频的设定供电电压进行校准。下文涉及到对目标对应关系的校准均可参考此处是否考虑主频的描述。

当存储介质中以对应关系表的形式保存差异性对应关系时，将处理器根据性能差异信息对目标对应关系进行校准的方法定义为查表法。下面以处理器内置 CPM 电路的情况下说明查表法的具体过程。

第一步，出厂前，以基准处理器为测试对象，测试基准处理器的目标对应关系表。将基准处理器的目标对应关系保存在存储介质中。

第二步，出厂前，将操作温度范围分成多个温度档位，从每个温度档位选出一个温度，确定多种处理器在对应温度档位的差异性对应关系表。并将多个温度档位的目标对应关系保存在存储介质中。

例如：操作温度范围为 0℃~100℃。将 0℃~100℃以 20℃为间隔分成 0℃~20℃、21℃~40℃、41℃~60℃、61℃~80℃、81℃~100℃五个温度档位，从 0℃~20℃选出 15℃，从 21℃~40℃选出 28℃，从 41℃~60℃选出 50℃，从 61℃~80℃选出 75℃，从 81℃~100℃选出 90℃。然后分别在 15℃、28℃、50℃、75℃和 90℃测试多种处理器和基准处理器内置的 CPM 电路的延时时间以及最低供电电压。根据多种处理器和基准处理器内置的 CPM 电路的延时时间的差值和最低供电电压差异，获得多种处理器在五个温度档位的差异性对应关系表。表 4 示出了三种处理器在 50℃所在温度档位的差异性对应关系。

表 4 三种处理器在 50℃所在温度档位的差异性对应关系

处理器种类	延时差值/ns	最低供电电压差异/V
第一种处理器	$\Delta X1$	$\Delta v1$
第二种处理器	$\Delta X2$	$\Delta v2$
第三种处理器	$\Delta X3$	$\Delta v3$

$\Delta X1$ 为第一种处理器与基准处理器内置的 CPM 电路延时差值， $\Delta X2$ 为第二种处理器与基准处理器内置的 CPM 电路延时差值， $\Delta X3$ 为第三种处理器与基准处理器内

置的 CPM 电路延时差值, Δv_1 为第一种处理器与基准处理器的最低供电电压差异。 Δv_2 为第二种处理器与基准处理器的最低供电电压差异, Δv_3 为第三种处理器与基准处理器的最低供电电压差异。

5 第三步: 出厂后, 在电子设备使用的情况下, CPM 电路测定当前延时时间, 处理器根据当前温度从多个温度档位下多种处理器差异性对应关系表中查找多种处理器在当前温度所在温度档位的差异性对应关系表。根据处理器内置的 CPM 电路测得的当前延时时间和基准处理器内置的 CPM 电路测得的当前延时时间, 确定当前延时差值。根据当前延时差值从多种处理器在当前温度所在温度档位的差异性对应关系表中查找与当前延时差值接近(延时差值接近程度可以根据实际情况设定)或相同的延时时间对应的最低供电电压差异, 根据所查找的最低供电电压差异对基准处理器的目标对应关系
10 中每个主频的设定供电电压进行校准。

举例说明: 当前操作温度为 45°C , CPM 电路在 45°C 测得延时时间, 根据处理器内置的 CPM 电路在 45°C 测得的延时时间与基准处理器内置的 CPM 电路在 50°C 的延时时间获得当前延时差值。由于 45°C 所在温度档位为 $41^{\circ}\text{C}\sim 60^{\circ}\text{C}$, 因此, 根据当前延时
15 差值从表 4 中找出与当前延时差值接近(延时差值接近程度可以根据实际情况设定)或相同的延时差值, 然后根据所查找出的延时差值从表 4 中查找最低供电电压差异。若基准处理器的目标对应关系中某个主频的设定供电电压为 V , 所确定的最低供电电压差异为 Δv_3 , 则校准后的设定供电电压等于 $V+\Delta v_3$ 。

当存储介质中以数学函数表达式形式保存差异性对应关系时, 将处理器根据性能差异信息对目标对应关系进行校准的方法定义为数学推演法。下面以处理器内置
20 CPM 电路的情况下说明数学推演法的具体过程。

第一步, 出厂前, 以基准处理器为测试对象, 测试基准处理器的目标对应关系表。将基准处理器的目标对应关系保存在存储介质中。

第二步, 出厂前, 将操作温度范围分成多个温度档位, 从每个温度档位选出一个
25 温度, 确定该温度下多种处理器延时差值与最低供电电压差异, 并对其进行拟合, 确定该温度下多种处理器延时差值与最低供电电压差异的函数关系式。该函数关系式为 $\Delta v=k\Delta X+a$ 。 k 为系数、 a 是固定常数, ΔX 为延时差值, Δv 为最低工作电压差异。并将该数学函数表达式保存在存储介质中。

例如: 操作温度范围为 $0^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 。将 $0^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 以 20°C 为间隔分成 $0^{\circ}\text{C}\sim 20^{\circ}\text{C}$ 、
30 $21^{\circ}\text{C}\sim 40^{\circ}\text{C}$ 、 $41^{\circ}\text{C}\sim 60^{\circ}\text{C}$ 、 $61^{\circ}\text{C}\sim 80^{\circ}\text{C}$ 、 $81^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 五个温度档位, 从 $0^{\circ}\text{C}\sim 20^{\circ}\text{C}$ 选出 15°C , 从 $21^{\circ}\text{C}\sim 40^{\circ}\text{C}$ 选出 28°C , 从 $41^{\circ}\text{C}\sim 60^{\circ}\text{C}$ 选出 50°C , 从 $61^{\circ}\text{C}\sim 80^{\circ}\text{C}$ 选出 75°C , 从 $81^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 选出 90°C 。然后分别在 15°C 、 28°C 、 50°C 、 75°C 和 90°C 拟合出五个数学函数关系式, 五个数学函数式分别对应五个温度档位的数学函数关系式。

第三步, 出厂后, 在电子设备使用的情况下, CPM 电路测定当前延时时间, 处理器
35 根据当前温度所在温度档位选出数学函数关系式, 根据处理器内置的 CPM 电路在当前延时时间与基准处理器内置的 CPM 电路在当前温度的延时时间, 获得当前延时差值, 将当前延时差值代入所选出的数学函数关系式, 计算出最低供电电压差异, 然后根据最低供电电压差异对基准处理器的目标对应关系进行校准。

举例说明: 当前操作温度为 45°C , CPM 电路内置的 CPM 电路在 45°C 测得当前延

时时间，根据处理器内置的 CPM 电路在 45℃测得的当前延时时间与基准处理器内置的 CPM 电路在 45℃的延时时间获得当前延时差值，将当前延时差值代入 50℃拟合出的 50℃所在温度档位的数学函数关系式，获得最低供电电压差异。若基准处理器的目标对应关系中某个主频的设定供电电压为 V，所确定的最低供电电压差异为 Δv_3 ，则

5 校准后的设定供电电压等于 $V + \Delta v_3$ 。

需要说明的是，不考虑温度影响的情况下，所确定的多种处理器差异性对应关系可以看做是在一个温度档位下的多种处理器差异性对应关系，只是该温度档位的范围比较宽。例如：当考虑温度影响的情况下，0℃~100℃的操作温度分为五个温度档位，分别为 0℃~20℃、21℃~40℃、41℃~60℃、61℃~80℃、81℃~100℃。如果忽略温度

10 影响，则可以认为多种处理器差异性对应关系是在 0℃~100℃的温度档位测定的多种处理器差异性对应关系。

作为一种可能的实现方式，在电子设备出厂前写入多个目标对应关系，出厂后经过调试确定最终的目标对应关系。此时存储介质中存储有前文所述基准处理器在多个温度档位的目标对应关系或多种处理器的目标对应关系。

15 当存储介质中存储有前文所述基准处理器在多个温度档位的目标对应关系时，如图 10 所示，上述处理器根据下一时段主频向电源发送供电调节信息前，上述方法还包括：

步骤 100d：处理器根据当前温度从基准处理器在多个温度档位的目标对应关系查找目标对应关系。该目标对应关系为基准处理器在当前温度所在温度档位的目标对应关系。此时，所确定的基准处理器的目标对应关系考虑了温度对目标对应关系的影响，使得校准后的目标对应关系与电子设备所包括的处理器匹配性更好。

20

下面以前文所述查表法为例，描述上述基准处理器的目标对应关系的确定和校准过程。

第一步，出厂前，基准处理器的操作温度范围为 0℃~100℃。将 0℃~100℃以 20℃

25 为间隔分成 0℃~20℃、21℃~40℃、41℃~60℃、61℃~80℃、81℃~100℃五个温度档位，从 0℃~20℃选出 15℃，从 21℃~40℃选出 28℃，从 41℃~60℃选出 50℃，从 61℃~80℃选出 75℃，从 81℃~100℃选出 90℃。然后分别测试基准处理器在 15℃、28℃、50℃、75℃和 90℃的目标对应关系，获得处理器在五个温度档位的目标对应关系。

第二步，出厂前，分别在 15℃、28℃、50℃、75℃和 90℃测试多种处理器和基准

30 处理器内置的 CPM 电路的延时时间以及最低供电电压。根据多种处理器和基准处理器内置的 CPM 电路的延时时间的差值和最低供电电压差异，获得多种处理器在 15℃、28℃、50℃、75℃和 90℃的差异性对应关系表，即多种处理器在多个温度档位的差异性对应关系。

第三步：出厂后，在电子设备使用的情况下，当前操作温度为 45℃，处理器根据

35 当前温度从基准处理器在五个温度档位的目标对应关系表查找出基准处理器在 45℃所在温度档位的目标对应关系（即多种处理器在 50℃的目标对应关系）。处理器根据处理器内置的 CPM 电路在 45℃测得的延时时间与基准处理器内置的 CPM 电路在 45℃的延时时间获得当前延时差值，然后从表 4 中找出与当前延时差值接近或相同的延时差值，根据所查找出的延时差值从表 4 中查找最低供电电压差异。若所查出的目标对

应关系中某个主频的设定供电电压为 V ，所确定的最低供电电压差异为 Δv_3 ，则校准后的设定供电电压等于 $V + \Delta v_3$ 。

当存储介质中存储有多种处理器的目标对应关系时，在不考虑温度影响的情况下，电子设备上电，CPM 电路检测到性能差异信息。如图 11 所示，上述处理器根据下一时段主频从目标对应关系中查找下一时段主频的设定供电电压前，上述方法还包括：

步骤 100e：处理器根据性能差异信息从多种处理器的目标对应关系查找与电子设备包括的处理器匹配的目标对应关系。

当不考虑温度的情况下，每种处理器中内置有 CPM 电路。为了配合处理器查找与电子设备包括的处理器匹配的目标对应关系，可以在出厂前，利用每种处理器内置的 CPM 电路测定多种处理器的振荡频率或延迟时间等性能差异信息，并建立多种处理器的性能差异信息与多种处理器的目标对应关系联系。将多种处理器的性能差异信息和多种处理器的目标对应关系保存在存储介质中。示例性的，每种处理器的性能差异信息为该种处理器的延时时间。电子设备在出厂上电时，处理器内置的 CPM 电路根据延时时间确定目标对应关系。

在考虑温度的情况下，如图 12 所示，上述处理器根据下一时段主频向所述电源发送供电调节信息前，上述方法还包括：

步骤 100f：处理器根据当前温度从多种处理器在多个温度档位的目标对应关系查找多种处理器在当前温度所在温度档位的目标对应关系；根据性能差异信息从多种处理器在当前温度所在温度档位的目标对应关系中查找与电子设备包括的处理器匹配的目标对应关系。

上述多种处理器在多个温度档位的目标对应关系可以按照操作温度分为 n 个温度档位目标对应关系。每个温度档位目标对应关系包括在该温度档位多种处理器的目标对应关系。当然，多种处理器的目标对应关系还可以按照处理器档位不同分为 n 个处理器档位目标对应关系。每个处理器档位目标对应关系包括同一档位的处理器在 n 个温度档位的目标对应关系。应理解，同一档位的处理器在 n 个温度档位的目标对应关系是指：从该处理器档位所有处理器中选取一个处理器作为测试对象，并测试该处理器在 n 个温度档位的目标对应关系。并且，当 n 等于 1 时，多种处理器的目标对应关系只有一个温度档位，此时可以认为不考虑温度的情况下的多种处理器的目标对应关系。当 n 为大于或等于 2 的整数，多种处理器的目标对应关系有两个或两个以上的温度档位。并且， n 越大，温度档位越多，处理器最终所确定的目标对应关系也就越接近真实的目标对应关系。

为了配合根据性能差异信息从多种处理器的目标对应关系查找与电子设备包括的处理器匹配的目标对应关系，存储介质中还应当预存多种处理器在多个温度档位的性能差异信息。并且，多种处理器在多个温度档位的性能差异信息应当与多种处理器在多个温度档位的目标对应关系具有相互依赖关系，然后将多种处理器在多个温度档位的性能差异信息与多种处理器在多个温度档位的目标对应关系保存在存储介质中。

在一种情况下，多种处理器在多个温度档位的性能差异信息可以按照温度档位进行分类，获得与多个温度档位一一对应的多类性能差异信息。每类性能差异信息包括多种处理器在该温度档位的性能差异信息（如延时时间或者振荡频率）。

在另一种情况下，多种处理器在多个温度档位的性能差异信息可以按照处理器档位进行分类，获得与多种处理器档位一一对应的多类性能差异信息。每类性能差异信息包括同一档位处理器在多个温度档位的性能差异信息(如延时时间或者振荡频率)。

示例性的，处理器的操作温度范围为 $0^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 。将 $0^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 以 20°C 为间隔分成 $0^{\circ}\text{C}\sim 20^{\circ}\text{C}$ 、 $21^{\circ}\text{C}\sim 40^{\circ}\text{C}$ 、 $41^{\circ}\text{C}\sim 60^{\circ}\text{C}$ 、 $61^{\circ}\text{C}\sim 80^{\circ}\text{C}$ 、 $81^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 五个温度档位，从 $0^{\circ}\text{C}\sim 20^{\circ}\text{C}$ 选出 15°C ，从 $21^{\circ}\text{C}\sim 40^{\circ}\text{C}$ 选出 28°C ，从 $41^{\circ}\text{C}\sim 60^{\circ}\text{C}$ 选出 50°C ，从 $61^{\circ}\text{C}\sim 80^{\circ}\text{C}$ 选出 75°C ，从 $81^{\circ}\text{C}\sim 100^{\circ}\text{C}$ 选出 90°C 。然后分别在 15°C 、 28°C 、 50°C 、 75°C 和 90°C 下测定多种处理器的目标对应关系和多种处理器的延时时间，获得多种处理器在五个温度档位的目标对应关系和多种处理器在五个温度档位的延时时间，并建立多种处理器在每个温度档位的目标对应关系与多种处理器在每个温度档位的延时时间依赖关系。在电子设备上电时，处理器内置的 CPM 电路在 45°C 检测到当前延时时间。从多种处理器在 45°C 所在温度档位的延时时间(即多种处理器在 50°C 的延时时间)中查找接近或相同的延时时间，并根据查找到的延时时间确定对应的目标对应关系。

作为一种可能的实现方式，不管上述存储介质所存储的目标对应关系在何时存入存储介质，也不管存储介质内所存储的目标对应关系包括多少种处理器的目标存储关系，每个目标对应关系中的设定供电电压和设定电压斜率按照如下方式确定，可以保证电源向处理器提供的供电电压 V_{out} 能够可靠稳定的降低处理器功耗。

上述目标对应关系中设定供电电压可以按照如下关系确定：处理器在每个主频的设定供电电压为 $V_{(i)}$ ，即目标对应关系中每个主频的设定供电电压为 $V_{(i)}$ 。
 $V_{(i)}=V_{\min(i)}+\Delta V_{(i)}$ ， $V_{\min(i)}$ 为处理器在每个主频运行时，在负载电流增大的情况下，正常运行的最低供电电压， $\Delta V_{(i)}$ 为处理器在每个主频的供电电压裕量。 $\Delta V_{(i)}=20\text{mV}\sim 60\text{mV}$ 。例如： 40mV 或 50mV ，当然也可以根据实际情况设定。

上文处理器在每个主频的设定供电电压所允许的电压斜率可以按照如下关系确定：处理器在每个主频的设定供电电压的允许电压斜率为 $R_{(i)}$ 。 $R_{(i)}=R_{\max(i)}-\Delta R_{(i)}$ 。 $R_{\max(i)}$ 为处理器在每个主频的设定供电电压的最大电压斜率， $\Delta R_{(i)}$ 为处理器在每个主频的电压斜率裕量。其中， $\Delta R_{(i)}=0.03\text{mOhm}\sim 0.08\text{mOhm}$ 。例如： 0.05mOhm 或 0.07mOhm 。应理解，对于所有主频的设定电压斜率相等的目标对应关系来说，确定在每个主频的设定供电电压的允许电压斜率 $R_{(i)}$ 后，还应当从各个主频的设定供电电压的允许电压斜率 $R_{(i)}$ 选出最小值，并保证该最小值大于 0。将该最小值作为多个主频可以共用的设定电压斜率，即前文所述恒定电压斜率。

下面举例说明本申请实施例提供的方法所涉及的目标对应关系的确定过程，以下举例仅用于说明，不在于限定。

第一步：处理器的主频和设定供电电压对应关系产生过程：在 CPU 出厂前，使用 CPU 评估板对 CPU 的主频和最低供电电压关系进行实测。测试时，将电源的电压斜率设成 0 Ohm ，测试样本覆盖典型片(典型片又称 TT 片)、工艺偏差片(又称 Corner 片)，测试温度覆盖 CPU 宣称规格的环境温度(即操作温度)，测得一组处理器的主频和最低供电电压曲线。最低供电电压应当能够保证处理器能够正常运行的最小供电电压。同时，对每个主频的最低供电电压增加供电电压裕量，获得处理器的主频的设定供电电压，以防止在负载电流增大时，供电电压无法保证处理器正常运行。供电电

压裕量是指允许最低供电电压出现偏差的容许电压偏差值。图 13 示出了处理器的主频和供电电压曲线。X 轴为主频，Y 轴为供电电压。其中，图 13 中的曲线 a 为处理器的主频和最低供电电压曲线，图 13 中的 b 为处理器的主频和设定供电电压曲线。图 13 中的曲线 a 所包括的最低运行电压增加 50mV 裕量，可获得图 13 中的曲线 b。

- 5 由图 13 中的曲线 b 可以看出：图 13 的曲线 b 覆盖低功耗模式、额定模式、两种超频模式等多种典型模式下的频率、设定供电电压。前文示出的表 3 表示了图 13 中的曲线 b 在不同模式的主频和设定供电电压的对应关系。如表 3 所示，当 CPU 工作在低功耗模式时，CPU 主频较低为 0.5GHz，设定供电电压为 0.9V；当 CPU 工作在额定模式时，CPU 主频为 1.5GHz，设定供电电压为 1.1V；当 CPU 工作在第一超频模式时，CPU 主频超过额定频率，为 2.5GHz，设定供电电压 1.2V；当 CPU 工作在第二超频模式时，CPU 主频进一步提高到 3.0GHz，设定供电电压为 1.3V。

需要说明的是，也可以基于现有 DVFS 技术所使用的处理器的主频和设定供电电压对应关系表形成本申请方法的处理器的主频和设定供电电压对应关系。

- 15 第二步，处理器的主频、设定供电电压和设定电压斜率对应关系产生过程：按照 CPU 每种模式下主频和电压的设置，测定每种模式下能够保证处理器正常工作的最大电压斜率，并保留一定的电压斜率裕量，电压斜率裕量是指允许最大电压斜率的容许误差。

- 20 例如：图 14 示出额定模式下的设定供电电压的电压斜率图。图 14 中的斜线 a 为额定模式下的设定供电电压的最大电压斜率图。当处理器在额定模式下，设定供电电压为 1.1V。在负载电流升高时，控制设定供电电压按照不同的电压斜率主动下降到最小值，从中选出保证处理器正常运行的最大电压斜率，并在此基础上减去一定的电压斜率裕量，获得额定模式下的设定供电电压的设定电压斜率，即图 14 中的斜线 b。

- 25 应当理解的是，设定电压斜率不能太大，否则电源在负载电流增大时，处理器将会出现无法工作的问题。设定电压斜率也不能太小，否则处理器功耗降低效果不明显。基于此，每种模式或者说每种主频的设定电压斜率应当经过反复测试确定，无法用统一的标准设定。至于低功耗模式、第一超频模式和第二超频模式的设定电压斜率的确定过程参照额定模式的设定电压斜率确定过程。

- 30 图 15 示出了不同功耗模式下的电压 loadline 曲线。其中，X 坐标为负载电流，Y 坐标为设定供电电压。其中，图 15 中的曲线 a 为低功耗模式的电压斜率曲线，图 15 中的曲线 b 为额定模式的电压斜率曲线，图 15 中的曲线 c 为第一超频模式的电压斜率曲线。图 15 中的曲线 d 为第二超频模式的电压斜率曲线。根据图 13 中的曲线 b 与图 15 中的曲线 a~曲线 d，可以确定表 1 所示的目标对应关系。

- 35 需要说明的是，当上述目标对应关系中所有主频对应的设定电压斜率均等于恒定电压斜率时，在第二步后，还应当从所有主频对应的设定电压斜率中找出最小的设定电压斜率，并确保该设定电压斜率 >0 。以该设定电压斜率为所有主频共用的电压斜率，即恒定电压斜率。例如：表 1 中低功耗模式、额定模式、第一超频模式和第二超频模式中，不等于 0 的最小的设定电压斜率为 0.1V，因此，以 0.1V 作为低功耗模式、额定模式、第一超频模式和第二超频模式共用的设定电压斜率。

上述主要从各个网元之间交互的角度对本申请实施例提供的方案进行了介绍。可

以理解的是，各个网元，例如处理器和电源，为了实现上述功能，其包含了执行各个功能相应的硬件结构和/或软件模块。本领域技术人员应该很容易意识到，结合本文中公开的实施例描述的各示例的单元及算法步骤，本申请实施例能够以硬件或硬件和计算机软件的结合形式来实现。某个功能究竟以硬件还是计算机软件驱动硬件的方式来执行，取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能，但是这种实现不应认为超出本申请实施例的范围。

在采用实体硬件的情况下，图 16 示出了本申请实施例提供一种设备。该设备应用于通信设备或终端设备，但不仅限于此。如图 16 所示，该设备 200 包括处理器 201 和电源 202，处理器 201 用于支持电子设备执行如上述实施例中由处理器执行的步骤 101。电源 202 用于支持电子设备执行如上述实施例中由电源执行的步骤 102 和步骤 103。

在一种可能的实现方式中，如图 16 所示，上述处理器 201 还用于执行如上述实施例中由处理器执行的步骤 100。

在一种可能的实现方式中，如图 16 所示，上述处理器 201 还用于支持电子设备执行如上述实施例中由处理器执行的步骤 100a。

上述处理器 201 还用于支持电子设备执行如上述实施例中由处理器执行的步骤 100b 和步骤 104。

在一种可能的实现方式中，如图 16 所示，上述设备 200 还包括存储介质 203，用于存储计算机程序和目标对应关系。上述电源 202 以恒定电压斜率形式保存有设定电压斜率。上述处理器 201 具体用于执行如上述实施例中由处理器执行的步骤 1011A 和 1012A。

在另一种可能的实现方式中，如图 16 所示，上述设备 200 还包括存储介质 203，用于存储计算机程序和目标对应关系。上述处理器 201 具体用于执行如上述实施例中由处理器执行的步骤 1011B 和 1012B。

在一种可能的实现方式中，如图 16 所示，上述设备 200 还包括存储介质 203，用于存储计算机程序和基准处理器的目标对应关系，上述处理器 201 还用于支持电子设备执行如上述实施例中由处理器执行的步骤 100c。

为了配合处理器执行相应的步骤，如图 16 所示，存储介质 203 还用于存储多种处理器差异性对应关系，或多种处理器在多个温度档位的差异性对应关系。

在另一种可能的实现方式中，如图 16 所示，上述设备 200 还包括存储介质 203，用于存储计算机程序和基准处理器在多个温度档位的目标对应关系，上述处理器 201 还用于支持电子设备执行如上述实施例中由处理器执行的步骤 100d。为了配合处理器执行相应的步骤，存储介质 203 还用于存储多种处理器在多个温度档位的差异性对应关系。

在又一种可能的实现方式中，如图 16 所示，上述设备 200 还包括存储介质 203，用于存储计算机程序和多种处理器的目标对应关系，上述处理器 201 还用于支持电子设备执行如上述实施例中由处理器执行的步骤 100e。为了配合处理器执行相应的步骤，存储介质 203 还用于存储多种处理器性能差异信息。

在又一种可能的实现方式中，如图 16 所示，上述设备 200 还包括存储介质 203，用于存储计算机程序和多种处理器在多个温度档位的目标对应关系，上述处理器 201 还用于支持电子设备执行如上述实施例中由处理器执行的步骤 100f。为了配合处理器执行相应的步骤，存储介质 203 还用于存储多种处理器在多个温度档位的性能差异信息。

5

本申请实施例可以根据上述方法示例对处理器和电源进行功能模块的划分，例如，可以对应各个功能划分各个功能模块，也可以将两个或两个以上的功能集成在一个处理模块中。上述集成的模块既可以采用硬件的形式实现，也可以采用软件功能模块的形式实现。需要说明的是，本申请实施例中对模块的划分是示意性的，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式。

10

在采用对应各个功能划分各个功能模块的情况下，图 17 示出了上述实施例中所涉及的一种电压调节装置的结构示意图。该电压调节装置为处理器或应用于处理器的芯片。如图 17 所示，该电压调节装置 300 包括：发送模块 303，用于支持电压调节装置执行上述实施例中由处理器执行的步骤 101。

15

在一种可能的实现方式中，如图 17 所示，上述电压调节装置 300 还包括：预测模块 301，用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100。

在一种可能的实现方式中，如图 17 所示，上述电压调节装置 300 还包括频率合成模块 304，用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100a，或者步骤 100b 和步骤 104。

20

在一种可能的实现方式中，如图 17 所示，上述电压调节装置 300 还包括选择模块 302 和存储模块 305。存储模块 305 用于存储目标对应关系。上述选择模块 302 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1011A，上述发送模块 303 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1012A。

25

在另一种可能的实现方式中，如图 17 所示，上述电压调节装置 300 还包括选择模块 302 和存储模块 305。存储模块 305 用于存储目标对应关系。上述选择模块 302 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1011B，上述发送模块 303 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1012B。

在一种可能的实现方式中，如图 17 所示，上述电压调节装置 400 还包括关系校正模块 306。

30

在一种示例中，如图 17 所示，存储模块 305 用于存储基准处理器的目标对应关系。关系校正模块 306 用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100c。

为了配合处理器执行相应的步骤，存储模块 305 还用于存储多种处理器差异性对应关系，或多种处理器在多个温度档位的差异性对应关系。

35

在另一种可能的实现方式中，如图 17 所示，存储模块 305 用于存储基准处理器在多个温度档位的目标对应关系和多种处理器在多个温度档位的差异性对应关系。关系校正模块 306 用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100d。

在又一种示例中，如图 17 所示，存储模块 305 用于存储多种处理器的目标对应关系和多种处理器性能差异信息。关系校正模块 306 用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100e。

在又一种示例中,如图 17 所示,存储模块 305 用于存储多种处理器的目标对应关系和多种处理器在多个温度档位的性能差异信息。关系校正模块 306 用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100f。

5 在采用对应各个功能划分各个功能模块的情况下,图 18 示出了上述实施例中所涉及的另一种电压调节装置的结构示意图。该电压调节装置为电源或应用于电源的芯片。如图 18 所示,该电压调节装置包括接收模块 401 和供电模块 402。接收模块 401 用于支持该电压调节装置执行上述实施例中由电源执行的步骤 102。供电模块 402 用于支持该电压调节装置执行上述实施例中由电源执行的步骤 103。

10 在一种可能的实现方式中,如图 18 所示,当上述电压调节信息包括下一时段主频的设定供电电压 V 和下一时段的设定电压斜率 R ,上述电压调节装置 400 还包括电压识别模块 404 和斜率识别单模块 405。电压识别模块 404 用于支持电压调节装置执行上述实施例中由电源执行识别下一时段主频的设定供电电压 V ,从而确定基准电压。斜率识别单模块 405 用于支持该电压调节装置执行上述实施例中由电源执行下一时段的设定电压斜率 R ,从而确定基准电压的电压斜率。

15 在一种可能的实现方式中,如图 18 所示,上述电压调节装置 400 还包括存储介质 403,该存储介质 403 用于保存以恒定电压斜率存在的设定电压斜率。上述电压调节装置 400 还包括电压识别模块 404,用于支持电压调节装置执行上述实施例中由电源执行识别下一时段主频的设定供电电压 V ,从而确定基准电压。

20 上述方法实施例涉及的各步骤的所有相关内容均可以援引到对应功能模块的功能描述,在此不再赘述。

在采用集成单元的情况下,图 19 示出了本申请实施例提供一种电压调节装置。如图 19 所示,该电压调节装置 500 可以包括:通信单元 501。可选的,该电压调节装置 500 还可以包括处理单元 502。

25 在一种示例中,如图 19 所示,上述电压调节装置 500 为处理器,或者为应用于处理器中的芯片。在这种情况下,处理单元 502 用于支持该电压调节装置执行上述实施例中由处理器执行的步骤 100。通信单元 501,用于支持该电压调节装置执行上述实施例中由处理器执行步骤 101。

在一种可能的实现方式中,如图 19 所示,上述处理单元 502 还用于支持该电压调节装置执行上述实施例中由处理器执行的步骤 100a 或步骤 100b 和步骤 104。

30 在一种可能的实现方式中,如图 19 所示,上述电压调节装置还包括存储单元 503,用于存储目标对应关系。上述处理单元 502 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1011A。上述通信单元 501 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1012A。

35 在另一种可能的实现方式中,如图 19 所示,上述电压调节装置 500 还包括存储单元 503,用于存储目标对应关系。上述处理单元 502 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1011B,上述通信单元 501 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 1012B。

在一种可能的实现方式中,如图 19 所示,存储单元 503 用于存储基准处理器的目标对应关系。处理单元 502 还用于支持电压调节装置执行上述实施例中由处理器执行

的步骤 100c。

为了配合处理单元 502 执行相应的步骤，存储单元 503 还用于存储多种处理器差异性对应关系，或者多种处理器在多个温度档位的差异性对应关系。

在另一种可能的实现方式中，如图 19 所示，存储单元 503 用于存储基准处理器在多个温度档位的目标对应关系。处理单元 502 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100d。为了配合处理单元 502 执行相应的步骤，存储单元 503 还用于存储多种处理器在多个温度档位的差异性对应关系。

在又一种可能的实现方式中，如图 19 所示，存储单元 503 用于存储多种处理器的目标对应关系。处理单元 502 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100e。为了配合处理单元 502 执行相应的步骤，存储单元 503 还用于存储多种处理器性能差异信息。

在又一种可能的实现方式中，如图 19 所示，存储单元 503 用于存储多种处理器在多个温度档位的目标对应关系。处理单元 502 还用于支持电压调节装置执行上述实施例中由处理器执行的步骤 100f。为了配合处理单元 502 执行相应的步骤，存储单元 503 还用于存储多种处理器在多个温度档位的性能差异信息。

在另一种示例中，如图 19 所示，该电压调节装置 500 为电源，或者为应用于电源中的芯片。在这种情况下，通信单元 501，用于支持该电压调节装置执行上述实施例中由电源执行的步骤 102。处理单元 502 用于支持该电压调节装置执行上述实施例中由电源执行的步骤 103。

在一种可能的实现方式，如图 19 所示，上述电压调节装置 500 还可以包括存储单元 503，用于存储以恒定电压斜率存在的设定电压斜率等数据和电压调节装置可执行的程序代码。

其中，处理单元 502 可以是处理器或控制器，例如可以是中央处理器（Central Processing Unit, CPU），通用处理器，数字信号处理器（Digital Signal Processor, DSP），专用集成电路（Application-Specific Integrated Circuit, ASIC），现场可编程门阵列（Field Programmable Gate Array, FPGA）或者其他可编程逻辑器件、晶体管逻辑器件、硬件部件或者其任意组合。其可以实现或执行结合本发明公开内容所描述的各种示例性的逻辑方框，模块和电路。所述处理单元也可以是实现计算功能的组合，例如包含一个或多个微处理器组合，DSP 和微处理器的组合等等。通信单元可以是收发器、收发电路或通信接口等。存储单元可以是存储器。

以上通信单元可以是该装置的一种通信接口，用于从其它装置接收信号。例如，当该装置以芯片的方式实现时，该通信单元是该芯片用于从其它芯片或装置接收信号或发送信号的通信接口。

当图 19 所示的处理单元 502 为包括 VRM 芯片、逻辑控制电路和 Buck 变换器时，通信单元 501 包括通信接口和电源接口，存储单元 503 为存储器时，本发明实施例所涉及的电压调节装置 500 可以为图 2 中所示的电源。

当图 19 所示的处理单元 502 为处理器，通信单元 501 为通信接口，存储单元 503 为存储器时，本发明实施例所涉及的电压调节装置 500 可以为图 2 中所示的处理器。

图 20 示出一种芯片的结构示意图。如图 20 所示，该芯片 600 包括一个或两个以

上（包括两个）处理器 601 和通信接口 602。

可选的，如图 20 所示，该芯片还包括存储器 603。存储器 603 可以包括只读存储器和随机存取存储器，并向处理器 602 提供操作指令和数据。存储器 603 的一部分还可以包括非易失性随机存取存储器（non-volatile random access memory, NVRAM）。

5 在一些实施方式中，存储器 603 存储了如下的元素，执行模块或者数据结构，或者他们的子集，或者他们的扩展集。

在本申请实施例中，如图 20 所示，处理器 601 通过调用存储器 603 存储的目标对应关系，执行相应的操作。

10 一种可能的实现方式中，处理器和电源所用的芯片的结构类似，不同的装置可以使用不同的芯片以实现各自的功能。

如图 20 所示，处理器 601 控制本申请实施例中电子设备包括的处理器和电源中任一个的处理操作，处理器 601 还可以称为中央处理单元（central processing unit, CPU）。

15 如图 20 所示，存储器 603 包括只读存储器和随机存取存储器，并向处理器 603 提供指令和数据。存储器 603 的一部分还可以包括 NVRAM。例如应用中存储器、通信接口 602 以及存储器 603 通过总线系统 604 耦合在一起，其中总线系统 604 除包括数据总线之外，还可以包括电源总线、控制总线和状态信号总线等。但是为了清楚说明起见，在图 20 中将各种总线都标为总线系统 604。

20 一种可能的实现方式中，如图 20 所示，通信接口 602 用于支持上述芯片执行上述实施例中的处理器、电源的接收和发送的步骤。处理器 601 用于支持上述芯片执行上述实施例中的处理器、电源的处理的步骤。

一方面，提供一种计算机可读存储介质，计算机可读存储介质中存储有指令，当指令被运行时，实现如图 4、图 5 和图 10-图 12 中任一图示的处理器器的功能。

另一方面，提供一种计算机可读存储介质，计算机可读存储介质中存储有指令，当指令被运行时，实现如图 4、图 5 和图 10-图 12 中任一图示的电源的功能。

25 一方面，提供一种包括指令的计算机程序产品，计算机程序产品中包括指令，当指令被运行时，实现如图 4、图 5 和图 10-图 12 中任一图示的处理器器的功能。

又一方面，提供一种包括指令的计算机程序产品，计算机程序产品中包括指令，当指令被运行时，实现如图 4、图 5 和图 10-图 12 中任一图示的电源的功能。

30 一方面，提供一种芯片，该芯片应用于处理器中，芯片包括至少一个处理器和通信接口，通信接口和至少一个处理器耦合，处理器用于运行指令，以实现如图 4、图 5 和图 10-图 12 中任一图示的处理器器的功能。

又一方面，提供一种芯片，该芯片应用于电源中，芯片包括至少一个处理器和通信接口，通信接口和至少一个处理器耦合，处理器用于运行指令，以实现如图 4、图 5 和图 10-图 12 中任一图示的电源的功能。

35 本领域普通技术人员可以意识到，结合本文中所公开的实施例描述的各示例的单元及算法步骤，能够以电子硬件、或者计算机软件和电子硬件的结合来实现。这些功能究竟以硬件还是软件方式来执行，取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能，但是这种实现不应认为超出本申请实施例的范围。

所属领域的技术人员可以清楚地了解到,为描述的方便和简洁,上述描述的系统、装置和单元的具体工作过程,可以参考前述方法实施例中的对应过程,在此不再赘述。

在本申请实施例所提供的几个实施例中,应该理解到,所揭露的系统、装置和方法,可以通过其它的方式实现。例如,以上所描述的装置实施例仅仅是示意性的,例如,单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个单元或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或单元的间接耦合或通信连接,可以是电性,机械或其它的形式。

作为分离部件说明的单元可以是或者也可以不是物理上分开的,作为单元显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

另外,在本申请实施例各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。

功能如果以软件功能单元的形式实现并作为独立的产品销售或使用,可以存储在一个计算机可读取存储介质中。基于这样的理解,本申请实施例的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备)执行本申请各个实施例方法的全部或部分步骤。而前述的存储介质包括:U盘、移动硬盘、只读存储器(ROM, Read-Only Memory)、随机存取存储器(RAM, Random Access Memory)、磁碟或者光盘等各种可以存储程序代码的介质。

以上,仅为本申请实施例的具体实施方式,但本申请实施例的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本申请实施例揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本申请的保护范围之内。因此,本申请的保护范围应以权利要求要求的保护范围为准。