(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

(43) Date de la publication internationale
13 janvier 2005 (13.01.2005)

PCT

(10) Numéro de publication internationale
WO 2005/004233 A1

(51) Classification internationale des brevets[7] : **H01L 21/762**, 21/20

(21) Numéro de la demande internationale : PCT/FR2004/001369

(22) Date de dépôt international : 3 juin 2004 (03.06.2004)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
03/06843 6 juin 2003 (06.06.2003) FR

(71) Déposants *(pour tous les États désignés sauf US)* : **S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES** [FR/FR]; Parc Technologique des Fontaines, Chemin des Franques, F-38190 Bernin (FR). **COMMISSARIAT A L'ENERGIE ATOMIQUE** [FR/FR]; 31-33 rue de la Fédération, F-75752 Paris (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants *(pour US seulement)* : **AULNETTE, Cécile** [FR/FR]; 3 Place des Tilleuls, F-38000 Grenoble (FR). **BATAILLOU, Benoît** [FR/FR]; 12 rue des Bains, F-38000 Grenoble (FR). **GHYSELEN, Bruno** [FR/FR]; 58 rue Georges Maeder, F-38170 Seyssinet (FR). **MORICEAU, Hubert** [FR/FR]; 26 rue Fournet, F-38120 Saint Egreve (FR).

(74) Mandataire : **CABINET REGIMBEAU**; Espace Performance, Bâtiment K, F-35760 Saint Gregoire (FR).

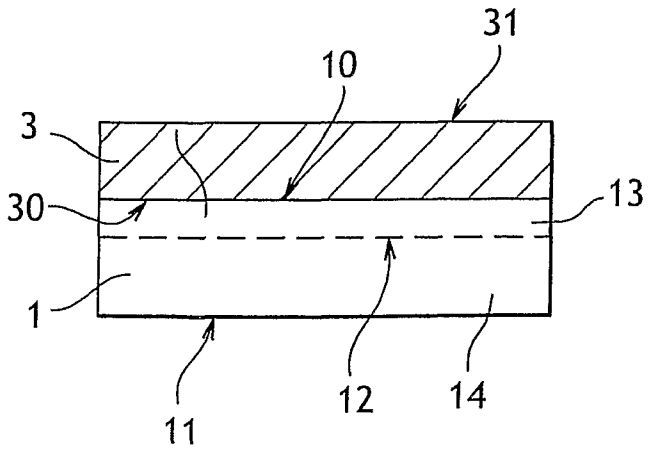
(81) États désignés *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) États désignés *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH,

[Suite sur la page suivante]

(54) Title: METHOD FOR OBTAINING A STRUCTURE HAVING A SUPPORTING SUBSTRATE AND AN ULTRA-THIN LAYER

(54) Titre : PROCEDE D'OBTENTION D'UNE STRUCTURE COMPRENANT UN SUBSTRAT SUPPORT ET UNE COUCHE ULTRAMINCE



(57) Abstract: The invention relates to a method for obtaining a structure having at least one supporting substrate (3), an ultra-thin layer produced from a source substrate (1), particularly made of semiconductor material and optionally having an inserted layer. The inventive method comprises the following steps: a) adhering, by molecular adhesion, a supporting substrate (3) to the front face (10) of a source substrate (1) that has a fragilization area (12) which delimits a useful layer (13) to be transferred whose width is distinctly larger than that of said ultra-thin layer (130); b) removing said supporting substrate (3) from the remainder (14) of the source substrate (1) along said fragilization area (12) whereby obtaining an intermediate structure having at least said transferred useful layer (13) and said supporting substrate (3); c) thinning this transferred useful layer (13) until obtaining the ultra-thin layer. The invention is for use in the manufacture of substrates in the fields of electronics, optoelectronics or optics.

(57) Abrégé : L'invention concerne un procédé d'obtention d'une structure comprenant au moins un substrat support (3), une couche ultramince issue d'un substrat source (1) notamment en matériau semi-conducteur et éventuellement une couche intercalaire et comprenant les étapes consistant à : a) coller par adhésion moléculaire un substrat support (3) sur la face avant (10) d'un substrat source (1) qui présente une zone de fragilisation (12) délimitant une couche utile (13) à transférer dont l'épaisseur est notablement plus grande que celle de ladite couche ultramince (130), b) détacher ledit substrat support (3) du reste (14) du substrat source (1), le long de ladite zone de fragilisation (12), de façon à obtenir une structure intermédiaire comprenant au moins ladite couche utile (13) transférée et ledit substrat support (3), c) procéder à l'amincissement de ladite couche utile (13) transférée jusqu'à obtenir ladite couche ultra mince.Application à la fabrication de substrats dans les domaines de l'électronique, l'optoélectronique ou l'optique.

WO 2005/004233 A1

GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— *avec rapport de recherche internationale*

— *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.