

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
24 avril 2008 (24.04.2008)

PCT

(10) Numéro de publication internationale
WO 2008/046741 A1

(51) Classification internationale des brevets :
H03L 7/197 (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2007/060505

(22) Date de dépôt international :
3 octobre 2007 (03.10.2007)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
06122367.3 16 octobre 2006 (16.10.2006) EP

(71) Déposant (pour tous les États désignés sauf US) :
The Swatch Group Research and Development Ltd
[CH/CH]; Rue des Sors 3, CH-2074 Marin (CH).

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) :

CASAGRANDE, Arnaud [CH/CH]; Rue du Montilier
21, CH-2523 Lignières (CH).

(74) Mandataire : **ICB Ingénieurs Conseils en Brevets SA**;
Rue des Sors 7, CH-2074 Marin (CH).

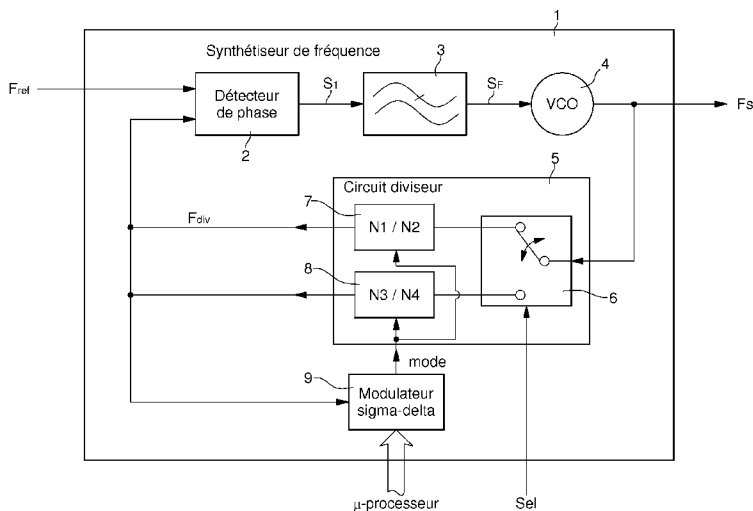
(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH,

[Suite sur la page suivante]

(54) Title: BROADBAND FREQUENCY SYNTHESIZER WITH ELIMINATION OF LOW-FREQUENCY PARASITIC EMISSIONS

(54) Titre : SYNTHÉTISEUR DE FREQUENCE A LARGE BANDE A SUPPRESSION D'ÉMISSIONS PARASITES BASSES FREQUENCES



Synthétiseur de fréquence = Frequency synthesiser
2. Phase detector
7. Divider circuit
9. Sigma-delta modulator
μ-processeur = μ-processor

(57) Abstract: The broadband frequency synthesizer (1) comprises a voltage-controlled oscillator (4) for providing an output signal at high frequency (FS), a dual-mode divider circuit (5), a means for selecting mode of division (9) of the divider circuit, a phase detector (2) and a low-pass filter (3). The phase detector (2) compares a signal of reference frequency (Fref) with a signal of divided frequency (Fdiv) of the divider circuit so as to provide a signal which is filtered for controlling the voltage of the oscillator (4). The divider circuit (5) divides the frequency of the output signal by a first factor N1 in a first mode M1 or by a second factor N2 different from the factor N1 in a second mode M2 so as to provide the divided-frequency signal (Fdiv). The selection means (9) selects by determined time period the first mode or the second mode of division of the divider circuit as a function of the programmed frequency of the output signal in the frequency band defined by the first and second division factors N1 and N2. If this frequency is close

to the centre of the band, the dual-mode divider circuit divides the frequency of the output signal by a third factor N3 in a first mode M1 or by a fourth factor N4 different from the third factor N3 in a second mode M2 according to a programming of the selection means (9). At least the third or the fourth factor N3 or N4 is different from the first or second factor N1 or N2. In this way, the centre of the frequency band defined by the third and fourth factors N3 and N4 is shifted with respect to the programmed frequency of the output signal.

[Suite sur la page suivante]

WO 2008/046741 A1



GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

- avec rapport de recherche internationale
- avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues

(57) Abrégé : Le synthétiseur de fréquence à large bande (1) comprend un oscillateur commandé en tension (4) pour fournir un signal de sortie à haute fréquence (FS), un circuit diviseur double mode (5), un moyen de sélection de mode de division (9) du circuit diviseur, un détecteur de phase (2) et un filtre passe-bas (3). Le détecteur de phase (2) compare un signal à fréquence de référence (Fref) avec un signal à fréquence divisée (Fdiv) du circuit diviseur pour fournir un signal qui est filtré pour commander en tension l'oscillateur (4). Le circuit diviseur (5) divise la fréquence du signal de sortie par un premier facteur N1 dans un premier mode M1 ou par un second facteur N2 différent du facteur N1 dans un second mode M2 pour fournir le signal à fréquence divisée (Fdiv). Le moyen de sélection (9) sélectionne par période de temps déterminée le premier mode ou le second mode de division du circuit diviseur en fonction de la fréquence programmée du signal de sortie dans la bande de fréquences définie par les premier et second facteurs de division N1 et N2. Si cette fréquence est proche du centre de bande, le circuit diviseur double mode divise la fréquence du signal de sortie par un troisième facteur N3 dans un premier mode M1 ou par un quatrième facteur N4 différent du troisième facteur N3 dans un second mode M2 selon une programmation du moyen de sélection (9). Au moins le troisième ou le quatrième facteur N3 ou N4 est différent du premier ou second facteur N1 ou N2. De cette manière, le centre de bande de fréquences définie par les troisième et quatrième facteurs N3 et N4 est décalé par rapport à la fréquence programmée du signal de sortie.