(A1)

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

*162162*

(43) Date de la publication internationale
30 janvier 2003 (30.01.2003)

PCT

(10) Numéro de publication internationale
WO 03/009366 A1

(51) Classification internationale des brevets[7] :
H01L 21/324, 21/306

(21) Numéro de la demande internationale :
PCT/FR02/02543

(22) Date de dépôt international : 16 juillet 2002 (16.07.2002)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0109495 16 juillet 2001 (16.07.2001) FR

(71) Déposant *(pour tous les États désignés sauf US)* : **S.O.I. TEC SILICON ON INSULATOR TECHNOLOGIES** [FR/FR], Parc Technologique des Fontaines, Chemin des Franques, 38190 Bernin (FR)

(72) Inventeurs; et

(75) Inventeurs/Déposants *(pour US seulement)* : **MALEVILLE, Christophe** [FR/FR], 90, rue du Château, F-38660 La Terrasse (FR) **NEYRET, Eric** [FR/FR], 2, rue Lesdiguières, F-38360 Sassenage (FR).

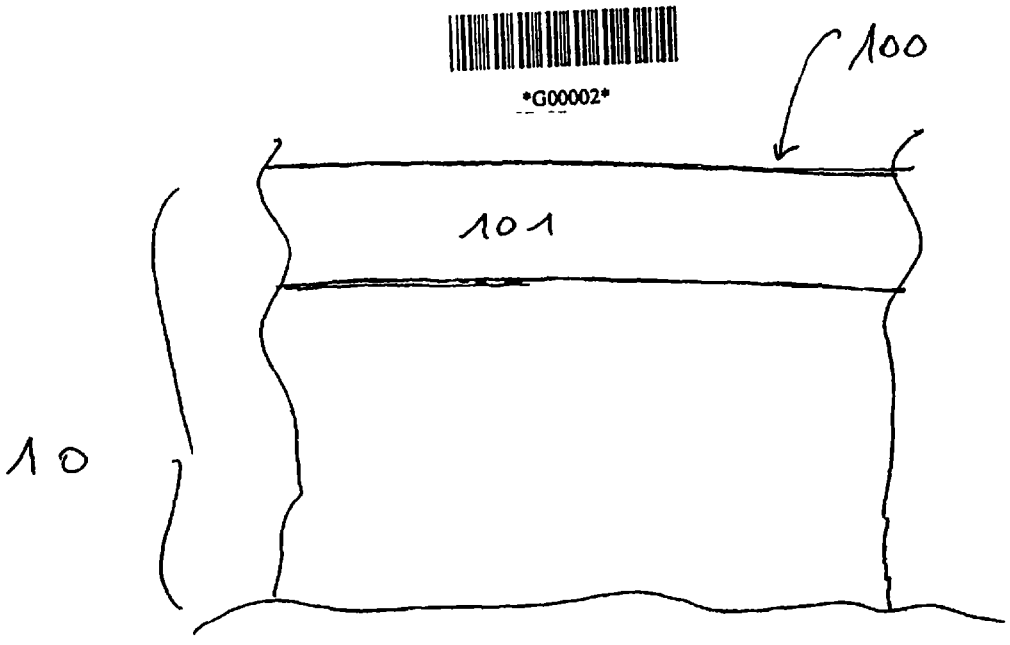
(74) Mandataires : **MARTIN, Jean-Jacques** etc., Cabinet Regimbeau, 20, rue de Chazelles, F-75847 Paris Cedex 17 (FR).

(81) États désignés *(national)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.

*[Suite sur la page suivante]*

(54) Title: METHOD FOR ENHANCING SURFACE CONDITION OF A SEMICONDUCTOR WAFER

(54) Titre : PROCEDE D'AMELIORATION DE L'ETAT DE SURFACE D'UNE PLAQUETTE SEMICONDUCTRICE




(57) Abstract: The invention concerns a method for enhancing the condition of the free surface of a semiconductor material wafer, said method comprising a step which consists in rapid thermal annealing so as to smooth said free surface. The invention is characterised in that said method consists, prior to rapid thermal annealing, in a treatment of a surface zone of the wafer so as to prevent occurrence of pitting during rapid thermal annealing, and the rapid thermal annealing process can be carried out under non-reducing atmosphere. The invention also concerns a structure produced by said method.

*[Suite sur la page suivante]*

WO 03/009366 A1

**(84) États désignés** *(régional)* : brevet ARIPO (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), brevet eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), brevet européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), brevet OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)

**Déclaration en vertu de la règle 4.17 :**

— *relative à la qualité d'inventeur (règle 4.17 iv)) pour US seulement*

**Publiée :**

— *avec rapport de recherche internationale*

— *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*

*En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT*

**(57) Abrégé :** L'invention propose un procède d'amélioration de l'etat de la surface libre d'une tranche de matériau semiconducteur, ledit procédé comprenant une étape de recuit thermique rapide afin de lisser ladite surface libre, caractérisé en ce que le procédé comporte préalablement au recuit thermique rapide un traitement d'une zone superficielle de la tranche en vue de prévenir l'apparition du piquage lors du recuit thermique rapide, et le recuit thermique rapide peut être effectue sous atmosphère non réductrice. L'invention propose également une structure réalisée par un tel procédé.