

电容、电容制作方法及半导体设备

技术领域

本发明属于半导体制造领域，具体涉及一种电容、该电容的制作方法以及半导体设备。

背景技术

电容器作为电路中最基本的元件之一，对整个电子设备起着至关重要的作用。随着半导体技术的发展，薄膜沉积技术使电子元器件进入纳米级工艺制程，成为了电容器走向微型化、集成化的主要手段，一般将制备成的微型化的电容器称为微型电容。

目前，现有的微型电容一般包括上金属电极、下金属电极以及位于二者之间的电介质层，其中，上金属电极包括朝靠近下金属电极的方向依次层叠的 W 膜层和 TiN 膜层；下金属电极包括朝靠近上金属电极的方向依次层叠的 TiN 膜层、W 膜层和 TiN 膜层；电介质层为 Al₂O₃ 膜层。

上述电容在实际应用中存在以下问题，即：

由于上述电容的层数较多，结构复杂，导致制作工艺流程复杂，需要六步沉积工艺才能完成。而且，在这六步沉积工艺中，TiN 膜层和 W 膜层均采用 CVD（Chemical Vapor Deposition，以下简称 CVD）设备制备，而电介质层采用 ALD（Atomic Layer Deposition，以下简称 ALD）设备制备，这些设备相互独立，不能集成在一个真空传输系统内，在每个独立设备完成一工艺之后，需要将基片传递至下一工艺对应的独立设备。由于两个独立设备之间的基片传递会使基片暴露在空气中，上述电容的整个制备流程中基片会暴露在空气中五次，这不可避免地对沉积薄膜的表面造成污染。

发明内容

本发明旨在解决现有技术中存在的上述技术问题，提供了一种电容、电容制作方法及半导体设备，其结构简单，从而可以简化制作工艺流程，而且可以减少基片在传输过程中暴露在空气中的次数，从而可以在一定程度上减少薄膜表面的污染。

解决上述技术问题，本发明提供了一种电容，包括上电极、下电极和电介质层，所述电介质层设置于所述上电极和所述下电极之间，所述上电极和所述下电极均包括一层金属层，且所述上电极的金属层与所述下电极的金属层的材质相同。

优选地，所述金属层的材质包括 Al、Au、Ti 或者 Cu。

优选地，所述上电极和所述下电极均采用物理气相沉积工艺制备。

优选地，所述上电极和所述下电极的厚度的取值范围均为 50-500nm。

优选地，所述上电极和所述下电极的厚度的取值范围均为 100-300nm。

优选地，所述电介质层包括 Al₂O₃ 层、TiO₂ 层或者 HfO₄ 层。

优选地，所述电介质层的厚度的取值范围为 5-15nm。

其中，所述电容为高密电容。

作为另一个技术方案，本发明还提供一种半导体设备，用于制备本发明提供的上述电容，所述半导体设备包括：物理气相沉积腔室、原子层沉积腔室和传输平台；

所述物理气相沉积腔室用于制备电容的上电极和下电极；

所述原子层沉积腔室用于制备所述电容的电介质层；

所述传输平台分别与所述物理气相沉积腔室和所述原子层沉积腔室连接，用于传输基片。

其中，还包括去气腔室，所述去气腔室用于对基片进行除气和退火；所述去气腔室与所述传输平台连接。

其中,还包括预清洗腔室,所述预清洗腔室用于去除基片表面上的杂质;所述预清洗腔室与所述传输平台连接。

优选地,所述物理气相沉积腔室的数量为多个,多个所述物理气相沉积腔室分别用于沉积多种材料的薄膜。

优选地,在所述物理气相沉积腔室中,靶基距大于 90mm。

优选地,所述靶基距的取值范围为 200-410mm。

作为另一个技术方案,本发明还提供一种电容制作方法,包括以下步骤:

通过物理气相沉积工艺在基底的待沉积表面形成下电极;

通过原子层沉积工艺在所述下电极的背离所述基底的表面形成电介质层;

通过物理气相沉积工艺在所述电介质层的背离所述下电极的表面形成上电极;

其中,所述上电极和所述下电极均包括一层金属层,且所述上电极的金属层与所述下电极的金属层的材质相同。

优选地,所述金属层包括 Al、Au、Ti 或者 Cu。

优选地,在所述通过物理气相沉积工艺在所述电介质层的背离所述下电极的表面形成上电极的步骤中,工艺压力的取值范围为 0-2mTorr,溅射功率的取值范围为 30-38kW,偏压功率的取值范围为 400-1000W。

优选地,所述电介质层包括 Al₂O₃ 层、TiO₂ 层或者 HfO₄ 层。

优选地,在所述通过原子层沉积工艺在所述下电极的背离所述基底的表面形成电介质层的步骤中,工艺温度的取值范围为 300-400℃。

优选地,在所述通过物理气相沉积工艺在基底的待沉积表面形成下电极的步骤之前,还包括,去气工艺,用于对所述基底的待沉积表面进行去气处理。

优选地,在所述通过物理气相沉积工艺在所述电介质层的背离所述下电

极的表面形成上电极的步骤之后，还包括退火工艺。

本发明具有以下有益效果：

本发明提供的电容、电容制作方法及半导体设备的技术方案中，电容包括上电极、下电极以及设置于二者之间的电介质层，其中，上电极和下电极均包括一层金属层，且上电极的金属层与下电极的金属层的材质相同。该电容的结构简单，从而可以简化制作工艺流程，而且可以减少基片在传输过程中暴露在空气中的次数，从而可以在一定程度上减少薄膜表面的污染。

附图说明

图 1 为本发明第一实施例提供的电容的结构示意图；

图 2a 为本发明第二实施例提供的半导体设备的结构示意图；

图 2b 为本发明第二实施例的变型实施例提供的半导体设备的结构示意图；

图 3 为本发明第二实施例中第一腔室的结构示意图；

图 4 为本发明第三实施例提供的电容制作方法的流程图。

附图编号：

20-基底，201-沟槽，21-上电极，22-下电极，23-电介质层，31、32-PVD 腔室，33-ALD 腔室，34-传输腔室，41-溅射靶，42-基座。

具体实施方式

为使本领域的技术人员更好地理解本发明的技术方案，下面结合附图对本发明提供的电容、电容制作方法及半导体设备进行详细描述。

请参阅图 1，本发明第一实施例提供一种电容，其包括基底 20、上电极 21、下电极 22 和电介质层 23，该电介质层 23 设置于上电极 21 和下电极 22 之间，而且上电极 21 和下电极 22 均包括一层金属层，且上电极 21 的金属层

和下电极 22 的金属层的材质相同。

上述电容是由金属层/电介质层/金属层组成的三层结构，类似于“三明治”结构，该结构简单，从而可以简化制作工艺流程，而且可以减少基片在传输过程中暴露在空气中的次数，从而可以在一定程度上减少薄膜表面的污染。

在本实施例中，上述电容为沟槽电容，该电容还包括基底 20，其可以采用 SiO₂ 或其它材质制作。并且，该基底 20 具有沟槽 201。上电极 21、下电极 22 和电介质层 23 形成于基底 20 的上述沟槽 201 所在的表面，且覆盖该表面。这里所指的表面既包括基底 20 的上述沟槽 201 所在的表面，又包括可暴露于空气的槽 201 的内表面。并且，在上电极 21、下电极 22 和电介质层 23 形成之后，沟槽 201 被完全填充。

可选的，上述电容为高密电容。所谓高密电容，是指在高密度的沟槽中沉积金属层及电介质层形成的电容。

可选的，上述金属层的材质包括 Al、Au、Ti 或者 Cu 等等。

在本实施例中，上电极 21 和下电极 22 均采用物理气相沉积（Physical Vapor Deposition，以下简称 PVD）工艺制备。在现有技术中，通常采用化学气相沉积（Chemical Vapor Deposition，以下简称 CVD）工艺制备金属层，而本申请通过采用 PVD 工艺制备金属层，可以大大降低金属层的电阻率，提高金属层的致密性和表面平整度，例如，采用 PVD 工艺制备的 Al 层的电阻率比采用 CVD 工艺制备的 W 层的电阻率低近百倍，而且 Al 层在上述沟槽 201 的内侧壁的厚度相比于 W 层减薄很多，当电介质层 23 的厚度恒定时，金属层的厚度越薄，则金属层的面积越大，从而使电容的电容值更大，进而提高了电容的电极特性。

可选的，上电极 21 和下电极 22 的厚度的取值范围均为 50-500nm，优选为 100-300nm。在该厚度范围内，既可保证电容的质量，又可增加电容的电

容值。

可选的，电介质层 23 包括 Al_2O_3 层、 TiO_2 层或者 HfO_4 层等的介电常数较大的膜层。

可选的，电介质层 23 的厚度的取值范围为 5-15nm。在实际应用中，电介质层 23 的厚度可以参考其击穿电压进行调整。例如：若电容的击穿电压为 2.5V，则可以将电介质层 23 的厚度控制在 9-10nm 之间。

本发明第二实施例提供一种半导体设备，其可以用于制备电容。该半导体设备包括：物理气相沉积（Physical Vapor Deposition，以下简称 PVD）腔室、原子层沉积（Atomic Layer Deposition，以下简称 ALD）腔室和传输平台。其中，PVD 腔室用于制备电容的上电极和下电极；ALD 腔室用于制备电容的电介质层；传输平台分别与 PVD 腔室和 ALD 腔室连接，用于传输基片。具体地，传输平台主要包括传输腔室和装/卸载台，其中，传输腔室为真空腔室，且在该传输腔室中设置有机械手。PVD 腔室和 ALD 腔室围绕在传输腔室的周围，且与该传输腔室连通，从而构成一集簇设备系统。

在将基片装载至传输平台的装载台之后，由机械手自装载台取出基片，并将基片按工艺顺序传输至 PVD 腔室和 ALD 腔室，在完成电容的制备之后，再将加工完成的基片传出至卸载台。

本发明实施例提供的半导体设备，其采用 PVD 腔室制备电容的上电极和下电极，这与采用化学气相沉积工艺相比，大大降低上电极和下电极的电阻率，提高上电极和下电极的致密性和表面平整度，从而提高上电极和下电极的金属电极性能，进而提高电容的性能；同时，本发明实施例提供的半导体设备将 PVD 腔室和 ALD 腔室与同一传输平台集成在一起，构成单一集簇设备系统，这不仅降低了设备成本，而且可以避免基片在传输过程中暴露在空气中，从而可以避免薄膜表面被污染。另外，PVD 腔室和 ALD 腔室的工艺成本较低，有利于工业化成本的控制。

下面对本发明实施例提供的半导体设备的具体实施方式进行详细描述。具体地，请参阅图 2a，半导体设备包括 PVD 腔室 31、ALD 腔室 33、去气腔室 35、预清洗腔室 36 和传输平台，其中，传输平台包括传输腔室 34，其为真空腔室，且在该传输腔室 34 中设置有机手。PVD 腔室 31、ALD 腔室 33、去气腔室 35 和预清洗腔室 36 围绕在传输腔室 34 的周围，且与该传输腔室 34 连通，从而构成一簇设备系统。

其中，PVD 腔室 31 用于实施 PVD 工艺，以制备电容的上电极和下电极。可选的，上电极和下电极分别包括一层金属层，且上电极的金属层和下电极的金属层的材质相同。可选的，上述金属层的材质包括 Al、Au、Ti 或者 Cu 等等。

请参阅图 3，在 PVD 腔室 31 内的顶部设置有靶材 41，且在该靶材 41 的下方设置有用以承载被加工工件的基座 42。并且，溅射靶 41 的溅射面与基座 42 的承载面相对设置，且溅射靶 41 的溅射面与基座 42 的承载面之间的距离 H 称为靶基距。可选的，靶基距大于 90mm，以使腔室能够满足实施长程溅射工艺的要求，从而有利于提高薄膜均匀性。优选地，靶基距的取值范围为 200-410mm，在该范围内，可以在使腔室满足实施长程溅射工艺的要求的同时，保证生产效率。

ALD 腔室 33 用于实施原子层沉积工艺，以制备电容的电介质层。可选的，电介质层包括 Al_2O_3 层、 TiO_2 层或者 HfO_4 层等的介电常数较大的膜层。

去气腔室 35 用于对被加工件进行除气和退火。

预清洗腔室 36 用于清洗被加工件的表面，以去除被加工件表面上的杂质。

需要说明的是，在本实施例中，PVD 腔室 31 为一个，但本发明并不局限于此。在实际应用中，PVD 腔室 31 的数量还可以为多个，多个 PVD 腔室 31 设置在传输腔室 34 的周围，与其他腔室构成一簇设备系统。

如图 2a 所示, 当半导体设备设置一个 PVD 腔室 31 时, 在将基底传输至 PVD 腔室 31 内制备下电极之后, 再将基底传输至 ALD 腔室 33 内制备电介质层, 最后再次将基底传输至 PVD 腔室 31 内制备上电极。

如图 2b 所示, 当半导体设备设置两个 PVD 腔室 (31, 32) 时, 在将基底传输至第一个 PVD 腔室 31 内制备下电极之后, 再将基底传输至 ALD 腔室 33 内制备电介质层, 最后将基底传输至第二个 PVD 腔室 32 制备上电极。这与上述半导体设备设置一个 PVD 腔室 31 相比, 无需使基底返回 PVD 腔室, 更有利于流水作业, 从而提高半导体设备的加工效率。

本发明第三实施例提供一种电容制作方法, 其包括以下步骤:

通过物理气相沉积工艺在基底的待沉积表面形成下电极;

通过原子层沉积工艺在下电极的背离基底的表面形成电介质层;

通过物理气相沉积工艺在电介质层的背离下电极的表面形成上电极。

通过采用 PVD 工艺制备上电极和下电极, 可以大大降低上电极和下电极的电阻率, 提高上电极和下电极的致密性和表面平整度, 从而可以提高上电极和下电极的金属电极性能, 进而提高电容的性能。

请一并参阅图 1 至图 4, 本发明第三实施例提供的电容制作方法, 其采用本发明第二实施例提供的半导体设备制作图 1 示出的电容。具体地, 电容制作方法包括:

步骤 S1, 进行去气工艺, 即, 对基底 20 的待沉积表面进行去气处理。

在步骤 S1 中, 首先将基底 20 传输至去气腔室 35 内进行去气处理, 以去除基底 20 表面上的杂质。在进行去气工艺的过程中, 将去气腔室 35 的压力控制在 0-10Torr, 温度控制在 0-400℃。优选的, 去气腔室 35 的压力控制在 1-7Torr, 温度控制在 300-400℃。

基底 20 可以采用 SiO₂ 或其它材质制作。并且, 该基底 20 具有沟槽 201。上述基底 20 的待沉积表面既包括基底 20 的上述沟槽 201 所在的表面, 又包

括可暴露于空气的槽 201 的内表面。

步骤 S2, 通过物理气相沉积工艺在基底 20 的待沉积表面形成下电极 22。

步骤 S3, 通过原子层沉积工艺在下电极 22 的背离基底 20 的表面形成电介质层 23。

步骤 S4, 通过物理气相沉积工艺在电介质层 23 的背离下电极 22 的表面形成上电极 21。

在上述步骤 S2 至步骤 S4 中, 上电极 21、下电极 22 和电介质层 23 覆盖基底 20 的待沉积表面, 且使沟槽 201 被完全填充。

在上述步骤 S2 和步骤 S4 中, 上电极 21 和下电极 22 均包括一层金属层, 且上电极 21 的金属层和下电极 22 的金属层的材质相同。这样, 电容是由金属层/电介质层/金属层组成的三层结构, 类似于“三明治”结构, 该结构简单, 从而可以简化制作工艺流程, 而且可以减少基片在传输过程中暴露在空气中的次数, 从而可以在一定程度上减少薄膜表面的污染。

可选的, 上述金属层的材质包括 Al、Au、Ti 或者 Cu 等等。

可选的, 电介质层 23 包括 Al_2O_3 层、 TiO_2 层或者 HfO_4 层等的介电常数较大的膜层。

在本实施例中, 用于制备上电极 21 和下电极 22 的 PVD 腔室 31 内的顶部设置有靶材 41, 且在该靶材 41 的下方设置有用以承载被加工工件的基座 42。并且, 靶基距大于 90mm, 优选为 200-410mm。在进行 PVD 工艺的过程中, 向 PVD 腔室 31 内通入工艺气体, 且腔室压力为 0-5mTorr, 优选为 0-2mTorr。施加在靶材 41 上的溅射功率为 0-40kW, 优选为 30-38kW。施加在基座上的偏压功率为 0-2000W, 优选为 400-1000W。

可选的, 上电极 21 和下电极 22 的厚度的取值范围均为 50-500nm, 优选为 100-300nm。在该厚度范围内, 既可保证电容的质量, 又可增加电容的电容值。

可选的，电介质层 23 的厚度的取值范围为 5-15nm。在实际应用中，电介质层 23 的厚度可以参考其击穿电压进行调整。例如：若电容的击穿电压为 2.5V，则可以将电介质层 23 的厚度控制在 9-10nm 之间。

在步骤 S3 中，在实施原子层沉积工艺时，将温度控制在 150-400℃，优选为 300-400℃，以能够在制备电介质层 23 的同时对下电极 22 进行退火处理，从而优化下电极 22 的结晶，提高下电极 22 的性能。

步骤 S5，对上电极 21、下电极 22 和电介质层 23 进行退火处理。

由于在制备上电极 21、下电极 22 和电介质层 23 的过程中容易产生应力，因此，制备完成之后，需要对上电极 21、下电极 22 和电介质层 23 进行退火处理。退火处理可以在去气腔室 35 内进行，或者也可以在其他具有退火功能的腔室内进行。在进行退火处理时，将腔室压力控制在 0-10Torr，优选为 1-7Torr。温度控制在 0-400℃，优选为 300-400℃。

在本实施例中，若沟槽 201 的深宽比为 4:1，在制作上电极 21 和下电极 22 时，优选靶基距为 290mm，腔室压力为 0.1-1mTorr，施加在靶材 41 上的溅射功率为 30-35kW，施加在基座 42 上的偏压功率为 500-800W，制备的上电极 21 和下电极 22 的厚度均为 100-200nm。

可以理解的是，以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式，然而本发明并不局限于此。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。

权 利 要 求 书

1、一种电容，包括上电极、下电极和电介质层，所述电介质层设置于
所述上电极和所述下电极之间，其特征在于，所述上电极和所述下电极均包
5 括一层金属层，且所述上电极的金属层与所述下电极的金属层的材质相同。

2、根据权利要求 1 所述的电容，其特征在于，所述金属层的材质包括
Al、Au、Ti 或者 Cu。

10 3、根据权利要求 1 或 2 所述的电容，其特征在于，所述上电极和所述
下电极均采用物理气相沉积工艺制备。

4、根据权利要求 2 所述的电容，其特征在于，所述上电极和所述下电
极的厚度的取值范围均为 50-500nm。

15 5、根据权利要求 4 所述的电容，其特征在于，所述上电极和所述下电
极的厚度的取值范围均为 100-300nm。

6、根据权利要求 1 所述的电容，其特征在于，所述电介质层包括 Al₂O₃
20 层、TiO₂ 层或者 HfO₄ 层。

7、根据权利要求 6 所述的电容，其特征在于，所述电介质层的厚度的
取值范围为 5-15nm。

25 8. 根据权利要求 1 所述的电容，其特征在于，所述电容为高密电容。

9. 一种半导体设备，其特征在于，用于制备如权利要求 1-8 任意所述的

电容，所述半导体设备包括：物理气相沉积腔室、原子层沉积腔室和传输平台；

所述物理气相沉积腔室用于制备电容的上电极和下电极；

所述原子层沉积腔室用于制备所述电容的电介质层；

5 所述传输平台分别与所述物理气相沉积腔室和所述原子层沉积腔室连接，用于传输基片。

10 10. 根据权利要求 9 所述的半导体设备，其特征在于，还包括去气腔室，所述去气腔室用于对基片进行除气和退火；所述去气腔室与所述传输平台连接。

15 11. 根据权利要求 9 所述的半导体设备，其特征在于，还包括预清洗腔室，所述预清洗腔室用于去除基片表面上的杂质；所述预清洗腔室与所述传输平台连接。

20 12. 根据权利要求 9 所述的半导体设备，其特征在于，所述物理气相沉积腔室的数量为多个，多个所述物理气相沉积腔室分别用于沉积多种材料的薄膜。

25 13. 根据权利要求 9 所述的半导体设备，其特征在于，在所述物理气相沉积腔室中，靶基距大于 90mm。

30 14. 根据权利要求 13 所述的半导体设备，其特征在于，所述靶基距的取值范围为 200-410mm。

35 15. 一种电容制作方法，其特征在于，包括以下步骤：
通过物理气相沉积工艺在基底的待沉积表面形成下电极；

通过原子层沉积工艺在所述下电极的背离所述基底的表面形成电介质层；

通过物理气相沉积工艺在所述电介质层的背离所述下电极的表面形成上电极；

5 其中，所述上电极和所述下电极均包括一层金属层，且所述上电极的金属层与所述下电极的金属层的材质相同。

16、根据权利要求 15 所述电容制作方法，其特征在于，所述金属层包括 Al、Au、Ti 或者 Cu。

10

17、根据权利要求 15 所述电容制作方法，其特征在于，在所述通过物理气相沉积工艺在所述电介质层的背离所述下电极的表面形成上电极的步骤中，工艺压力的取值范围为 0-2mTorr，溅射功率的取值范围为 30-38kW，偏压功率的取值范围为 400-1000W。

15

18、根据权利要求 15 所述电容制作方法，其特征在于，所述电介质层包括 Al₂O₃ 层、TiO₂ 层或者 HfO₄ 层。

19、根据权利要求 15 所述电容制作方法，其特征在于，在所述通过原子层沉积工艺在所述下电极的背离所述基底的表面形成电介质层的步骤中，工艺温度的取值范围为 300-400℃。

20

20、根据权利要求 15 所述电容制作方法，其特征在于，在所述通过物理气相沉积工艺在基底的待沉积表面形成下电极的步骤之前，还包括，去气工艺，用于对所述基底的待沉积表面进行去气处理。

25

21、根据权利要求 15 所述电容制作方法，其特征在于，在所述通过物

理气相沉积工艺在所述电介质层的背离所述下电极的表面形成上电极的步骤之后，还包括退火工艺。