(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2006 年11 月2 日 (02.11.2006)

PCT

(10) 国際公開番号
WO 2006/115267 A1

(51) 国際特許分類:
H01L 23/50 (2006.01)

(21) 国際出願番号: PCT/JP2006/308721

(22) 国際出願日: 2006 年4 月26 日 (26.04.2006)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2005-128259 2005 年4 月26 日 (26.04.2005) JP

(71) 出願人 (米国を除く全ての指定国について): 大日本印刷株式会社 (DAI NIPPON PRINTING CO., LTD.) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目１番１号 Tokyo (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 島崎 洋 (SHIMAZAKI, Yo). 齋藤 啓之 (SAITO, Hiroyuki). 増田 正親 (MASUDA, Masachika). 松村 健司 (MATSUMURA, Kenji). 福地 勝 (FUKUCHI, Masaru). 池澤 孝夫 (IKEZAWA, Takao).

(74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒1050001 東京都港区虎ノ門１丁目２番８号 虎ノ門琴平タワー 三好内外国特許事務所内 Tokyo (JP).

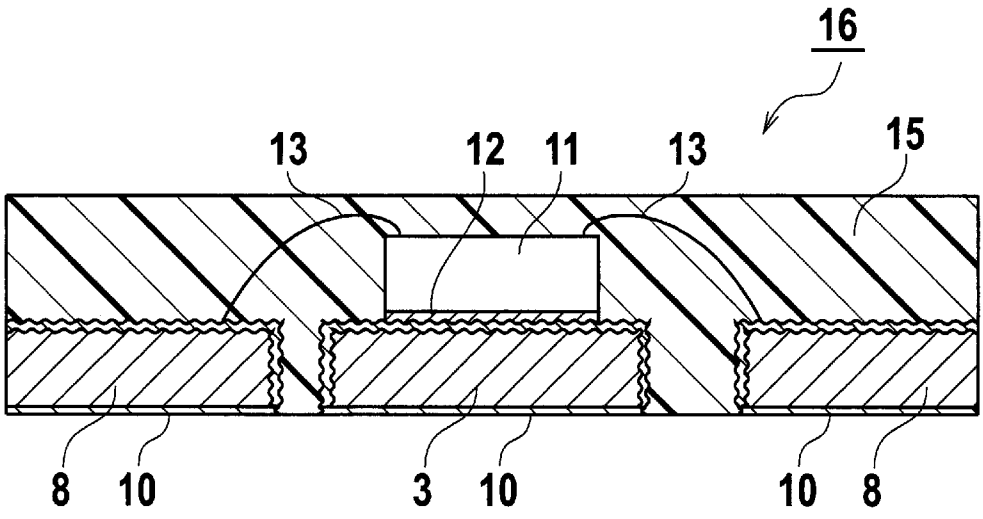
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

[続葉有]

(54) **Title:** CIRCUIT MEMBER, CIRCUIT MEMBER MANUFACTURING METHOD, SEMICONDUCTOR DEVICE AND MULTILAYER STRUCTURE ON CIRCUIT MEMBER SURFACE

(54) 発明の名称: 回路部材、回路部材の製造方法、半導体装置、及び回路部材表面の積層構造



(57) **Abstract:** In a circuit member, a frame material provided with a die pad section for mounting a semiconductor chip and a lead section electrically connected to the semiconductor chip is formed by pattern-processing a rolled copper plate or a rolled copper alloy plate. The circuit member is characterized in that the circuit member includes rough surfaces formed on the die pad section and an upper surface and side wall surfaces of the lead section, and smooth surfaces formed on the die pad section and a lower surface of the lead section, and the die pad section and the lead section are embedded in a sealing resin so that the lower surface of the lead section is exposed.

[続葉有]

WO 2006/115267 A1

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 半導体チップを搭載するダイパッド部と、前記半導体チップに電気的に接続されるリード部とを備えたフレーム素材を、圧延銅板もしくは圧延銅合金板をパターン加工して形成した回路部材であって、前記ダイパッド部及び前記リード部の上面及び側壁面に粗面が形成された粗面と、前記ダイパッド部及び前記リード部の下面に形成された平滑面と、を含み、前記リード部の下面が露出するように、前記前記ダイパッド部及び前記リード部が封止樹脂に埋設されることを特徴とする。