

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
14 décembre 2006 (14.12.2006)

PCT

(10) Numéro de publication internationale
WO 2006/131561 A1

(51) Classification internationale des brevets :
H04J 3/06 (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2006/063059

(22) Date de dépôt international : 9 juin 2006 (09.06.2006)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0505927 10 juin 2005 (10.06.2005) FR

(71) Déposant (pour tous les États désignés sauf US) :
THALES [—/FR]; 45, Rue de Villiers, F-92200 Neuilly
sur Seine (FR).

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : **EL-
LEAUME, Philippe** [FR/FR]; 49 Rue de Chatenay,
F-92160 Antony (FR).

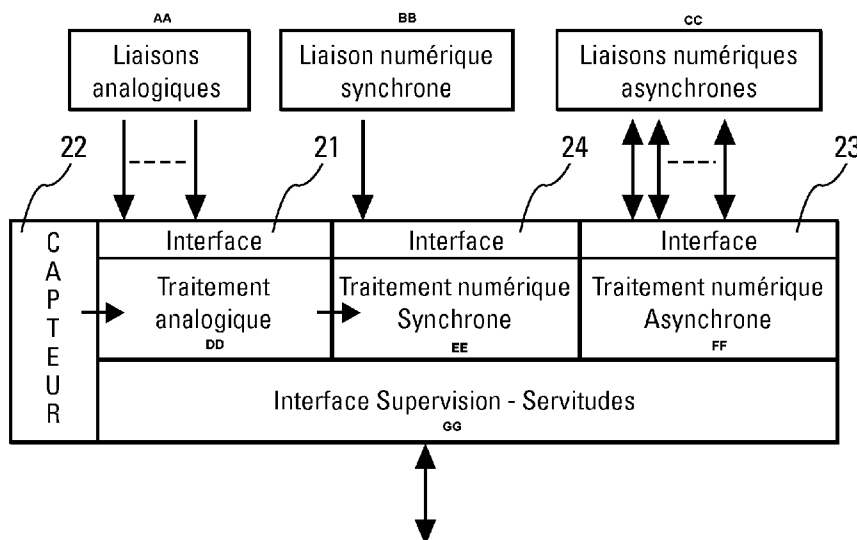
(74) Mandataire : **LUCAS, Laurent**; MARKS & CLERK,
Conseils en Propriété Industrielle, 31-33 Avenue Aristide
Briand, F-94117 Arcueil (FR).

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AT,
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO,
CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG,
KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY,
MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO,
NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK,

[Suite sur la page suivante]

(54) Title: GENERIC RADAR ARCHITECTURE

(54) Titre : ARCHITECTURE RADAR GENERIQUE



22... SENSOR
21, 24, 23... INTERFACE
AA... ANALOGUE LINKS
BB... SYNCHRONOUS DIGITAL LINK
CC... ASYNCHRONOUS DIGITAL LINKS
DD... ANALOGUE PROCESSING
EE... SYNCHRONOUS DIGITAL PROCESSING
FF... ASYNCHRONOUS DIGITAL PROCESSING
GG... INTERFACE MONITORING-ANCILLARIES

(57) Abstract: The invention relates to general architectures of complex electronic and/or information systems for which exchanges are embodied in the form of irregular data fluxes generated by time-varying processing functions. The aim of said invention is to develop an architecture adapted to electronic systems provided with a plurality of processing nodes, wherein each node carries out a function or a part thereof used by the system. Said architecture is built on a single synchronisation link, which supplies a common synchronisation message containing synchronisation data elements and a simplified heading to all modules, and on a plurality of data exchange asynchronous links each of which makes it possible to exchange data between two individual processing nodes, wherein the exchanged messages comprise the processable data

elements accompanied by a generic heading. The generic heading of asynchronous links contains the totality of information items related to the system-operating step to which the exchanged data elements correspond. The synchronous link simplified heading makes it possible to determine a stream of data to which the associated synchronisation information items are applicable. Each processing node comprises means for interfacing with synchronous and asynchronous links. Said invention is particularly suitable to the structure of electromagnetic or acoustical sensors such as radars and sonars.

[Suite sur la page suivante]

WO 2006/131561 A1



SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA,
GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) **États désignés** (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasién (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT,

Publiée :

— avec rapport de recherche internationale

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) **Abrégé :** L'invention se rapporte au domaine général des architectures de systèmes électroniques et/ou informatiques complexes pour lesquels les échanges prennent la forme de flux de données irréguliers engendrés par des fonctions de traitement de durées variables dans le temps. L'invention a pour objet une architecture adaptée à des systèmes électroniques comportant une pluralité de nœuds de traitement dans lesquels chaque nœud réalise une fonction ou une partie d'une fonction mise en oeuvre par le système. Cette architecture est bâtie sur: - une liaison de synchronisation unique qui délivre à tous les modules un message commun de synchronisation contenant des informations de synchronisation et un en-tête simplifié, - une pluralité de liaisons asynchrones d'échanges de données, chaque liaison permettant l'échange de message entre deux nœuds de traitement particuliers, les messages échangés comportant des données à traiter, accompagnées d'un en-tête générique. L'en-tête générique des liaisons asynchrones contient l'ensemble des informations relatives à l'étape de fonctionnement du système à laquelle se rapportent les données échangées. L'en-tête simplifié de la liaison synchrone permet de déterminer à quel flot de données s'appliquent les informations de synchronisation associées. Chaque nœud de traitement comporte des moyens propres pour s'interfacer avec les liaisons synchrones et asynchrones. L'invention s'applique en particulier à la construction de senseurs électromagnétiques ou acoustiques, tels que les radars et les sonars.