



(43) 國際公開日  
2007 年 2 月 15 日 (15.02.2007)

(10) 国際公開番号  
**WO 2007/018084 A1**

- (51) 国際特許分類:  
*G11C 16/02* (2006.01) *G06F 3/12* (2006.01)  
*B41J 2/175* (2006.01) *G06F 12/14* (2006.01)

(21) 国際出願番号: PCT/JP2006/315259

(22) 国際出願日: 2006 年 7 月 26 日 (26.07.2006)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
 特願2005-231503 2005 年 8 月 10 日 (10.08.2005) JP

(71) 出願人 (米国を除く全ての指定国について): セイコーエプソン株式会社 (SEIKO EPSON CORPORATION) [JP/JP]; 〒1630811 東京都新宿区西新宿二丁目 4 番 1 号 Tokyo (JP).

(72) 発明者: および

(75) 発明者/出願人 (米国についてのみ): 朝内 昇 (ASAUCHI, Noboru) [JP/JP]; 〒3928502 長野県諏訪市大和三丁目 3 番 5 号 セイコーエプソン株式会社内 Nagano (JP).

(74) 代理人: 特許業務法人 明成国際特許事務所 (TOKKYO GYOMUHOJIN MEISEI INTERNATIONAL PATENT FIRM); 〒4600003 愛知県名古屋市中区錦二丁目 1 8 番 1 9 号 三井住友銀行名古屋ビル 7 階 Aichi (JP).

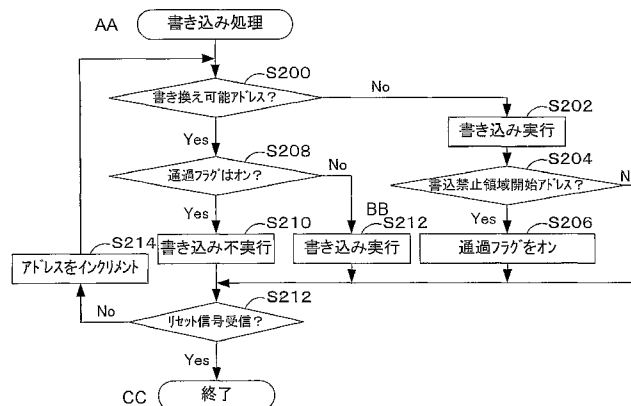
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

[続葉有]

**(54) Title:** WRITE PROTECTION METHOD OF SEQUENTIAL ACCESS SEMICONDUCTOR STORAGE DEVICE

(54) 発明の名称: シーケンシャルアクセス型半導体記憶装置の書き込み保護方法



```
AA... WRITE PROCESS
S200... REWRITABLE ADDRESS?
S202... EXECUTE WRITE
S204... WRITE INHIBITION AREA START ADDRESS?
S206... TURN ON PASSAGE FLAG
S208... HAS PASSAGE FLAG BEEN TURNED ON?
S210... EXECUTE NO WRITE
BB... EXECUTE WRITE
S214... INCREMENT ADDRESS
S212... HAS RESET SIGNAL BEEN RECEIVED?
CC... END
```

**(S7) Abstract:** In a semiconductor storage device (10), when the front address of a write inhibition area is exceeded, a passage flag is turned on. When the semiconductor storage device (10) receives a request of data write to a write restriction area (WRA), it is determined whether the passage flag has been turned on. If the passage flag has not been turned on, the data write to the write restriction area is executed. Otherwise, the data write to the write restriction area is not executed.

[続葉有]



IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),  
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,  
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約: 半導体記憶装置10は、書き込み禁止領域の先頭アドレスを通過すると通過フラグをオンする。半導体記憶装置10は、書き込み制限領域WRAに対するデータの書き込み要求を受けると、通過フラグがオンされているか否かを判定し、通過フラグがオンされていない場合には、書き込み制限領域に対するデータの書き込みを実行する。一方、半導体記憶装置10は、通過フラグがオンされている場合には、書き込み制限領域に対するデータの書き込みを実行しない。