

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la  
Propriété Intellectuelle  
Bureau international



(10) Numéro de publication internationale  
**WO 2021/234280 A1**

(43) Date de la publication internationale  
25 novembre 2021 (25.11.2021)

**WIPO | PCT**

(51) Classification internationale des brevets :  
H01L 21/762 (2006.01)

(21) Numéro de la demande internationale :  
PCT/FR2021/050874

(22) Date de dépôt international :  
18 mai 2021 (18.05.2021)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :  
F2004970 18 mai 2020 (18.05.2020) FR

(71) Déposant : SOITEC [FR/FR] ; Parc Technologique des  
Fontaines Chemin des Franques, 38190 BERNIN (FR).

(72) Inventeurs : **BERTRAND, Isabelle** ; c/o SOITEC, Parc  
Technologique des Fontaines, Chemin des Franques, 38190  
BERNIN (FR). **SCHWARZENBACH, Walter** ; c/o SOI-  
TEC, Parc Technologique des Fontaines, Chemin des  
Franques, 38190 BERNIN (FR). **ALLIBERT, Frédéric** ; c/  
o SOITEC, Parc Technologique des Fontaines, Chemin des  
Franques, 38190 BERNIN (FR).

(74) Mandataire : **REGIMBEAU** ; 20, rue de Chazelles, 75847  
PARIS CEDEX 17 (FR).

(81) États désignés (sauf indication contraire, pour tout titre de  
protection nationale disponible) : AE, AG, AL, AM, AO,  
AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA,  
CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,  
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,  
HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP,  
KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME,

(54) Title: METHOD FOR MANUFACTURING A SEMICONDUCTOR-ON-INSULATOR SUBSTRATE FOR RADIOFREQUENCY APPLICATIONS

(54) Titre : PROCEDE DE FABRICATION D'UN SUBSTRAT SEMI-CONDUCTEUR SUR ISOLANT POUR APPLICATIONS RADIOFREQUENCES

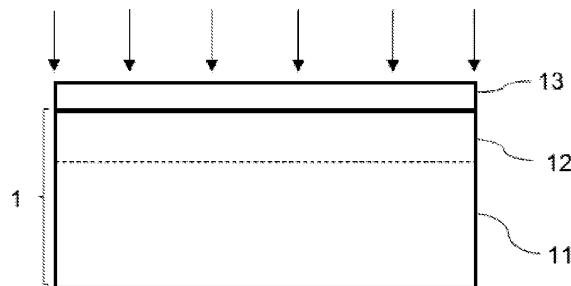


FIGURE 3

(57) Abstract: The invention relates to a method for manufacturing a semiconductor-on-insulator substrate for radiofrequency applications, comprising the following steps: - providing a P-doped semiconductor donor substrate (1), - forming a sacrificial layer (13) on the donor substrate, - implanting atomic species through said sacrificial layer (13) so as to form in the donor substrate (1) an area of embrittlement (11) defining a thin semiconductor layer (12) that is to be transferred, - removing the sacrificial layer (13) from the donor substrate (1) after said implantation, - providing a supporting semiconductor substrate (2) having an electrical resistivity greater than or equal to 500  $\Omega \cdot \text{cm}$ , - forming an electrically insulating layer (20) on the supporting substrate (2), - bonding the donor substrate (1) on the supporting substrate (2), the thin semiconductor layer (12) and the electrically insulating layer (20) being at the interface of the bonding, - detaching the donor substrate (1) along the area of embrittlement (11) so as to transfer the thin semiconductor layer (12) from the donor substrate (1) onto the supporting substrate (2).

[Suite sur la page suivante]



**WO 2021/234280 A1**

MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

**(84) États désignés** (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

**Déclarations en vertu de la règle 4.17 :**

— *relative à la qualité d'inventeur (règle 4.17(iv))*

**Publiée:**

— *avec rapport de recherche internationale (Art. 21(3))*

**(57) Abrégé :** L'invention concerne un procédé de fabrication d'un substrat de type semi- conducteur sur isolant pour applications radiofréquences, comprenant les étapes suivantes : - fourniture d'un substrat donneur (1) semi-conducteur dopé de type P, - formation d'une couche sacrificielle (13) sur le substrat donneur, - implantation d'espèces atomiques au travers de ladite couche sacrificielle (13), de sorte à former dans le substrat donneur (1) une zone de fragilisation (11) délimitant une couche mince (12) semi-conductrice à transférer, - retrait de la couche sacrificielle (13) du substrat donneur (1) après ladite implantation, - fourniture d'un substrat support (2) semi-conducteur présentant une résistivité électrique supérieure ou égale à 500  $\Omega$ . cm, - formation d'une couche (20) électriquement isolante sur le substrat support (2), - collage du substrat donneur (1) sur le substrat support (2), la couche mince (12) semi-conductrice et la couche (20) électriquement isolante étant à l'interface de collage, - détachement du substrat donneur (1) le long de la zone de fragilisation (11) de sorte à transférer la couche mince (12) semi-conductrice du substrat donneur (1) sur le substrat support (2).