

权利要求书

1.一种数据传输电路，包括：

模式寄存器数据存储单元，用于响应第一时钟信号而输出模式寄存器数据；

阵列区数据存储单元，其输出端与所述模式寄存器数据存储单元的输出端均连接于第一节点，用于响应第一指针信号接收阵列区数据，以及还用于响应第二指针信号输出所述阵列区数据。

2.根据权利要求1所述的数据传输电路，其中，所述阵列区数据存储单元包括多个第一存储单元，各所述第一存储单元的输出端均连接于所述第一节点，各所述第一存储单元的输入端均连接于第一数据信号线，所述第一数据信号线用于传输所述阵列区数据。

3.根据权利要求2所述的数据传输电路，其特征在于，所述第一指针信号与所述第二指针信号的驱动时钟频率相同。

4.根据权利要求1-3任一项所述的数据传输电路，还包括：

串并行转换电路，其输入端连接于所述第一节点；

数据驱动模块，与所述串并行转换电路的输出端连接，用于输出所述模式寄存器数据或所述阵列区数据。

5.根据权利要求1-3任一项所述的数据传输电路，还包括模式寄存器数据处理单元，所述模式寄存器数据处理单元包括：

模式寄存器读命令处理单元，用于根据接收的模式寄存器读命令、第二时钟信号及预设读延迟信号生成所述第一时钟信号；

先入先出指针处理单元，用于响应所述模式寄存器读命令，生成第三指针信号及第四指针信号；

先入先出数据处理单元，与所述先入先出指针处理单元、所述模式寄存器数据存储单元及模式寄存器均连接，用于响应所述第三指针信号从所述模式寄存器读出模式寄存器数据，以及还用于响应所述第四指针信号向所述模式寄存器数据存储单元输出所述模式寄存器数据。

6.根据权利要求5所述的数据传输电路，其中，所述第三指针信号与所述第四指针信号的驱动时钟频率相同。

7.根据权利要求5所述的数据传输电路，还包括：

命令解码电路，其第一输出端与所述模式寄存器读命令处理单元的输入端及所述先入先出指针处理单元的输入端均连接，用于接收读命令，对所述读命令解码并判断所述读命令是否为所述模式寄存器读命令，若是，则输出所述模式寄存器读命令，反之，则生成阵列区数据读命令；

阵列区数据处理单元，其输入端与所述命令解码电路的第二输出端连接，用于响应所述阵列区数据读命令，从存储单元阵列中读出阵列区数据，以提供给所述阵列区数据存储单元。

8.根据权利要求5所述的数据传输电路，其中，所述先入先出数据处理单元包括：

第二存储单元，多个所述第二存储单元的输出端均连接于第二节点；

所述第二存储单元包括存储子单元和驱动器，所述驱动器的输入端连接于所述存储子单元的输出端，所述存储子单元在所述第三指针信号驱动下接收所述模式寄存器数据，所述驱动器在所述第四指针信号驱动下输出所述模式寄存器数据。

9.根据权利要求8所述的数据传输电路，各所述存储子单元的数据输入端均连接于所述模式寄存器。

10.一种数据传输电路，包括：

可控延迟模块，用于响应模式寄存器读命令而生成预设读延迟信号；

模式寄存器数据处理单元，与所述可控延迟模块连接，用于响应所述模式寄存器读命令从模式寄存器读出模式寄存器数据，以及还用于响应所述预设读延迟信号而向模式寄存器数据存储单元输出所述模式寄存器数据；

阵列区数据存储单元，其输出端与所述模式寄存器数据存储单元的输出端均连接于第一节点，用于响应第一指针信号接收阵列区数据，以及还用于响应第二指针信号输出所述阵列区数据；

其中，所述模式寄存器数据存储单元用于响应第一时钟信号而输出所述模式寄存器数据。

11.根据权利要求 10 所述的数据传输电路，其中，所述模式寄存器数据处理单元输出所述模式寄存器数据的起始时刻，与所述可控延迟模块接收所述模式寄存器读命令的时刻之间的时间差为第一预设阈值。

12.根据权利要求 11 所述的数据传输电路，其中，所述可控延迟模块包括：

基准延迟单元，用于响应所述模式寄存器读命令而生成初始预设读延迟信号；

可控延迟单元，与所述基准延迟单元的输出端及所述模式寄存器数据处理单元的输入端均连接，用于自接收所述初始预设读延迟信号时刻起，延迟预设延迟时间后，生成所述预设读延迟信号；

其中，所述可控延迟单元的操作延迟，与所述基准延迟单元的操作延迟之和等于所述第一预设阈值。

13.根据权利要求 12 所述的数据传输电路，其中，所述可控延迟单元包括至少两个串联的延迟单元；

至少一个所述延迟单元与一第一可控开关单元并联；

其中，通过控制各所述第一可控开关单元的通断，改变所述可控延迟单元中串联在所述基准延迟单元与所述模式寄存器数据处理单元之间的延迟单元的数量，以调整所述可控延迟单元的操作延迟。

14.根据权利要求 10-13 任一项所述的数据传输电路，其中，所述阵列区数据存储单元包括多个第一存储单元，各所述第一存储单元的输出端均连接于所述第一节点，各所述第一存储单元的输入端均连接于第一数据信号线，所述第一数据信号线用于传输所述阵列区数据。

15.根据权利要求 14 所述的数据传输电路，其中，所述第一指针信号与所述第二指针信号的驱动时钟频率相同。

16.根据权利要求 10-13 任一项所述的数据传输电路，其中，所述模式寄存器数据处理单元包括：

模式寄存器读命令处理单元，用于根据接收的模式寄存器读命令、第二时钟信号及预设读延迟信号生成所述第一时钟信号；

先入先出指针处理单元，用于响应所述模式寄存器读命令生成第三指针信号及第四指针信号；

先入先出数据处理单元，与所述先入先出指针处理单元及所述模式寄存器数据存储单元均连接，用于响应所述第三指针信号从所述模式寄存器读出所述模式寄存器数据，以及还用于响应所述第四指针信号向所述模式寄存器数据存储单元输出所述模式寄存器数据。

17.根据权利要求 16 所述的数据传输电路，其中，所述第三指针信号与所述第四指针信号的驱动时钟频率相同。

18.根据权利要求 17 所述的数据传输电路，还包括：

命令解码电路，其第一输出端与所述模式寄存器读命令处理单元的输入端及所述先入先出指针处理单元的输入端均连接，用于接收读命令，对所述读命令解码并判断所述读命令是否为所述模式寄存器读命令，若是，则输出所述模式寄存器读命令，反之，则生成阵列区数据读命令；

阵列区数据处理单元，其输入端与所述命令解码电路的第二输出端连接，用于响应所述阵列区数据读命令，从存储单元阵列中读出阵列区数据，以提供给所述阵列区数据存储单元。

19.一种数据传输电路，包括：

延迟模块，用于自接收模式寄存器读命令时刻起，延迟第一预设时间后，生成预设读延迟

信号;

模式寄存器数据处理单元,与所述延迟模块连接,用于响应所述模式寄存器读命令从模式寄存器读出模式寄存器数据,以及还用于响应所述预设读延迟信号而向模式寄存器数据存储单元输出所述模式寄存器数据;

阵列区数据存储单元,其输出端与所述模式寄存器数据存储单元的输出端均连接于第一节点,用于响应第一指针信号接收阵列区数据,以及还用于响应第二指针信号输出所述阵列区数据;

其中,所述模式寄存器数据存储单元用于响应第一时钟信号而输出所述模式寄存器数据。

20.根据权利要求 19 所述的数据传输电路,其中,所述延迟模块包括:

第一延迟单元,用于自接收所述模式寄存器读命令时刻起,延迟第二预设时间后,生成第一预设读延迟信号;

第二延迟单元,与所述第一延迟单元的输出端连接,用于自接收所述第一预设读延迟信号时刻起,延迟第三预设时间后,生成第二预设读延迟信号,所述第三预设时间与列选择控制模块的操作延迟相等;

第三延迟单元,与所述第二延迟单元的输出端及所述模式寄存器数据处理单元的输入端均连接,用于自接收所述第二预设读延迟信号时刻起,延迟第四预设时间后,生成所述预设读延迟信号;

其中,所述第二预设时间、所述第三预设时间及所述第四预设时间之和,与所述第一预设时间相等。

21.根据权利要求 20 所述的数据传输电路,其中,所述第三延迟单元包括:

第一子延迟单元,与所述第二延迟单元的输出端连接,用于自接收所述第二预设读延迟信号时刻起,延迟第五预设时间后,生成第三预设读延迟信号,所述第五预设时间与读写放大器的操作延迟相等;

第二子延迟单元,与所述第一子延迟单元的输出端及所述模式寄存器数据处理单元的输入端均连接,用于自接收所述第三预设读延迟信号时刻起,延迟第六预设时间后,生成所述预设读延迟信号;

其中,所述第五预设时间与所述第六预设时间之和,与所述第四预设时间相等。

22.根据权利要求 19-21 任一项所述的数据传输电路,其中,所述阵列区数据存储单元包括多个第一存储单元,各所述第一存储单元的输出端均连接于所述第一节点,各所述第一存储单元的输入端均连接于第一数据信号线,所述第一数据信号线用于传输所述阵列区数据。

23.根据权利要求 22 所述的数据传输电路,其中,所述第一指针信号与所述第二指针信号的驱动时钟频率相同。

24.根据权利要求 19-21 任一项所述的数据传输电路,其中,所述模式寄存器数据处理单元包括:

模式寄存器读命令处理单元,用于根据接收的模式寄存器读命令、第二时钟信号及预设读延迟信号生成所述第一时钟信号;

先入先出指针处理单元,用于响应所述模式寄存器读命令生成第三指针信号及第四指针信号;

先入先出数据处理单元,与所述先入先出指针处理单元及所述模式寄存器数据存储单元均连接,用于响应所述第三指针信号从模式寄存器读出模式寄存器数据,以及还用于响应所述第四指针信号向所述模式寄存器数据存储单元输出所述模式寄存器数据。

25.根据权利要求 24 所述的数据传输电路,其中,所述第三指针信号与所述第四指针信号的驱动时钟频率相同。

26.根据权利要求 24 所述的数据传输电路,还包括:

命令解码电路,其第一输出端与所述模式寄存器读命令处理单元的输入端及所述先入先出

指针处理单元的输入端均连接，用于接收读命令，对所述读命令解码并判断所述读命令是否为所述模式寄存器读命令，若是，则输出所述模式寄存器读命令，反之，则生成阵列区数据读命令；

阵列区数据处理单元，其输入端与所述命令解码电路的第二输出端连接，用于响应所述阵列区数据读命令，从存储单元阵列中读出阵列区数据，以提供给所述阵列区数据存储单元。

27.一种存储装置，包括：

存储单元阵列，用于存储阵列区数据；

模式寄存器，用于存储模式寄存器数据；以及

如权利要求 1-26 任一项所述的数据传输电路。

28.一种数据传输方法，包括：

基于模式寄存器数据存储单元响应第一时钟信号，输出模式寄存器数据；

基于阵列区数据存储单元响应第一指针信号接收阵列区数据，并响应第二指针信号输出所述阵列区数据，其中，所述阵列区数据存储单元的输出端与所述模式寄存器数据存储单元的输出端均连接于第一节点。

29.一种数据传输方法，包括：

基于可控延迟模块响应模式寄存器读命令，生成预设读延迟信号；

基于模式寄存器数据处理单元响应所述模式寄存器读命令，从模式寄存器读出模式寄存器数据，并响应所述预设读延迟信号，向模式寄存器数据存储单元输出所述模式寄存器数据；

基于所述模式寄存器数据存储单元响应第一时钟信号，输出模式寄存器数据；以及

基于阵列区数据存储单元响应第一指针信号接收阵列区数据，并响应第二指针信号输出所述阵列区数据，其中，所述阵列区数据存储单元的输出端与所述模式寄存器数据存储单元的输出端均连接于第一节点。

30.一种数据传输方法，包括：

自接收模式寄存器读命令时刻起，延迟模块延迟第一预设时间后，生成预设读延迟信号；

基于模式寄存器数据处理单元响应所述模式寄存器读命令，从模式寄存器读出模式寄存器数据，并响应所述预设读延迟信号，向模式寄存器数据存储单元输出所述模式寄存器数据；

基于所述模式寄存器数据存储单元响应第一时钟信号，输出模式寄存器数据；以及

基于阵列区数据存储单元响应第一指针信号接收阵列区数据，并响应第二指针信号输出所述阵列区数据，其中，所述阵列区数据存储单元的输出端与所述模式寄存器数据存储单元的输出端均连接于第一节点。