

**發明領域：**

本發明係有關於一種參考電壓電路，特別是有關於在次微米半導體積體電路中，於高工作溫度中提供低準位參考電壓的一種能隙參考電路。

發明背景：

近幾年來，個人化資訊產品的應用受到廣泛的討論與重視。有別於公司產業所使用的資訊產品，個人用的資訊產品強調輕、薄、短、小，而積體電路製程技術的進步為這種訴求的實現提供了充份的技術。由於製程的進步，單位面積可容納的電晶體數目越來越多，運作時所消耗的功率越多，當然溫度也就隨之上升。為了確保電路能穩定且準確地運作，必須考慮並減少周圍環境的溫度對電路中的參考電壓的影響。

參考電壓是電子電路或電子系統中不可或缺的角色，穩定的參考電壓一般具有兩種特性，一為對溫度的高穩定性(即參考電壓隨溫度變化的漂移極小)，另一則為對電源電壓變化的高抵抗力。能隙參考電壓電路以其對溫度及電源電壓變化的高穩定性，廣泛地應用在類比/數位轉換器、數位/類比轉換器、電壓整流器等電子系統上。

一般的能隙參考電壓電路，是利用一個正比於絕對溫度的電路來補償雙載子電晶體基射極的負溫度係數。請參考第 1 圖，其所繪示為習知能隙參考電路之電路示意圖。於能隙參考電路 100 中，係利用自放大器 102 的輸出端回授至放大器 102 的兩個輸入端所建立的回授迴路(Feedback Loop)，驅動放大器 102 進行運作。透過如第 1 圖所示的電路佈置，跨在二極體 104 的電壓 108 和跨在二極體 106 的電壓 110 之間的電壓差將被放大，得到參考電壓 112。

如第 1 圖所示，當電阻 114 等於電阻 116，且電流 120 等於電流 122 時，放大器 102 輸出的參考電壓 112 可以方程式(1)來表示

$$V_{OUT} = \Delta V_{BE} \times (R_2/R_1) + V_{BE} \quad (1)$$

其中 V_{OUT} 為參考電壓 112， $\Delta V_{BE} = V_{BE1} - V_{BE2}$ ，即跨在二極體 104 的電壓 108 和跨在二極體 106 的電壓 110 之間的電壓差， R_1 為電阻 118， R_2 則為電阻 114，而 $V_{BE} = V_{BE1}$ ，即 V_{BE} 等於跨在二極體 104 的電壓 108。藉由方程式(1)對參考電壓 112 的描述，可得知參考電壓 112 是由 ΔV_{BE} 乘以增益 G (由 R_2/R_1 組成)，再加上二極體 104 的電壓 108 所構成。

請參考第 2 圖，其所繪示為另一習知能隙參考電路之電路示意圖。第 2 圖之能隙參考電路 200 中，NMOS 電晶體 204、NMOS 電晶體 206、PMOS 電晶體 208、PMOS 電晶體 210、PMOS 電晶體 212 和偏壓電流源 228 構成放大器 202。pnp 雙載子電晶體 (pnp BJT) 240 的集基極連接至接地，N 個 pnp 雙載子電晶體 242 的集基極亦連接至接地。

而 pnp 雙載子電晶體 240 的射極係電性連接至放大器 202 的第一輸入端 214，N 個 pnp 雙載子電晶體 242 的射極係同時電性連接至放大器 202 的第二輸入端 216，因此 pnp 雙載子電晶體 240 和 N 個 pnp 雙載子電晶體 242，均可視為如第 1 圖所示之二極體結構。因此，第 2 圖之能隙參考電路 200 的電路運作與第 1 圖之能隙參考電路 100 十分相似。

假設 pnp 雙載子電晶體 240 和 pnp 雙載子電晶體 242 的相關設計參數相等且互相匹配，及假設電阻 222 等於電阻 224，由於電阻 222 和電阻 224 皆連接至放大器 202 的輸出端 218，因此電流 244 和電流 246 的大小相等。再根據放大器的特性，可得知 $V_1 = V_2$ ，其中 V_1 為放大器 202 的第一輸入端 214 之輸入電壓， V_2 為放大器 202 的第二輸入端 216 之輸入電壓。由此可推知

$$V_2 = I_2 \times R_6 + V_{BE2} = V_1 = V_{BE1}$$

$$\text{故 } I_2 = \Delta V_{BE} / R_6 = (V_{BE1} - V_{BE2}) / R_6 = I_1$$

而且因 pnp 雙載子電晶體 240 和 pnp 雙載子電晶體 242 在主動操作區中工作，所以其射極電流約等於其集極電流，使得 $I_1 = I_{S1} \times \exp(V_{BE1}/V_t)$ 及 $I_2 = N \times I_{S2} \times \exp(V_{BE2}/V_t)$

$$\text{所以 } \Delta V_{BE} = V_{BE1} - V_{BE2} = V_t \times \ln(N)$$

$$\text{得出 } I_2 = (V_t \times \ln(N)) / R_6 = I_1$$

最後參考電壓 220 可根據方程式(2)求得

$$V_{OUT} = \Delta V_{BE} \times (R_5/R_6) + V_{BE} = V_t \times \ln(N) \times (R_5/R_6) + V_{BE} \quad (2)$$

或

$$V_{OUT} = I_2 \times R_5 + V_{BE} = V_t \times \ln(N) \times (R_5/R_6) + V_{BE} \quad (2)$$

其中 V_{OUT} 為參考電壓 220， R_5 為電阻 224， R_6 則為電阻 226， V_t 為熱電壓 (Thermal Voltage)， $\ln$ 為自然對數，而 V_{BE1} 和 V_{BE2} 分別為 pnp BJT 240 的基射極電位差 252 及 pnp BJT 242 的基射極電位差 254， V_{BE} 則等於 V_{BE1} ， I_1 和 I_2 分別為電流 244 和電流 246， I_{S1} 和 I_{S2} 分別為 pnp BJT 240 的飽和電流及 pnp BJT 242 的飽和電流，由於 pnp BJT 240 和 pnp BJT 242 的相關設計參數皆相等，故 $I_{S1} = I_{S2}$ 。

過往的電子系統或電子電路大都採用較高的電壓作為工作電壓(如約 3.3 伏特)，然而隨著半導體製程技術的快速

發展，電子器材的工作電壓都往下調降至約 1.25 伏特或以下，較低的工作電壓可使電路或電子系統耗費的功率減少，令工作溫度降低，並可延長利用電池供電的電子產品之工作時間。

雖然較低的工作電壓可使電子電路耗費的功率減少，令工作溫度降低，但在次微米半導體製程中卻難以利用單一電源來產生出準確的低工作電壓(低參考電壓)，解決方法通常是採用由約 1.2 伏特的核心電壓，搭配約 2.5 伏特或約 3.3 伏特的週邊電壓組成之雙電源供應，提供電源予能隙參考電路，產生低參考電壓。

在第 2 圖中，NMOS 電晶體 204、NMOS 電晶體 206、PMOS 電晶體 208、PMOS 電晶體 210 和 PMOS 電晶體 212 皆為具有厚閘極氧化層的元件，且其工作電壓 V_{dd} 約為 2.5 伏特或約 3.3 伏特。當 NMOS 電晶體和 PMOS 電晶體的工作電壓 V_{dd} 約為 2.5 伏特時，其啟始電壓約為 0.56 伏特；當 NMOS 電晶體和 PMOS 電晶體的工作電壓 V_{dd} 約為 3.3 伏特時，其啟始電壓約為 0.62 伏特。

然而，在高溫時 pnp 雙載子電晶體的基射極電壓只是約 0.56 伏特，使得 NMOS 電晶體 204 和 NMOS 電晶體 206 於高溫時未能被 pnp 雙載子電晶體的基射極電壓驅動，因

為當 NMOS 電晶體的工作電壓 V_{dd} 約為 3.3 伏特時，pnp 雙載子電晶體的基射極電壓(高溫時約為 0.56 伏特)遠低於 NMOS 電晶體的啟始電壓(約 0.62 伏特)。當 NMOS 電晶體的工作電壓 V_{dd} 約為 2.5 伏特時，pnp 雙載子電晶體的基射極電壓(如上所述，高溫時約為 0.56 伏特)僅等於 NMOS 電晶體的啟始電壓(約 0.56 伏特)。此外，由於高溫時 pnp 雙載子電晶體的基射極電壓相對較低，但在較差製程條件(Worse Process Condition)時，NMOS 電晶體的啟始電壓卻較大，因此 NMOS 電晶體 204 和 NMOS 電晶體 206 便更難以被驅動，能隙參考電路 200 便不能動作。

發明目的及概述：

鑒於上述之發明背景中，能隙參考電路一般係用以產生電子電路所需要的準確參考電壓，因此此參考電壓必需具備不受製程變動、電源電壓變動和溫度變動等影響，電子電路才能保持精確的運作。然而隨著半導體製程技術的快速發展，在次微米製程中，能隙參考電路的放大器中的 MOS 電晶體，隨著溫度的漸高而難以被驅動，使得能隙參考電路不能動作。

本發明的主要目的為提供了一種參考電壓電路，特別是有關於在次微米半導體積體電路中，於高工作溫度中提

供低準位參考電壓的一種能隙參考電路，藉適當的電路設置，可提高能隙參考電路中放大器的兩個輸入端的電壓準位，達到高溫中仍能輕易驅動 MOS 電晶體的目的。

根據以上所述之目的，本發明提供了一種參考電壓電路，至少包括：具有第一輸入端、第二輸入端和輸出端的放大器；第一 pnp 雙載子電晶體，且此第一 pnp 雙載子電晶體的基極和集極接地；第一電阻，且此第一電阻的一端連接至第一 pnp 雙載子電晶體的射極，另一端連接至放大器的第一輸入端；第二電阻，其電阻值為第一電阻的 $((1/a)-1)$ 倍，且此第二電阻的一端連接至放大器的第一輸入端，另一端連接至放大器的輸出端；第五電阻；複數個第二 pnp 雙載子電晶體，且這些第二 pnp 雙載子電晶體的基極和集極接地，射極則電性連接至第五電阻的一端；第三電阻，第三電阻的一端電性連接至放大器的第二輸入端，另一端則電性連接至第五電阻的另一端；以及第四電阻，其電阻值為第三電阻的 $((1/a)-1)$ 倍，第四電阻的一端連接至放大器的第二輸入端，另一端連接至放大器的輸出端。

本發明之參考電壓電路，係藉著於放大器的兩個輸入端佈置適當的電阻，以提高位於放大器的兩個輸入端之電壓，在高溫時放大器中的 NMOS 電晶體便能輕易被驅動，使得本發明之參考電壓電路能於高溫時提供準確的參考電

壓。

圖式簡單說明：

本發明的較佳實施例將於往後之說明文字中輔以下列圖形做更詳細的闡述，其中：

第 1 圖係繪示習知能隙參考電路之電路示意圖。

第 2 圖係繪示另一習知能隙參考電路之電路示意圖。

第 3 圖係繪示本發明之一實施例的能隙參考電路之電路示意圖。

圖號對照說明：

100	能隙參考電路	102	放大器
104	二極體	106	二極體
108	電壓	110	電壓
112	參考電壓	114	電阻
116	電阻	118	電阻
120	電流	122	電流
200	能隙參考電路	202	放大器
204	NMOS 電晶體	206	NMOS 電晶體
208	PMOS 電晶體	210	PMOS 電晶體

212	PMOS 電晶體	214	第一輸入端
216	第二輸入端	218	輸出端
220	參考電壓	222	電阻
224	電阻	226	電阻
228	偏壓電流源	240	pn _p 雙載子電晶體
242	pn _p 雙載子電晶體	244	電流
246	電流	252	基射極電位差
254	基射極電位差	300	能隙參考電路
302	放大器	304	NMOS 電晶體
306	NMOS 電晶體	308	PMOS 電晶體
310	PMOS 電晶體	312	PMOS 電晶體
314	第一輸入端	316	第二輸入端
318	輸出端	320	參考電壓
322	電阻	324	電阻
326	電阻	328	偏壓電流源
330	電阻	332	電阻
340	pn _p 雙載子電晶體	342	pn _p 雙載子電晶體
344	電流	346	電流
352	基射極電位差	354	基射極電位差
356	電容		

發明詳細說明：

請參考第 3 圖，其所繪示為本發明之一實施例的能隙參考電路之電路示意圖。第 3 圖之能隙參考電路 300 中，NMOS 電晶體 304、NMOS 電晶體 306、PMOS 電晶體 308、PMOS 電晶體 310 和 PMOS 電晶體 312 和偏壓電流源 328 構成放大器 302。pnp 雙載子電晶體 340 的集基極連接至接地，N 個 pnp 雙載子電晶體 342 的集基極亦連接至接地。

而 pnp 雙載子電晶體 340 的射極係電性連接至放大器 302 的第一輸入端 314，N 個 pnp 雙載子電晶體 342 的射極係同時電性連接至放大器 302 的第二輸入端 316，因 pnp 雙載子電晶體 340 和 N 個 pnp 雙載子電晶體 342 皆是用以提供輸入電壓予放大器 302。此外，電容 356 的一端電性連接至放大器 302 的第一輸入端 314，另一端連接至接地。

假設 pnp 雙載子電晶體 340 和 pnp 雙載子電晶體 342 的相關設計參數相等且互相匹配，及假設電阻 330 和電阻 322 的電阻值總和為 R_A 時，則電阻 330 和電阻 322 的電阻值分別為 aR_A 和 $(1-a)R_A$ ，亦即電阻 322 的電阻值為電阻 330 的電阻值之 $((1/a)-1)$ 倍；若電阻 332 和電阻 324 的電阻值總和為 R_B 時，則電阻 332 和電阻 324 的電阻值分別為 aR_B 和 $(1-a)R_B$ ，亦即電阻 324 的電阻值為電阻 332 的電阻值之 $((1/a)-1)$ 倍，其中 a 為介於 0 和 1 之間的任意數值，視能隙參考電路的設計而定。

當 R_A 等於 R_B 時，亦即電阻 330 等於電阻 332，及電阻 322 等於電阻 324 時，由於電阻 322 和電阻 324 皆連接至放大器 302 的輸出端 318，因此電流 344 和電流 346 的大小相等。再根據放大器的特性，可得知 $V_A = V_B$ ，其中 V_A 為放大器 302 的第一輸入端 314 之輸入電壓， V_B 為放大器 302 的第二輸入端 316 之輸入電壓。由此可推知

$$V_B = I_B \times R_C + I_B \times a R_B + V_{BE2} = V_A = V_{BE1} + I_A \times a R_A \quad (3)$$

$$\text{故 } I_B = \Delta V_{BE} / R_C = (V_{BE1} - V_{BE2}) / R_C = I_A$$

而且因 pnp 雙載子電晶體 340 和 pnp 雙載子電晶體 342 在主動操作區中工作，所以其射極電流約等於其集極電流，使得 $I_A = I_{sA} \times \exp(V_{BE1}/V_t)$ 及 $I_B = N \times I_{sB} \times \exp(V_{BE2}/V_t)$

$$\text{所以 } \Delta V_{BE} = V_{BE1} - V_{BE2} = V_t \times \ln(N)$$

$$\text{得出 } I_B = (V_t \times \ln(N)) / R_C = I_A$$

最後參考電壓 320 可依方程式(4)求得

$$\begin{aligned} V_{OUT} &= I_A \times (1-a) R_A + I_A \times a R_A + V_{BE} = I_A \times R_A + V_{BE} \\ &= V_t \times \ln(N) \times (R_A / R_C) + V_{BE} \end{aligned} \quad (4)$$

其中 V_{OUT} 為參考電壓 320， R_C 則為電阻 326， V_t 為熱電壓， $\ln$ 為自然對數，而 V_{BE1} 和 V_{BE2} 分別為 pnp BJT 340 的基射極電位差 352 及 pnp BJT 342 的基射極電位差 354，

V_{BE} 則等於 V_{BE1} ， I_A 和 I_B 分別為電流 344 和電流 346， I_{SA} 和 I_{SB} 分別為 pnp BJT 340 的飽和電流及 pnp BJT 342 的飽和電流，由於 pnp BJT 340 和 pnp BJT 342 的相關設計參數相同，故 $I_{SA}=I_{SB}$ 。

由方程式(3)可看出，在放大器 302 的第一輸入端 314 和第二輸入端 316 之輸入電壓 V_A 和 V_B 的準位，皆比傳統放大器的輸入電壓之準位高出 $I_B \times aR_B$ ，然而輸出的參考電壓 V_{OUT} 320 仍然可不受溫度的影響及保持在低準位(如約 1.25 伏特左右，視能隙參考電路設計而定)。因此，透過適當設定 a 的數值($0 < a < 1$)，可使 NMOS 電晶體 304 和 NMOS 電晶體 306 於高工作溫度時，仍然能輕易地被驅動，解決習知能隙參考電路的 NMOS 電晶體於高工作溫度時難以被驅動的問題。

本發明之優點在於提供一種參考電壓電路，特別是有關於在次微米半導體積體電路中，於高工作溫度中提供低準位參考電壓的一種能隙參考電路。本發明之參考電壓電路中，藉著於放大器的第一輸入端和第二輸入端，佈置適當的電阻，以提高在第一輸入端和第二輸入端的電壓值，使得在高工作溫度時，放大器中的 NMOS 電晶體仍然能輕易被驅動，本發明之參考電壓電路便能提供準確且不受溫度變化影響的參考電壓。

如熟悉此技術之人員所瞭解的，以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

1. 一種參考電壓電路，可產生與溫度無關之參考電壓值，該參考電壓電路至少包括：

一放大器，具有一第一輸入端、一第二輸入端和一輸出端；

一第一 pnp 雙載子電晶體，且該第一 pnp 雙載子電晶體的一基極和一集極接地；

一第一電阻，且該第一電阻的一端電性連接至該第一 pnp 雙載子電晶體的一射極，該第一電阻的另一端電性連接至該放大器的該第一輸入端；

一第二電阻，該第二電阻的電阻值為該第一電阻的電阻值之 $((1/a)-1)$ 倍，且該第二電阻的一端電性連接至該放大器的該第一輸入端，該第二電阻的另一端電性連接至該放大器的該輸出端，其中 a 為介於 0 和 1 之間的一數值；

一第五電阻；

複數個第二 pnp 雙載子電晶體，且該些第二 pnp 雙載子電晶體的複數個基極和複數個集極接地，該些第二 pnp 雙載子電晶體的複數個射極則電性連接至該第五電阻的一端；

一第三電阻，該第三電阻的一端電性連接至該放大器的該第二輸入端，該第三電阻的另一端則電性連接至該第五電阻的另一端；以及

一 第四電阻，該第四電阻的電阻值為該第三電阻的電阻值之 $((1/a)-1)$ 倍，且該第四電阻的一端電性連接至該放大器的該第二輸入端，該第四電阻的另一端電性連接至該放大器的該輸出端，其中 a 為介於 0 和 1 之間的一數值。

2.如申請專利範圍第 1 項所述之參考電壓電路，其中上述之放大器至少包括：

一 第一 NMOS 電晶體，該第一 NMOS 電晶體的一閘極為該放大器的該第一輸入端；

一 第二 NMOS 電晶體，該第二 NMOS 電晶體的一閘極為該放大器的該第二輸入端，且該第二 NMOS 電晶體的一源極電性連接該第一 NMOS 電晶體的一源極；

一 第二 PMOS 電晶體，該第二 PMOS 電晶體的一汲極電性連接至一工作電壓源；

一 第一 PMOS 電晶體，該第一 PMOS 電晶體的一汲極電性連接至該工作電壓源，該第一 PMOS 電晶體的一閘極同時電性連接至該第二 NMOS 電晶體的一汲極及該第二 PMOS 電晶體的一閘極和一源極；

一 第三 PMOS 電晶體，該第三 PMOS 電晶體的一汲極電性連接至該工作電壓源，該第三 PMOS 電晶體的一閘極同時電性連接至該第一 NMOS 電晶體的一汲極和該第一 PMOS 電晶體的一源極，該第三 PMOS 電晶體的一源極為該放大器的該輸出端；以及

一偏壓電流源，該偏壓電流源電性連接至該第二 NMOS 電晶體的該源極和該第一 NMOS 電晶體的該源極。

3.如申請專利範圍第 1 項所述之參考電壓電路，其中上述之第一電阻的電阻值等於該第三電阻的電阻值。

4.如申請專利範圍第 1 項所述之參考電壓電路，其中更包括一電容，該電容的一端電性連接至接地，該電容的另一端電性連接至該放大器的該第一輸入端。

5.如申請專利範圍第 1 項所述之參考電壓電路，其中上述之第一 pnp 雙載子電晶體及該些第二 pnp 雙載子電晶體皆具有相同的設計參數。

6.如申請專利範圍第 1 項所述之參考電壓電路，其中 a 為介於 0 和 1 之間的該數值不為一虛數。