(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 4 月 12 日(12.04.2012)

PCT

(10) 国際公開番号
WO 2012/046634 A1

(51) 国際特許分類:
G06F 13/38 (2006.01)

(21) 国際出願番号: PCT/JP2011/072444

(22) 国際出願日: 2011 年 9 月 29 日(29.09.2011)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2010-226616 2010 年 10 月 6 日(06.10.2010) JP

(71) 出願人 (米国を除く全ての指定国について): シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 今井 雅博 (IMAI, Masahiro).

(74) 代理人: 特許業務法人原謙三国際特許事務所 (HARAKENZO WORLD PATENT & TRADEMARK); 〒5300041 大阪府大阪市北区天神橋２丁目北２番６号 大和南森町ビル Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

[続葉有]

(54) **Title**: ELECTRONIC DEVICE AND SERIAL DATA COMMUNICATION METHOD

(54) 発明の名称 : 電子装置およびシリアルデータ通信方法

[図1]

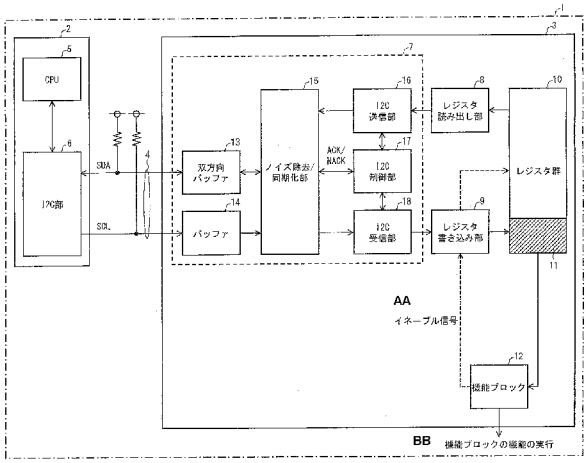

FIG. 1:
5 CPU
6 12C UNIT
8 REGISTER READ UNIT
9 REGISTER WRITE UNIT
10 REGISTER GROUP
12 FUNCTION BLOCK
13 BIDIRECTIONAL BUFFER
14 BUFFER
15 NOISE ELIMINATION/SYNCHRONIZATION UNIT
16 12C TRANSMITTER
17 12C CONTROLLER
18 12C RECEIVER
AA ENABLE SIGNAL
BB EXECUTION OF FUNCTIONS OF FUNCTION BLOCK

(57) **Abstract**: The present invention provides a serial data communication method in which specific data (enable write data) is written into an enable/disable register (11) of a register group (10) provided to a slave device (3), whereby data can be written to at least a part of the register group (10) other than the enable/disable register (11) in accordance with an enable signal outputted from a function block (12).

(57) 要約: シリアルデータ通信を行うことにより、特定のデータ（イネーブルライトデータ）が、スレーブデバイス（３）に備えられたレジスタ群（１０）のイネーブル／ディゼーブルレジスタ（１１）に書き込まれることによって、機能ブロック（１２）から出力されるイネーブル信号に応じて、イネーブル／ディゼーブルレジスタ（１１）以外のレジスタ群（１０）の少なくとも一部への書き込みを可能にする。

WO 2012/046634 A1