(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 12 月 6 日(06.12.2012)

WIPO | PCT

(10) 国際公開番号
WO 2012/165273 A1

(51) 国際特許分類:
H01L 21/52 (2006.01)

(21) 国際出願番号: PCT/JP2012/063270

(22) 国際出願日: 2012 年 5 月 24 日(24.05.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2011-119606 2011 年 5 月 27 日(27.05.2011) JP

(71) 出願人 (米国を除く全ての指定国について): 住友ベークライト株式会社(SUMITOMO BAKELITE CO., LTD.) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 下邊 安雄 (SHIMOBE Yasuo) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 住友ベークライト株式会社内 Tokyo (JP). 村山 竜一(MURAYAMA Ryuichi) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 住友ベークライト株式会社内 Tokyo (JP). 三戸手 啓二 (MITOTE Keiji) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 住友ベークライト株式会社内 Tokyo (JP).

(74) 代理人: 棚井 澄雄, 外(TANAI Sumio et al.); 〒1006620 東京都千代田区丸の内一丁目９番２号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

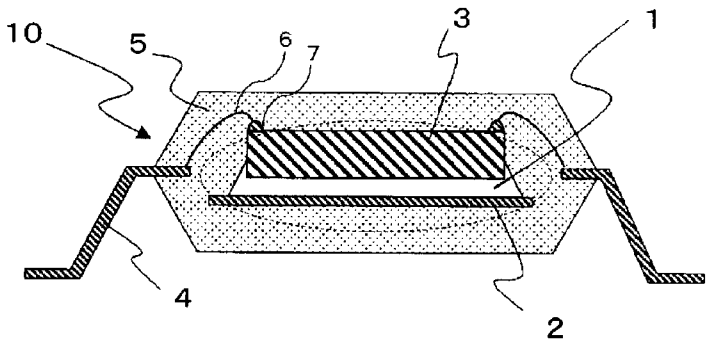
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,

[続葉有]

(54) **Title**: SEMICONDUCTOR DEVICE

(54) 発明の名称 : 半導体装置

[図1]



(57) **Abstract**: The present invention provides a semiconductor device obtained at excellent yield. This semiconductor device (10) is equipped with: a base material (die pad) (2); a semiconductor element (3); and a bonding layer (1) interposed between the base material and the semiconductor element (3), bonding the two together. The bonding layer (1) contains a heat conductive filler (8). In this semiconductor device (10), the heat conductive filler (8) is dispersed through the bonding layer (1); and where C denotes the heat conductive filler (8) content of the bonding layer (1) as a whole, C1 denotes the heat conductive filler (8) content of a region (1) extending from the interface at the semiconductor element (3) side of the bonding layer (1) to a depth of 2 μm therein, and C2 denotes the heat conductive filler (8) content of a region (2) extending from the interface at the base material (die pad) (2) side of the bonding layer (1) to a depth of 2 μm therein, the conditions C1<C and C2<C are met.

(57) 要約: 本発明により、歩留まりに優れた半導体装置が提供される。本発明の半導体装置（１０）は、基材（ダイパット）（２）と、半導体素子（３）と、基材および半導体素子（３）の間に介在し、両者を接着する接着層（１）と、を備える。接着層（１）中に熱伝導性フィラー（８）を含有している。この半導体装置（１０）は、接着層（１）中に熱伝導性フィラー（８）が分散しており、接着層（１）全体中の熱伝導性フィラー（８）の含有率をＣとし、接着層（１）の半導体素子（３）側の界面から深さ２μｍまでにわたる領域１における熱伝導性フィラー（８）の含有率をＣ１とし、接着層１の基材（ダイパット）（２）側の界面から深さ２μｍまでにわたる領域２における熱伝導性フィラー（８）の含有率をＣ２としたとき、Ｃ１＜Ｃ、かつ、Ｃ２＜Ｃを満たすように特定されている。

WO 2012/165273 A1

NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）