

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
05. August 2021 (05.08.2021)



(10) Internationale Veröffentlichungsnummer
WO 2021/151594 A1

(51) Internationale Patentklassifikation:
G02B 6/132 (2006.01) H01L 31/09 (2006.01)
G02F 1/035 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2020/087445

(22) Internationales Anmeldedatum:
21. Dezember 2020 (21.12.2020)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2020 102 534.3
31. Januar 2020 (31.01.2020) DE

(71) Anmelder: GESELLSCHAFT FÜR ANGEWANDTE
TE MIKRO- UND OPTOELEKTRONIK MIT

BESCHRÄNKTER HAFTUNG - AMO GMBH
[DE/DE]; Otto-Blumenthal-Str. 25, 52074 Aachen (DE).

(72) Erfinder: SCHALL, Daniel; Monnetweg 23, 52066 Aachen (DE).

(74) Anwalt: PAUL & ALBRECHT PATENTANWÄLTE
PARTG MBB; Stresemannallee 4b, 41460 Neuss (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM,

(54) Title: SEMICONDUCTOR APPARATUS AND SEMICONDUCTOR DEVICE, AND METHOD FOR PRODUCING SAME

(54) Bezeichnung: HALBLEITERVORRICHTUNG UND HALBLEITEREINRICHTUNG SOWIE VERFAHREN ZUR HERSTELLUNG SOLCHER

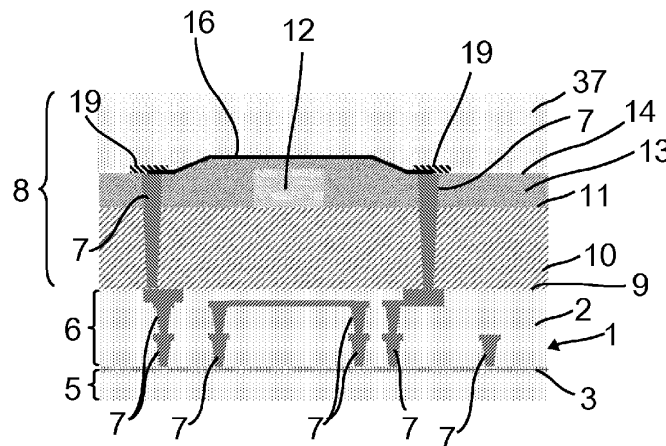


Fig. 2

(57) Abstract: The present application relates to a semiconductor apparatus, comprising a wafer (1) having a preferably one-piece semiconductor substrate, in particular a silicon substrate (2), and at least one integrated electronic component (3) which extends in and/or on the semiconductor substrate (2), wherein the wafer (1) comprises a front-end-of-line (5) that has the integrated electronic component (3), or at least one of the integrated electronic components, and comprises a back-end-of-line (6) located thereabove, and a photonic platform (8) which is produced on the top face (9) of the wafer (1) facing away from the front-end-of-line (5), which platform comprises at least one waveguide (12) and at least one electro-optic device (15), in particular at least one photodetector and/or at least one electro-optic modulator, wherein the electro-optic devices (15), or at least one of the electro-optic devices, of the photonic platform (8) is connected to the integrated electronic components (3), or at least one of integrated electronic components, of the wafer (1).

(57) Zusammenfassung: Die vorliegende Anmeldung betrifft eine Halbleitervorrichtung umfassend einen Wafer (1) mit einem bevorzugt einteiligen Halbleiter-, insbesondere Siliziumsubstrat (2) und wenigstens einem integrierten elektronischen Bauteil (3), das sich in und/oder auf dem Halbleitersubstrat (2) erstreckt, wobei der Wafer (1) ein das oder wenigstens eines der integrierten elektronischen Bauteile (3) umfassendes Front-End-of-Line (5) und ein darüber liegendes Back-End-of-Line (6) aufweist, und eine auf der von dem

[Fortsetzung auf der nächsten Seite]

WO 2021/151594 A1

TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

Front-End-of-Line (5) abgewandten Oberseite (9) des Wafers (1) hergestellte photonische Plattform (8), die wenigstens einen Wellenleiter (12) und wenigstens eine elektro-optischen Einrichtung (15), insbesondere wenigstens einen Photodetektor und/oder wenigstens einen elektro-optischen Modulator, aufweist, wobei die oder wenigstens eine der elektro-optischen Einrichtungen (15) der photonischen Plattform (8) mit dem oder wenigstens einem der integrierten elektronischen Bauteile (3) des Wafers (1) verbunden ist.