

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 1 月 5 日 (05.01.2023)



(10) 国际公布号
WO 2023/273361 A1

(51) 国际专利分类号:
H01L 27/108 (2006.01)

(21) 国际申请号: PCT/CN2022/076315

(22) 国际申请日: 2022 年 2 月 15 日 (15.02.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202110753695.0 2021 年 7 月 2 日 (02.07.2021) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(72) 发明人: 肖德元 (XIAO, Deyuan); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(74) 代理人: 北京同立钧成知识产权代理有限公司 (LEADER PATENT & TRADEMARK FIRM); 中国北京市海淀区西直门北大街32号枫蓝国际A座8F-6, Beijing 100082 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) Title: STORAGE UNIT AND PREPARATION METHOD THEREFOR, AND MEMORY AND PREPARATION METHOD THEREFOR

(54) 发明名称: 存储单元及其制备方法、存储器及其制备方法

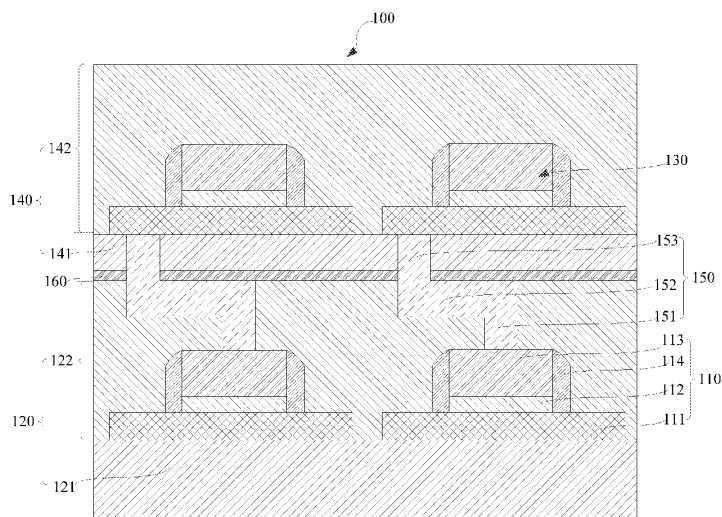


图 1

(57) Abstract: Provided in the present disclosure are a storage unit and a manufacturing method therefor, and a memory and a preparation method therefor, relating to the technical field of semiconductors; the storage unit comprises a first dielectric layer and a second dielectric layer arranged in a stack, wherein a first transistor is arranged in the first dielectric layer, a second transistor is arranged in the second dielectric layer, and the first transistor and the second transistor are connected by a connecting wire. By means of using the parasitic capacitance in the first transistor or the second transistor as a storage element to replace a capacitor in the prior art, the present disclosure can reduce the volume occupied by the storage unit and provide a guarantee for the development of storage units in

[见续页]

WO 2023/273361 A1

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

the direction of integration. In addition, the first transistor and the second transistor are both metal oxide thin film transistors, enabling the memory to have a higher retention time, and improving the performance of the memory whilst reducing the volume of the memory.

(57) 摘要: 本公开提供一种存储单元及其制备方法、存储器及其制备方法, 涉及半导体技术领域, 该存储单元包括层叠设置的第一介质层和第二介质层, 其中第一介质层内设置有第一晶体管, 第二介质层内设置有第二晶体管, 第一晶体管与第二晶体管之间利用连接导线连接。本公开通过利用第一晶体管或者第二晶体管中的寄生电容作为存储元件, 来替换相关技术中的电容器, 可以降低存储单元所占的体积, 为存储单元向集成化方向发展提供保障。另外, 第一晶体管和第二晶体管均为金属氧化物薄膜晶体管, 可以使得存储器可以具有较高的保留时间, 在降低存储器在体积的同时, 也能提高存储器的性能。