

명세서

발명의 명칭: 반도체 제조장치용 엣지 링 및 이의 제조방법

기술분야

- [1] 본 발명은, 반도체 제조장치용 엣지 링 및 이의 제조방법에 관한 것이다.

배경기술

- [2] 웨이퍼 에지 칩(Wafer Edge Chip)의 제조를 위해 웨이퍼에 조사되는 플라즈마의 균일성 확보를 위해 웨이퍼 및 엣지 링(또는, 포커스 링(focus ring))의 온도 균일성이 확보가 필요하므로, 엣지 링 및 웨이퍼의 냉각을 위한 He 가스의 원활한 공급이 요구되고 있다.
- [3] 미세선폭 및 다단의 에칭을 위해 높은 내식성을 가지는 CVD SiC 소재는, 내플라즈마 특성을 우수하나 실리콘에 비해 높은 경도를 가지고 있어서 다른 부품과의 밀착성이 떨어지고, 냉각용 He 누출(leak)이 발생되어 제품 적용이 불가능한 경우가 발생한다.
- [4] CVD SiC에 실리콘을 부착한 하이브리드 방식으로 하부가 다른 부품이 닿는 부분을 실리콘으로 제작하여 CVD SiC인 상부와 접합하는 방식이 있으나, 접합제 등의 사용에 따른 공정 중 입자 발생 가능성이 높고, 제조 공정이 복잡하여 원가 상승에 의한 높은 비용이 발생할 수 있다. 또한, 고온에서 접합제의 부착력이 감소하여 CVD SiC 부분과 실리콘 부분이 밀착되어 상부 CVD SiC 부분이 공정 중 떨어지거나 분리될 수 있다.
- [5]

발명의 상세한 설명

기술적 과제

- [6] 본 발명은, 상기 언급한 문제점을 해결하기 위해서, 고경도 및 저경도 재료를 적용하여 다른 부품과 밀착력이 향상될 뿐만 아니라 내플라즈마성이 향상된 반도체 제조장치용 부품을 제공하는 것이다. 예를 들어, 기존의 CVD SiC 엣지 링의 사용하는데 발생하는 He 누출 현상을 개선시키고, 반도체 제조장치에 장착 시 다른 부품과 밀착력이 향상될뿐만 아니라 내플라즈마성이 향상된 엣지 링을 제공할 수 있다.
- [7] 본 발명은, 제조공정 중에 공급하는 원료에서의 Si 및 C의 비율 조절 방식을 이용하는 연속적인 증착(예: CVD) 공정 또는 접합과 같은 간단한 방식으로, 반도체 제조장치용 부품을 제작할 수 있는, 본 발명에 의한 반도체 제조장치용 부품의 제조방법을 제공하는 것이다.
- [8] 그러나, 본 발명이 해결하고자 하는 과제는 이상에서 언급한 것들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 해당 분야 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [9] 일 실시 예에 따른 엿지 링은 고경도를 갖는 상부층; 및 상기 상부층의 하부에 위치되어 상기 상부층보다 저경도를 갖는 하부층을 포함하고, 상기 하부층은 플라즈마 식각장치의 내부부품과 접촉되게 위치된 것일 수 있다.
- [10] 일 실시 예에 따라, 상기 상부층은 SiC 또는 B_4C 로 형성된 것일 수 있다.
- [11] 일 실시 예에 따라, 상기 상부층의 두께는 1 mm 이상인 것일 수 있다.
- [12] 일 실시 예에 따라, 상기 하부층은 C/SiC 또는 $\text{C/B}_4\text{C}$ 로 이루어진 것일 수 있다.
- [13]
- [14] 일 실시 예에 따라, 상기 하부층은 C/SiC 소재이고, Si:C 의 원자비가 1 : 1.4 내지 1 : 1.6인 것일 수 있다.
- [15] 일 실시 예에 따라, 상기 하부층은 $\text{C/B}_4\text{C}$ 소재이고 B : C 의 원자비가 0 초과 : 1 내지 4 미만 : 1인 것일 수 있다.
- [16] 일 실시 예에 따라, 상기 하부층의 비커스 경도는 1000 kgf/mm^2 내지 2000 kgf/mm^2 인 것일 수 있다.
- [17] 일 실시 예에 따라, 상기 하부층의 두께는 0.2 mm 이상인 것일 수 있다.
- [18] 일 실시 예에 따라, 상기 하부층은 상기 상부층에 증착되어 형성된 것일 수 있다.
- [19] 일 실시 예에 따라, 상기 엿지 링은 CVD 법으로 증착하되 상기 하부층이 C/SiC 이면 Si 와 C 의 원료비를 연속적으로 변화시키며 증착하고, 상기 하부층이 $\text{C/B}_4\text{C}$ 이면 B 와 C 의 원료비를 연속적으로 변화시키며 증착한 것일 수 있다.
- [20] 일 실시 예에 따라, 본 발명의 엿지 링 제조 방법은 고경도 상부층을 형성하고, 상부층 대비 저경도인 하부층을 형성하고, 부품 형태로 가공하는 것일 수 있다.
- [21] 일 실시 예에 따라, 상부층을 형성할 때, 상부층은 CVD, 반응소결, 또는 소결로 형성되는 것일 수 있다.
- [22] 일 실시 예에 따라, 하부층을 형성할 때, 하부층은 상부층 상에 증착되는 것일 수 있다.
- [23] 일 실시 예에 따라, 하부층을 형성할 때, 하부층은 B : C 또는 Si : C 의 원료비를 연속적으로 변화시키며 증착하는 것일 수 있다.
- [24] 일 실시 예에 따라, 하부층을 형성할 때, 상부층-하부층을 접합하는 것일 수 있다.
- [25] 일 실시 예에 따라, 상부층-하부층을 접합하는 것은 접착제, 열 및 압력 중 적어도 하나 이상 또는 이들의 조합을 통해 접합하는 것일 수 있다.
- [26] 일 실시 예에 따른 반도체 제조장치용 복합소재 부품의 재생방법은, 엿지 링의 재생방법으로, 포커스 링의 상부층 하면에 하부층을 형성하는 단계; 및 하부층을 포함하도록 상기 포커스 링의 형상을 가공하는 단계; 를 포함하는 것이다.
- [27] 일 실시 예에 따라, 상기 상부층은 SiC 또는 B_4C 를 포함하고, 상기 하부층은 C/SiC 또는 $\text{C/B}_4\text{C}$ 를 포함하는 것일 수 있다.

- [28] 일 실시 예에 따라, 상기 하부층을 형성하는 단계는, 상기 포커스 링의 하부면, 상부면 및 옆면 중 적어도 하나 이상에 상기 하부층을 형성하는 것이고, 상기 상부면은 플라즈마 노출면인 것일 수 있다.
- [29] 일 실시 예에 따라, 상기 포커스 링의 형상을 가공하는 단계는, 상기 C/SiC 코팅층이 포커스 링의 하부면이 되도록 형상 가공하는 것일 수 있다.
- [30] 일 실시 예에 따라, 상기 포커스 링의 형상을 가공하는 단계는, 웨이퍼 안착을 위해 설계된 영역을 갖고, 플라즈마 노출면인 상부면; 및 하부면을 포함하는 포커스 링으로 형상 가공하는 것일 수 있다.
- [31] 일 실시 예에 따라, 상기 포커스 링의 적어도 일면에 하부면을 형성하는 단계는, 상기 포커스 링의 적어도 일면에 코팅용 지그를 부착하는 단계를 포함하고; 코팅용 지그를 부착하는 단계는, 상기 포커스 링의 상부면에 코팅용 지그를 부착하는 것이고, 상기 지그가 부착된 포커스 링의 적어도 일면에 하부면을 증착하는 단계;를 포함하고, 상기 하부층을 증착하는 단계는, 상기 코팅용 지그가 형성된 면을 제외한 적어도 일면에 상기 하부층을 증착하는 것이고, 상기 하부층을 증착하는 단계 이후에 코팅용 지그를 제거하는 단계를 포함하는 것일 수 있다.
- [32] 일 실시 예에 따라, 상기 포커스 링의 하부면 또는/및 상부면을 형상 가공하는 단계를 포함하는 것일 수 있다.

발명의 효과

- [33] 본 발명의 일 실시예에 따라, 본 발명은, 반도체 제조공정에서 열악한 환경(예: 플라즈마, 고온, 고압, 가스, 에칭 등의 케미컬 사용 환경) 등에서 우수한 내성으로 손상을 방지하고, 반도체 제조장치 내에서 다른 부품(예: 세라믹 부품), 반도체 기판(예: 웨이퍼 기판) 등과 밀착성이 우수하여 공정 안정성을 구현할 수 있는, 반도체 제조장치용 부품(예: 엠티 링) 및 이의 제조방법을 제공할 수 있다. 본 발명의 일 실시예에 따라, 상기 반도체 제조장치는 엠티 링이며, 예를 들어, 반도체 플라즈마 처리 공정에서 냉각을 위한 He 가스가 주입되어 이동하는 부분을 실리콘과 유사하거나 보다 낮은 정도를 가지는 소재(예: C-rich 재료)(예: C/SiC 또는 C/B₄C)를 적용하여 다른 세라믹 부품과 밀착성을 증가시키고, 플라즈마에 노출되는 부분을 고정도 재료(예: SiC 또는 B₄C)를 구성하여 내플라즈마성과 He 가스 누출 문제를 해결할 수 있는 엠티 링을 제공할 수 있다.

도면의 간단한 설명

- [34] 도 1a는, 본 발명의 일 실시예에 따라, 본 발명에 의한 상부층(예: SiC 층 또는 B₄C) 및 하부층(예: C/SiC 또는 C/B₄C)이 적층된 엠티 링의 구성을 나타낸 것이다.
- [35] 도 1b는, 본 발명의 일 실시예에 따라, 본 발명에 의한 상부층(예: SiC 층 또는 B₄C), 접착층 및 하부층(예: C/SiC 또는 C/B₄C)이 적층된 엠티 링의 구성을 나타낸 것이다.
- [36] 도 2는, 본 발명의 일 실시예에 따라, Si : C 원료비 비율에 따른 C/SiC소재의 vicker's 경도변화를 나타낸 것이다.

- [37] 도 3a는, 본 발명의 일 실시예에 따라, 본 발명의 실시예에서 제조된 SiC소재층(Si : C 원료비=1 : 1~1.1)의 결정특성(XRD)을 나타낸 것이다.
- [38] 도 3b는, 본 발명의 일 실시예에 따라, 실시예에서 제조된 C/SiC소재(Si : C 원료비=1 : 1.2~1.4)의 결정특성(XRD)을 나타낸 것이다.
- [39] 도 3c는, 본 발명의 일 실시예에 따라, 실시예에서 제조된 C/SiC소재(Si : C 원료비=1 : 1.5~1.6)의 결정특성(XRD)을 나타낸 것이다.
- [40] 도 4a는, 본 발명의 일 실시예에 따라, Si : C 원료비 비율(Si : C 원료비=1 : 1.1)에 따른 C/SiC소재 표면의 SEM 이미지를 나타낸 것이다.
- [41] 도 4b는, 본 발명의 일 실시예에 따라, Si : C 원료비 비율(Si : C 원료비=1 : 1.2)에 따른 C/SiC소재 표면의 SEM 이미지를 나타낸 것이다.
- [42] 도 4c는, 본 발명의 일 실시예에 따라, Si : C 원료비 비율(Si : C 원료비=1 : 1.3)에 따른 C/SiC소재 표면의 SEM 이미지를 나타낸 것이다.
- [43] 도 4d는, 본 발명의 일 실시예에 따라, Si : C 원료비 비율(Si : C 원료비=1 : 1.4)에 따른 C/SiC소재 표면의 SEM 이미지를 나타낸 것이다.
- [44] 도 4e는, 본 발명의 일 실시예에 따라, Si : C 원료비 비율(Si : C 원료비=1 : 1.5)에 따른 C/SiC소재 표면의 SEM 이미지를 나타낸 것이다.
- [45] 도 4f는, 실시예 1에서 제조된 복합재료의 Si : C의 원료비(Si : C 원료비=1 : 1.6)에 따라 C/SiC소재층의 SEM 이미지를 나타낸 것이다.
- [46] 도 5a는, 본 발명의 일 실시예에 따라, 실시예에서 제조된 B₄C(B/C=4) 소재의 결정특성(XRD)을 나타낸 것이다.
- [47] 도 5b는, 본 발명의 일 실시예에 따라, 실시예에서 제조된 C/B₄C(B/C=1.2) 소재의 결정특성(XRD)을 나타낸 것이다.
- [48] 도 5c는, 본 발명의 일 실시예에 따라, 실시예에서 제조된 C/B₄C(B/C=0.6) 복합소재의 결정특성(XRD)을 나타낸 것이다.
- [49] 도 6은, 본 발명의 일 실시예에 따라, B/C 비율에 따른 C/B₄C 복합 소재의 비커스 경도변화를 나타낸 것이다.
- [50] 도 7은, 본 발명의 일 실시예에 따라, 본 발명의 의한 반도체 제조장치용 복합소재 부품의 재생방법(예: 포커스 링의 재생방법)의 공정을 예시적으로 나타낸 것이다.
- [51] 도 8은, 본 발명의 다른 실시예에 따라, 본 발명에 의한 반도체 제조장치용 복합소재 부품의 재생방법(예: 포커스 링의 재생방법)의 공정을 예시적으로 나타낸 것이다.

발명의 실시를 위한 최선의 형태

- [52] 이하 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다. 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 또한, 본 명세서에서 사용되는 용어들은 본 발명의 바람직한 실시

예를 적절히 표현하기 위해 사용된 용어들로서, 이는 사용자, 운용자의 의도 또는 본 발명이 속하는 분야의 관례 등에 따라 달라질 수 있다. 따라서, 본 용어들에 대한 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다. 각 도면에 제시된 동일한 참조 부호는 동일한 부재를 나타낸다.

- [53] 명세서 전체에서, 어떤 부재가 다른 부재 "상에" 위치하고 있다고 할 때, 이는 어떤 부재가 다른 부재에 접해 있는 경우뿐 아니라 두 부재 사이에 또 다른 부재가 존재하는 경우도 포함한다.
- [54] 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 다른 구성요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.
- [55] 이하, 본 발명의 반도체 제조장치용 엿지 링 및 이의 제조방법에 대하여 실시예 및 도면을 참조하여 구체적으로 설명하도록 한다. 그러나, 본 발명이 이러한 실시예 및 도면에 제한되는 것은 아니다.
- [56] 본 발명의 일 실시 예에 따라, 엿지 링은 고경도를 갖는 상부층(110); 및 상부층의 하부에 위치되어 상부층(110)보다 저경도를 갖는 하부층(120)을 포함할 수 있다.
- [57] 일 실시 예에 따라, 상부층(110)은 SiC 또는 B₄C를 포함하고, 하부층(120)은 C-rich재료를 포함할 수 있으며, 예를 들어, C/SiC 또는 C/B₄C를 포함할 수 있다. 즉, C-rich재료(예: C/SiC 또는 C/B₄C)는 가공성이 높고 상부층(110) 보다 낮은 경도를 가지므로, 상부층(110)의 고경도 특성에 의한 He 누출(leak) 현상을 해결할 수 있다. 본 발명의 일 실시예에 따라, 상기 엿지 링은, 다른 부품과 접촉되는 하부층(120)에 비정질 카본(carbon)이 SiC(예: CVD SiC) 또는 B₄C(예: CVD B₄C)내에 균일하게 분포하는 C/SiC 또는 C/B₄C 소재가 형성되고, 플라즈마 노출 영역에 내플라즈마 성을 갖는 CVD SiC 또는 CVD B₄C를 형성하여 다른 부품과의 밀착성과 He 누출(leak) 현상을 개선시킬 수 있다. 즉, CVD SiC 또는 CVD B₄C는 높은 경도로 인하여 다른 세라믹 부품들과의 밀착성이 떨어지는 경향이 있지만, 실리콘과 유사한 경도를 가지는 비정질 카본을 포함하는 C/SiC 또는 C/B₄C 소재에 의해서 다른 부품과 밀착성을 향상시킬 수 있다.
- [58] 일 실시 예에 따라, 상부층(110)은, 플라즈마 노출면을 갖는 것으로 상부층(110)의 두께는 적어도 1 mm 이상; 1.5 mm 이상; 1 mm 내지 10 mm; 또는 1 mm 내지 5 mm일 수 있다. 언급된 값에서 최대 또는 최소 두께 값을 선택할 수 있다. 상기 두께 범위 내에 포함되면 내플라즈마성을 가지면서 다른 세라믹 부품과 고정 시 밀착성을 유지할 수 있다. 일 실시 예에 따라, 상부층(110)은 반도체 웨이퍼 기판이 안착되는 부분(A)을 포함하고, 예를 들어, 상기 부분(A)의 두께(a)는, 적어도 1 mm 이상; 1.5 mm 이상; 또는 1 mm 내지 5 mm일 수 있다.
- [59] 일 실시 예에 따라, 하부층(120)은 플라즈마 식각장치의 내부부품 (예: 쿼츠)과 접촉되게 위치될 수 있고, 내부부품에 고정 및 밀착시키는 체결 부분(B)을 포함

할 수 있다. 하부층(120)의 두께는, 적어도 0.2 mm 이상; 0.3 mm 이상; 0.5 mm 이상; 0.2 mm 내지 10 mm; 또는 0.2 mm 내지 2 mm일 수 있다. 언급된 값에서 최대 또는 최소 두께 값에 해당될 수 있다. 상기 두께 범위 내에 포함되면 내플라즈마성을 가지면서 다른 세라믹 부품과 고정 시 밀착성을 유지할 수 있다.

- [60] 일 실시 예에 따라, 하부층(120)은, 다른 부품(예: 쿼츠)과 접촉면을 갖는 하면이며, 다른 부품에 고정 및 밀착시키는 체결 부분(B)을 포함하고, 예를 들어, 상기 부분의 두께(b)는, 적어도 0.2 mm 이상; 0.3 mm 이상; 또는 0.2 mm 내지 2 mm일 수 있다.
- [61] 일 실시 예에 따라, 하부층(120)은 C/SiC소재를 포함하고, C/SiC 증착 시 원료의 비율로 물성을 조절할 수 있으며, 예를 들어, C/SiC 복합층(110)의 증착 시 Si : C의 원료비는, 1 : 1.4 내지 1 : 1.6; 1 : 1.4 내지 1 : 1.6(미만); 1 : 1.41 내지 1 : 1.59, 1 : 1.44 내지 1 : 1.57; 1 : 1.49 내지 1 : 1.57; 또는 1 : 1.5 내지 1 : 1.55일 수 있다. 상기 원료비를 제어하여 플라즈마 환경과 같은 반도체 공정에서 충돌 또는 충격에 의한 반도체 부품 손상을 방지하고, 엣지 링이 다른 부품에 밀착성을 갖도록 적절한 비커스 경도를 확보할 수 있다.
- [62] 일 실시 예에 따라, 하부층(120)은 C/B₄C 소재를 포함하고, C/B₄C 증착 시 원료의 비율로 물성을 조절할 수 있으며, C/B₄C 소재에서 B : C의 원자비는 0 초과 : 1 내지 4 미만 : 1; 0.1 : 1 내지 4 미만 : 1; 0.2 : 1 내지 3 : 1; 0.3 : 1 내지 2 : 1; 또는 0.5 : 1 내지 1.5 : 1일 수 있으며, 상기 원자비를 제어하여 플라즈마 환경과 같은 반도체 공정에서 충돌 또는 충격에 의한 반도체 부품 손상을 방지하고, 엣지 링이 다른 부품에 밀착성을 갖도록 적절한 비커스 경도를 확보할 수 있다.
- [63] 일 실시 예에 따라, 하부층(120)(C/SiC 또는 C/B₄C)의 비커스 경도는, 1000 kg/mm² 내지 2000 kg/mm²이며, 바람직하게는 실리콘과 유사하거나 낮은 비커스 경도일 수 있다.
- [64] 상기 하부층의 비커스 경도가 1000 kg/mm² 미만인 경우, 낮은 정도에 따른 충격이나 충격에서 칩핑(chipping) 발생 등에 의해 취급이 어려울 수 있고, 상기 하부층의 경도가 2000 kg/mm² 초과인 경우, 높은 정도로 인하여 다른 부품과 밀착성이 낮아 He 가스의 누출 문제가 발생될 수 있다.
- [65] 일 실시 예에 따라, 하부층(120) 및 상부층(110)은 증착되어 형성된 것으로, 하부층(120) 및 상부층(110) 사이는 접합층-프리(free, 무-접착층)(도 1a)일 수 있다. 이는 상부층(110)(예: CVD SiC 또는 CVD B₄C)형성 중 일정 두께 이상부터 카본 소스를 증가시켜 연속적인 CVD 증착 방식으로 치밀하고 다른 세라믹 부품들과의 밀착성이 개선된 C/SiC 복합층 또는 C/B₄C을 형성할 수 있다.
- [66] 일 실시 예에 따라, 엣지 링은 CVD 법으로 증착하되 하부층(120)이 C/SiC이면 Si와 C의 원료비를 연속적으로 변화시키며 증착하고, 하부층(120)이 C/B₄C이면 B와 C의 원료비를 연속적으로 변화시키면서 증착될 수 있다.

- [67] 일 실시 예에 따라, 상부층(110)을 형성할 때 상부층(110)은 CVD, 반응소결, 또는 소결로 형성될 수 있다. 일 실시 예에 따라, 하부층(120)을 형성할 때 하부층(120)은 상부층(110) 상에 증착되는 것일 수 있다.
- [68] 일 실시 예에 따라, 기재 상에 상부층(110)을 형성하고, 상기 기재는 그래파이트 등일 수 있으나, 이에 제한되지 않는다. 일 실시 예에 따라, 상부층(110)은 CVD, 반응소결, 또는 소결로 형성될 수 있고, 예를 들어, 1100 ℃ 내지 1700 ℃; 또는 성장 속도 및 원료비를 조절하기 위해서 1200 ℃ 내지 1450 ℃ 의 온도에서 형성될 수 있다. 언급된 조건은 CVD, 반응소결, 또는 소결에 적용되는 공정 조건일 수 있다. 예를 들어, 1100 ℃ 내지 1700 ℃; 또는 성장 속도 및 원료비를 조절하기 위해서 1200 ℃ 내지 1450 ℃의 온도 및 700 torr 내지 760 torr 압력에서 이루어질 수 있다. 언급된 조건은 CVD, 반응소결, 또는 소결에 적용되는 공정 조건일 수 있다. 일 실시 예에 따라, 상기 온도, 상기 압력 또는 이 둘에 따라 각층의 증착 시 적용되는 Si : C의 원료비 또는 B : C의 원료비는, 본 발명의 반도체 제조장치용 부품인 엣지 링의 물성을 확보하기 위해서 상기 언급한 Si : C의 원료비 또는 B : C의 원료비 범위 내에서 선택될 수 있다. 일 실시 예에 따라, 하부층(120)을 형성할 때 하부층(120)은 B : C 또는 Si : C의 원료비를 연속적으로 변화시키며 증착하는 것일 수 있다.
- [69] 일 실시 예에 따라, 하부층(120) 및 상부층(110)은 서로 접합된 것일 수 있다. 예를 들어, 열, 압력 및 접착제 중 적어도 하나 이상을 이용하여 접합된 것일 수 있다. 일 실시 예에 따라, 하부층(120)을 형성할 때, 상부층(110)-하부층(120)을 접합하는 것일 수 있다. 일 실시 예에 따라, 상부층(110)-하부층(120)을 접합하는 것은 접착제, 열 및 압력 중 적어도 하나 이상 또는 이들의 조합을 통해 접합하는 것일 수 있다. 일 실시 예에 따라, 도 1b에서 나타낸 바와 같이, 상부층(110) 및 하부층(120) 사이에 접착층(130)을 포함하는 엣지 링을 형성할 수 있다. 예를 들어, 상부층(110) 및 하부층(120)은 각각 기재 상에 형성하고 상부층(110), 하부층(120) 또는 이들의 표면 상에 접착제를 도포한 이후 접착할 수 있다. 접착 시 열, 압력 또는 이들을 가할 수 있다. 상기 접착제는 세라믹 접착에 적용 가능한 것이라면 제한 없이 적용될 수 있다.
- [70] 일 실시 예에 따라, 상부층(110) 및 하부층(120)은 각각 기재 상에 형성하고 상부층(110) 및 하부층(120)이 접촉하도록 배치한 이후 열, 압력 또는 이 둘을 가하여 접합시킬 수 있다.
- [71] 일 실시 예에 따라, 상부층(110)을 형성하고 하부층(120)을 형성한 이후에 부품 형태(엣지 링)로 가공할 수 있다. 예를 들어, 다른 부품과 밀착되는 부분인 하단층(120)(C/B₄C 층 또는 C/SiC 층)이 위치하고, 플라즈마가 노출되고 반도체 웨이퍼가 안착되어 접촉되는 상단층(110)(SiC 층 또는 B₄C 층)이 위치하도록 엣지 링을 가공할 수 있다. 상기 엣지 링의 구체적인 형태는 본 발명의 기술 분야에서 알려진 형태 및 가공 방식을 이용할 수 있으며, 본 발명의 목적 및 범위를 벗어나지 않는다면 적절하게 선택할 수 있으며, 본 명세서에는 구체적으로 언급하지 않는다.

- [72] 실시예 1
- [73] CVD 방식으로 표 2의 Si/C 비율에 따른 C/SiC 소재를 제작하였다. C/SiC 소재 XRD 및 비커스 경도 특성을 측정하였다. 그 결과는 표 1 및 도 2에 나타내었다.
- [74] 실시예 1에서 제조된 복합재료의 Si : C의 원료비 및 공정 온도에 따른 C/SiC 소재의 비커스 경도(Vicker's hardness)를 측정하여 표 1 및 도 2에 나타내었다.

[75] **【표 1】**

	비커스 경도 (kgf/mm^2)				
	공정 온도 [$^{\circ}\text{C}$]	1200 $^{\circ}\text{C}$	1300 $^{\circ}\text{C}$	1400 $^{\circ}\text{C}$	1450 $^{\circ}\text{C}$
공급원료의 Si : C 비율	1:1.2	3054.8	2998.3	2917.2	2845.8
	1:1.3	2926.6	2915.3	2891.5	2795.4
	1:1.4	2912.8	2901.1	2872.8	2716.2
	1:1.5	1998.6	663.2	625.8	623.1
	1:1.6	653.2	602.5	528.9	425.5

- [76] 실시예 1에서 제조된 복합재료의 Si : C의 원료비 및 공정 온도에 따른 CSiC 소재의 XRD를 측정하여 도 3a 내지 도 3c에 나타내었고, XRD 피크 값은 표 2 및 표 3에 나타내었다.
- [77] 표 1 및 도 2 및 도 3a 내지 도 3c을 살펴보면, Si : C 원료비가 1 : 1.5 이상의 경우에는 결정질 SiC 및 결정질 카본이 형성되어 낮은 경도를 갖는 것을 확인할 수 있다. Si : C 원료비가 1 : 1.44 내지 1.49 영역에서 실리콘 및 퀴츠의 비커스 경도와 유사한 범위에 해당되고, 실리콘 및 퀴츠 재료와 우수한 밀착성을 제공할 수 있다. 즉, C/SiC 소재의 경도는, 표 1과 도 2에서 나타낸 바와 같이, Si : C 비율에 의해 변화되는 것을 확인할 수 있으며, 실리콘의 비커스 경도는, 2080 kgf/mm^2 이며 Si : C 원료비가 공정온도 1300 $^{\circ}\text{C}$ ~ 1400 $^{\circ}\text{C}$ 에서는 1 : 1.44 ~ 1.48으로, 1200 $^{\circ}\text{C}$ 내지 1300 $^{\circ}\text{C}$ 에서는 Si : C 원료비가 1 : 1.49 ~ 1.57, 바람직하게는 1 : 1.5 ~ 1.55에서 다른 부품과의 밀착성을 확보하는데 유리할 수 있다. 이는 엷지 링에 적용 가능한 경도를 구현할 수 있는 C/SiC 소재에 해당될 수 있다.
- [78] 표 2는, 실시예 1에서 제조된 복합재료의 Si : C의 원료비 및 공정 온도에 따른 CSiC 소재의 XRD를 측정하여 SiC (111) 피크 강도 값을 나타낸 것이다.

[79] 【표 2】

	SiC (111) 회절강도(cps)				
	공정 온도 [℃]	1200℃	1300℃	1400℃	1450℃
공급원료의 Si : C 비율	1:1.0	25436	10536	12801	11256
	1:1.2	8981	5351	3108	2724
	1:1.3	5613	4653	2692	2405
	1:1.4	4512	3185	2056	1935
	1:1.5	2759	2082	512	521
	1:1.6	2105	1824	298	317

[80] 표 3은, 실시예 1에서 제조된 복합재료의 Si : C의 원료비 및 공정 온도에 따른 CSiC소재의 XRD를 측정하여, 카본의 피크 강도 값을 나타낸 것이다.

[81] 【표 3】

	Carbon 회절강도 (cps)				
	공정 온도 [℃]	1200℃	1300℃	1400℃	1450℃
공급원료의 Si : C 비율	1:1.0	0	0	0	0
	1:1.2	0	0	0	0
	1:1.3	0	0	0	0
	1:1.4	0	0	0	0
	1:1.5	0	38	51	42
	1:1.6	0	105	112	106

[82] 표 2 및 표 3은, 각 공정 조건에서 C/SiC소재의 SiC (111) 회절강도 및 CSiC 소재의 카본 피크의 회절강도를 각각 나타낸 것이다. Si : C 원료비가 1 : 1.5 이상이고, 공정온도가 1300 ℃ 이상에서 SiC(111) 회절강도가 감소하고, 결정질 카본의 증가로 인하여 카본의 회절강도가 증가하는 것을 확인할 수 있다.

[83] 도 3a는, Si : C 원료비=1 : 1 ~ 1.1(증착 온도: 1300 ℃)인 CSiC소재의 XRD 패턴이고, 도 3b는, Si : C 원료비=1 : 1.2 ~ 1.4(증착 온도: 1300 ℃)인 CSiC소재의 XRD 패턴이며, 도 3c는, Si : C 원료비=1 : 1.5 ~ 1.6(증착 온도: 1300 ℃)인 CSiC소재의 XRD 패턴이다. 도 3c에서 카본 원료비의 증가에 따라 결정질 카본의 피크가 성장된 것을 확인할 수 있다.

[84] 도 4a, 도 4b, 도 4c, 도 4d, 도 4e 및 도 4f는, 실시예 1에서 제조된 복합재료의 Si : C의 원료비에 따라 C/SiC소재층의 SEM 이미지를 나타낸 것으로, 도 4a는 Si : C 원료비=1 : 1.1, 도 4b는 Si : C 원료비=1 : 1.2, 도 4c는 Si : C 원료비=1 : 1.3, 도 4d는 Si : C 원료비=1 : 1.4, 도 4e는 Si : C 원료비=1 : 1.5 및 도 4f는 Si : C 원료비=1 :

1.6이다. 도 4a, 도 4b, 도 4c, 도 4d, 도 4e 및 도 4f에서 Si : C의 원료의 증가에 따라 C/SiC소재의 표면의 미세구조가 변화되고, 기공이 형성되는 것을 알 수 있다.

[85] 실시예 2

[86] CVD 방식으로 B₄C 및 SiC 소재를 제작하였다. 소재에 따른 플라즈마 식각율을 평가하여 표 4에 나타내었다.

[87] 【표 4】

Sample	Etching Rate[$\mu\text{m/hr.}$]			
	1	2	3	Avg.
CVD-B ₄ C	3.83	3.69	3.61	3.71
CVD-SiC	5.7	5.7	5.71	5.70
Silicon	11.98	12.06	12.23	12.09
Si 대비 식각 개선률	68.3%	69.5%	70.1%	69.3%
SiC 대비 식각 개선률	32.8%	35.3%	36.7%	35.0%

[88] * 표 4에서 식각 개선률은 CVD-B₄C에 관련된 값이다.

[89] 표 4에서 나타낸 바와 같이, CVD B₄C 소재는 CVD SiC보다 플라즈마 내식성이 약 35 % 우수한 것을 확인할 수 있으며, 본 발명은 우수한 플라즈마 내식성을 갖는 CVD B₄C 소재를 적용한 엣지 링을 제공할 수 있다.

[90] 실시예 3

[91] CVD 방식으로 표 2의 B/C 비율에 따른 C/B₄C 소재를 제작하였다. C/B₄C 소재 XRD 및 비커스 경도 특성을 측정하였다. 그 결과는 표 5 및 도 5에 나타내었다.

[92] 【표 5】

B/C ratio	Vicker's Hardness (kgf/mm^2)					
	1	2	3	4	5	average
B/C=4.9	3186	3278	3055	3115	3098	3146.4
B/C=4	3106	3115	3078	3173	3054	3105.2
B/C=2	3178	3003	3055	3072	3053	3072.2
B/C=1.9	3086	3098	3042	3098	3055	3075.8
B/C=1.7	3026	3070	2931	3057	3147	3046.2
B/C=1.2	1835	1972	1854	1736	1865	1852.4
B/C=1	1038	990	923	959	944	970.8
B/C=0.6	475	432	443	461	472	456.6

- [93] CVD B₄C 소재는 도 5a 내지 5c에서 나타낸 바와 같이, XRD 패턴에서 카본 및 B₄C 피크를 확인할 수 있다. B/C 비율의 감소에 따라 카본 피크의 강도가 증가하는 것을 확인할 수 있다.
- [94] CVD B₄C 소재의 경도는 도 6 및 표 5에서 나타낸 바와 같이, B/C 비율의 감소에 따라 감소하는 경향을 가지고 있다. 여기서 실리콘의 비커스 경도(Vicker's hardness)는 약 2080 kg/mm²이며 이 기준으로 B/C 비율이 1.2 이하인 경우에는 실리콘보다 낮은 경도를 가지고 되어 다른 부품과의 밀착성을 확보할 수 있다.
- [95] 비커스 경도가 500 kg/mm² 이하가 되면 소재가 충격이나 충돌에서 칩(chip)이 생기는 문제로 취급이 어려울 가능성이 있으므로, 1000 kg/mm² 이상이 필요하고, 이는 CB₄C의 B/C 비율로 1~1.2에서 달성될 수 있다.
- [96] 본 발명은 B/C 비율이 4인 B₄C와 실리콘 또는 B/C 비율이 1~1.2가 되는 C-rich 탄화붕소(CBC) 소재를 물리적 또는 화학적 접합 방법을 통해서 접합시키고, 이러한 접합 소재는 엿지 링의 소재로 활용될 수 있다. 즉, 엿지 링에서 실리콘 또는 C-rich 탄화붕소 부분은 다른 세라믹 부품과 맞닿는 부분으로 구성하고, B₄C는 플라즈마에 노출되는 부분으로 구성할 수 있다. 이러한 구성을 갖는 엿지 링은 플라즈마 내구성 및 다른 부품과 밀착성이 향상될 수 있다.
- [97] 본 발명은, 다른 세라믹 부품들과의 밀착성이 요구되는 부분에 실리콘과 유사한 경도를 가지는 C 성분이 높은 C/B₄C 또는 C/SiC 소재가 형성된 엿지 링을 제공할 수 있고, 이는 CVD SiC에 의한 내플라즈마성을 확보하면서 기존에 CVD SiC의 높은 경도에 따른 낮은 밀착성과 He 가스 누출을 해결할 수 있다.
- [98] 일 실시 예에 따른 반도체 제조장치용 복합소재 부품의 재생방법은, 엿지 링의 재생방법으로, 포커스 링의 상부층 하면에 하부층을 형성하는 단계; 및 하부층을 포함하도록 상기 포커스 링의 형상을 가공하는 단계;를 포함하는 것이다.
- [99] 도 7은, 본 발명의 일 실시예에 따라, 본 발명에 의한 반도체 제조장치용 복합소재 부품의 재생방법(예: 포커스 링의 재생방법)의 공정을 예시적으로 나타낸 것이다.
- [100] 도 8은, 본 발명의 다른 실시예에 따라, 본 발명에 의한 반도체 제조장치용 복합소재 부품의 재생방법(예: 포커스 링의 재생방법)의 공정을 예시적으로 나타낸 것이다.
- [101] 도 7 및 도 8을 참조하면, 도 7 및 도 8은, 사용된 포커스 링(100)의 형태에 따라 재생방법의 공정을 나타낸 것으로, 도 7에서 상부면 상에 코팅용 지그(200)를 부착하는 단계(S110), 하부면 및 옆면을 둘러싸도록 C/SiC 코팅층(300)을 증착하는 단계(S120); 지그(200)를 제거하는 단계(S130); 및 C/SiC 코팅층(300)을 가공하는 단계(S210); 및 상부면을 가공하는 단계(S220);를 포함할 수 있다. 지그(200)를 제거하는 단계(S130)에서 C/SiC 코팅층(300)을 가공할 수 있다.

- [102] 도 8에서 상부면 상에 코팅용 지그(200)를 부착하는 단계(S110), 하부면 및 옆면을 둘러싸도록 C/SiC 코팅층(300)을 증착하는 단계(S120); 지그(200)를 제거하는 단계(S130); 및 상부면을 가공하는 단계(S220);를 포함할 수 있다.
- [103] 상부면을 가공하는 단계(S220)는 사용된 포커스 링에서 식각 등으로 손상된 실리콘 또는 SiC 층을 제거할 수 있다.
- [104] 일 실시 예에 따라, 상기 상부층은 SiC 또는 B₄C를 포함하고, 상기 하부층은 C/SiC 또는 C/B₄C를 포함하는 것일 수 있다.
- [105] 일 실시 예에 따라, 상기 하부층을 형성하는 단계는, 상기 포커스 링의 하부면, 상부면 및 옆면 중 적어도 하나 이상에 상기 하부층을 형성하는 것이고, 상기 상부면은 플라즈마 노출면인 것일 수 있다.
- [106] 일 실시 예에 따라, 상기 포커스 링의 형상을 가공하는 단계는, 상기 C/SiC 코팅층이 포커스 링의 하부면이 되도록 형상 가공하는 것일 수 있다.
- [107] 일 실시 예에 따라, 상기 포커스 링의 형상을 가공하는 단계는, 웨이퍼 안착을 위해 설계된 영역을 갖고, 플라즈마 노출면인 상부면; 및 하부면을 포함하는 포커스 링으로 형상 가공하는 것일 수 있다.
- [108] 일 실시 예에 따라, 상기 포커스 링의 적어도 일면에 하부면을 형성하는 단계는, 상기 포커스 링의 적어도 일면에 코팅용 지그를 부착하는 단계를 포함하고; 코팅용 지그를 부착하는 단계는, 상기 포커스 링의 상부면에 코팅용 지그를 부착하는 것이고, 상기 지그가 부착된 포커스 링의 적어도 일면에 하부면을 증착하는 단계;를 포함하고, 상기 하부층을 증착하는 단계는, 상기 코팅용 지그가 형성된 면을 제외한 적어도 일면에 상기 하부층을 증착하는 것이고, 상기 하부층을 증착하는 단계 이후에 코팅용 지그를 제거하는 단계를 포함하는 것일 수 있다.
- [109] 일 실시 예에 따라, 상기 포커스 링의 하부면 또는/및 상부면을 형상 가공하는 단계를 포함하는 것일 수 있다.
- [110] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다. 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

청구범위

- [청구항 1] 고경도를 갖는 상부층; 및
상기 상부층의 하부에 위치되어 상기 상부층 보다 저경도를 갖는 하부층을 포함하고
상기 하부층은 플라즈마 식각장치의 내부부품과 접촉되게 위치된 것을 특징으로 하는,
옛지 링.
- [청구항 2] 제1항에 있어서,
상기 상부층은 SiC 또는 B₄C로 형성된 것인,
옛지 링
- [청구항 3] 제1항에 있어서,
상기 상부층의 두께는 1 mm 이상인 것인
옛지 링.
- [청구항 4] 제1항에 있어서,
상기 하부층은 C/SiC 또는 C/B₄C로 이루어진 것인
옛지 링.
- [청구항 5] 제4항에 있어서,
상기 하부층은 C/SiC소재이고
Si:C의 원자비가 1:1.4 내지 1:1.6인 것인
옛지 링.
- [청구항 6] 제4항에 있어서,
상기 하부층은 C/B₄C소재이고
B : C의 원자비가 0 초과 : 1 내지 4 미만 : 1인 것인,
옛지 링.
- [청구항 7] 제1항에 있어서,
상기 하부층의 비커스 경도는 1000 kg_f/mm² 내지 2000 kg_f/mm²인,
옛지 링
- [청구항 8] 제1항에 있어서,
상기 하부층의 두께는 0.2 mm 이상인 것인,
옛지 링.
- [청구항 9] 제1항에 있어서,
상기 하부층은 상기 상부층에 증착되어 형성된 것인,
옛지 링.
- [청구항 10] 제9항에 있어서,
상기 옛지 링은 CVD 법으로 증착하되
상기 하부층이 C/SiC이면 Si와 C의 원료비를 연속적으로 변화시키며 증착하고,

- 상기 하부층이 C/B_4C 이면 B와 C의 원료비를 연속적으로 변화시키며 증착한 것인,
 옛지 링.
- [청구항 11] 고경도 상부층을 형성하고,
 상부층 대비 저경도인 하부층을 형성하고,
 부품 형태로 가공하는 것인,
 옛지 링 제조 방법.
- [청구항 12] 제11항에 있어서,
 상부층을 형성할 때
 상부층은 CVD, 반응소결, 또는 소결로 형성되는 것인,
 옛지 링 제조 방법.
- [청구항 13] 제11항에 있어서,
 하부층을 형성할 때
 하부층은 상부층 상에 증착되는 것인,
 옛지 링 제조 방법.
- [청구항 14] 제13항에 있어서,
 하부층을 형성할 때
 하부층은 B : C 또는 Si : C의 원료비를 연속적으로 변화시키며 증착하는 것인,
 옛지 링 제조 방법.
- [청구항 15] 제1항의 옛지 링의 재생방법으로,
 포커스 링의 상부층 하면에 하부층을 형성하는 단계; 및
 하부층을 포함하도록 상기 포커스 링의 형상을 가공하는 단계;
 를 포함하는,
 반도체 제조장치용 복합소재 부품의 재생방법.
- [청구항 16] 제15항에 있어서,
 상기 상부층은 SiC 또는 B_4C 를 포함하고,
 상기 하부층은 C/SiC 또는 C/B_4C 를 포함하는 것인,
 반도체 제조장치용 복합소재 부품의 재생방법.
- [청구항 17] 제15항에 있어서,
 상기 하부층을 형성하는 단계는,
 상기 포커스 링의 하부면, 상부면 및 옆면 중 적어도 하나 이상에 상기 하부층을 형성하는 것이고,
 상기 상부면은 플라즈마 노출면인 것인,
 반도체 제조장치용 복합소재 부품의 재생방법.
- [청구항 18] 제15항에 있어서,
 상기 포커스 링의 형상을 가공하는 단계는,
 C/SiC 코팅층이 포커스 링의 하부면이 되도록 형상 가공하는 것인,

- 반도체 제조장치용 SiC복합소재 부품의 재생방법.
- [청구항 19] 제15항에 있어서,
 상기 포커스 링의 형상을 가공하는 단계는,
 웨이퍼 안착을 위해 설계된 영역을 갖고, 플라즈마 노출면인 상부면; 및
 하부면을 포함하는 포커스 링으로 형상 가공하는 것인,
 반도체 제조장치용 복합소재 부품의 재생방법.
- [청구항 20] 제15항에 있어서,
 상기 포커스 링의 적어도 일면에 하부면을 형성하는 단계는,
 상기 포커스 링의 적어도 일면에 코팅용 지그를 부착하는 단계를 포함하
 고,
 코팅용 지그를 부착하는 단계는,
 상기 포커스 링의 상부면에 코팅용 지그를 부착하는 것이고,
 상기 지그가 부착된 포커스 링의 적어도 일면에 하부면을 증착하는 단계;
 를 포함하고,
 상기 하부층을 증착하는 단계는,
 상기 코팅용 지그가 형성된 면을 제외한 적어도 일면에 상기 하부층을 증
 착하는 것이고,
 상기 하부층을 증착하는 단계 이후에 코팅용 지그를 제거하는 단계를 포
 함하는 것인,
 반도체 제조장치용 복합소재 부품의 재생방법.
- [청구항 21] 제15항에 있어서,
 상기 포커스 링의 하부면 또는/및 상부면을 형상 가공하는 단계를 포함하
 는 것인.
 반도체 제조장치용 복합소재 부품의 재생방법.