

半导体装置及其制备方法、三维集成电路

交叉引用

本公开要求于 2020 年 7 月 20 日提交的申请号为 202010699333.3 名称为“半导体装置及其制备方法、三维集成电路”的中国专利申请的优先权，该中国专利申请的
5 全部内容通过引用全部并入本文。

技术领域

本公开涉及半导体技术领域，尤其涉及一种半导体装置及半导体装置的制备方法、包括该半导体装置的三维集成电路。

背景技术

10 目前，随着科技的发展，三维集成电路能够实现高传输速度、芯片级微型化封装，满足可携式电子产品轻、薄趋势，越来越受到广泛的关注。但是，由于其多芯片封装体的散热效果较差，导致其使用范围受到限制。

因此，有必要研究一种新的半导体装置及半导体装置的制备方法、包括该半导体装置的三维集成电路。

15 所述背景技术部分公开的上述信息仅用于加强对本公开的背景的理解，因此它可以包括不构成对本领域普通技术人员已知的现有技术的信息。

公开内容

本公开的目的在于克服上述现有技术的不足，提供一种半导体装置及半导体装置的制备方法、包括该半导体装置的三维集成电路。

20 根据本公开的一个方面，提供一种半导体装置，包括：
基板，其上设置有凹槽；

TSV 结构，设于所述基板上，所述 TSV 结构的第一端裸露在所述凹槽内，且所述第一端的端面与所述凹槽的底壁的距离小于所述凹槽的深度。

在本公开的一种示例性实施例中，所述制备方法还包括：

25 提供一基板，对所述基板进行图案化处理以形成凹槽包括：

提供一衬底基板，所述 TSV 结构的第一端裸露于所述衬底基板；

在所述衬底基板之上和所述 TSV 结构的第一端形成第一绝缘材料层，并对所述第一绝缘材料层进行图案化处理以形成第一绝缘层和第一盲孔，所述第一盲孔使所述 TSV 结构的裸露于所述衬底基板的所述第一端的至少部分裸露于所述第一绝缘层。

30 本公开的半导体装置，在基板上设置有凹槽，TSV 结构的第一端裸露在凹槽内，

第一端的端面与凹槽的底壁的距离小于凹槽的深度。一方面，TSV 结构的第一端裸露便于热量的散出；另一方面，第一端的端面与凹槽的底壁的距离小于凹槽的深度，即 TSV 结构的第一端凹陷在凹槽内，不会对其他结构产生影响。

应当理解的是，以上的一般描述和后文的细节描述仅是示例性和解释性的，并不能限制本公开。

附图说明

此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本公开的实施例，并与说明书一起用于解释本公开的原理。显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 是相关技术中半导体装置的结构示意图；

图 2 是图 1 中衬底基板的应力仿真示意图；

图 3 是本公开半导体装置第一示例实施方式的结构示意图；

图 4 是本公开半导体装置第二示例实施方式的结构示意图；

图 5 是本公开半导体装置第三示例实施方式的结构示意图；

图 6 是本公开半导体装置第四示例实施方式的结构示意图；

图 7 是本公开半导体装置第五示例实施方式的结构示意图；

图 8 是本公开半导体装置第六示例实施方式的结构示意图；

图 9 是本公开半导体装置第七示例实施方式的结构示意图；

图 10 是本公开半导体装置第八示例实施方式的结构示意图；

图 11 是本公开半导体装置第九示例实施方式的结构示意图；

图 12 是本公开半导体装置的制备方法一示例实施方式的流程示意框图；

图 13-图 20 是本公开半导体装置的制备方法一示例实施方式各个步骤的结构示意图；

图 21-图 26 是本公开半导体装置的制备方法另一示例实施方式各个步骤的结构示意图；

图 27-图 32 是本公开半导体装置的制备方法再一示例实施方式各个步骤的结构示意图。

图中主要元件附图标记说明如下：

1、衬底基板；11、第一凹槽；

21、第一绝缘材料层；22、第二绝缘材料层；24、第四绝缘材料层；

- 31、第一绝缘层；32、第二绝缘层；33、第三绝缘层；34、第四绝缘层；
41、第一盲孔；42、第二盲孔；44、第四盲孔；
51、第一导热材料层；52、第二导热材料层；54、第四导热材料层；55、导热材料层；
5 61、第一导热层；62、第二导热层；63、第三导热层；64、导热层；
71、第一散热层；72、第二散热层；73、第三散热层；74、散热层；
8、介电层；9、金属阻障层；10、TSV 结构；12、散热片；13、虚设 TSV 结构。

具体实施方式

现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形
10 式实施，且不应被理解为限于在此阐述的实施方式；相反，提供这些实施方式使得本
公开将全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。图中
相同的附图标记表示相同或类似的结构，因而将省略它们的详细描述。

参照图 1 所示的相关技术中半导体装置的结构示意图，为了增强多芯片封装体的
散热效果，一些产品中采用在衬底基板 1 上设置一些虚设 TSV 结构 13 作为辅助，衬
15 底基板 1 的材质为硅，经由虚设 TSV 结构 13 的柱状金属进行导热，然而单纯的虚设
TSV 结构 13 在端部却无太突出的散热效果。参照图 2 所示的图 1 中衬底基板的应力
仿真示意图，图中数字表示衬底基板 1 各处的应力。由于虚设 TSV 结构 13 的金属本
身热膨胀系数远大于衬底基板 1，若芯片散热效率不佳可能造成虚设 TSV 结构 13 热
膨胀致对衬底基板 1 施加应力，进而使衬底基板 1 和整体结构产生变形，而且使元件
20 特性漂移。

本示例实施方式首先提供了一种半导体装置，参照图 3 所示，该半导体装置可以
包括基板和 TSV 结构 10，该 TSV 结构 10 也是虚设 TSV 结构 13，下面提及的 TSV 结
构 10 也是虚设 TSV 结构 13；基板上设置有凹槽；TSV 结构 10 设于所述基板上，所
述 TSV 结构 10 的第一端裸露在所述凹槽内，且所述第一端的端面与所述凹槽的底壁
25 的距离小于所述凹槽的深度。

在本公开的一些示例实施方式中，基板可以为衬底基板 1，材质为硅。在衬底基
板 1 上设置有第一凹槽 11，TSV 结构 10 的第一端裸露在第一凹槽 11 内，即 TSV 结
构 10 的第一端的端面与第一凹槽 11 的底壁的距离小于第一凹槽 11 的深度，使第一端
凹陷于衬底基板 1 内。

在本公开的另一些示例实施方式中，参照图 4 所示，基板可以包括衬底基板 1 和第一绝缘层 31；衬底基板 1 可以为硅基板。在衬底基板 1 上设置有第一凹槽 11，TSV 结构 10 的第一端裸露在第一凹槽 11 内，即 TSV 结构 10 的第一端的端面与第一凹槽 11 的底壁的距离小于第一凹槽 11 的深度，使第一端凹陷于衬底基板 1 内。第一绝缘层 31 设于衬底基板 1 之上，在第一绝缘层 31 上设置有与第一凹槽 11 同心的第一盲孔 41。TSV 结构 10 的裸露于衬底基板 1 的第一端突出于第一盲孔 41 的底壁，即 TSV 结构 10 的第一端的部分裸露于第一绝缘层 31，使第一盲孔 41 的底部形成环形。TSV 结构 10 的第一端的端面与第一盲孔 41 的底壁的距离小于第一盲孔 41 的深度。

另外，在本公开的其他一些示例实施方式中，参照图 5 所示，基板可以包括衬底基板 1 和第一绝缘层 31，衬底基板 1 可以为硅基板。TSV 结构 10 的第一端突出于衬底基板 1 外，即 TSV 结构 10 的第一端由于突出于衬底基板 1 外所以使其裸露于衬底基板 1。第一绝缘层 31 设于衬底基板 1 之上，第一绝缘层 31 上设置有第一盲孔 41，第一盲孔 41 使 TSV 结构 10 的裸露于衬底基板 1 的第一端的部分裸露于第一绝缘层 31。该示例实施方式中第一绝缘层 31 的厚度比图 4 中的厚，第一绝缘层 31 的厚度大于 TSV 结构 10 的裸露于衬底基板 1 的第一端部的高度，使 TSV 结构 10 的裸露的第一端的端面与第一盲孔 41 的底壁的距离小于第一盲孔 41 的深度。

TSV 结构 10 的第一端裸露便于热量的散出；第一端的端面与凹槽的底壁的距离小于凹槽的深度，即 TSV 结构 10 的第一端凹陷在凹槽内，不会对其他结构产生影响。

在另外的一些示例实施方式中，半导体装置还可以包括导热层组和散热层组；导热层组设于所述第一盲孔 41 内，导热层组至少与 TSV 结构 10 的第一端的端面接触，导热层组的厚度随着与第一端的端面的距离的增加而减小；散热层组连接于导热层组，并向远离 TSV 结构 10 一侧延伸。

例如，导热层组可以设置为三层，即第一导热层 61、第二导热层 62 和第三导热层 63；散热层组也设置为三层，即第一散热层 71、第二散热层 72 和第三散热层 73；相邻两个导热层和散热层之间均设置有绝缘层。

参照图 6 和图 7 所示，具体为：第一导热层 61 可以设置为有底筒状，第一导热层 61 的深度与 TSV 结构 10 的裸露于第一绝缘层 31 的长度相同。第一导热层 61 套设于 TSV 结构 10 的第一端，即第一导热层 61 套设于 TSV 结构 10 的裸露于第一绝缘层 31 的第一端的端部，第一导热层 61 的底壁与 TSV 结构 10 的第一端的端面接触，第一导

热层 61 的侧壁与 TSV 结构 10 的侧面接触。第一导热层 61 将 TSV 结构 10 的裸露于第一绝缘层 31 的部分完全覆盖。

第一散热层 71 连接于第一导热层 61 的筒壁的边沿。第一散热层 71 可以设置为带环的筒状，即第一散热层 71 可以包括第一散热环和第一散热筒，第一散热环位于第一盲孔 41 的底壁，第一散热环的内环面连接于第一导热层 61 的筒壁的边沿，第一散热环的外环面连接于第一散热筒，第一散热筒位于第一绝缘层 31 的远离衬底基板 1 的一侧。第一散热筒向远离 TSV 结构 10 一侧延伸。

在第一散热层 71 的靠近 TSV 结构 10 的一侧设置有第二绝缘层 32。第二绝缘层 32 没有完全覆盖第一导热层 61，仅将第一导热层 61 的与第一散热层 71 连接的端部覆盖，当然，在第一散热环设置较宽的情况下，第二绝缘层 32 也可以完全不与第一导热层 61 连接。在第一盲孔 41 外的第一绝缘层 31 的远离衬底基板 1 的一侧也可以设置有第二绝缘层 32。

在第一导热层 61 的远离 TSV 结构 10 的一侧设置有第二导热层 62，第二导热层 62 也设置为有底筒状，第二导热层 62 的深度与第一导热层 61 的裸露于第二绝缘层 32 的长度相同。第二导热层 62 套设于部分第一导热层 61 的一端部，即第二导热层 62 套设于第一导热层 61 的裸露于第二绝缘层 32 的端部，第二导热层 62 的底壁与第一导热层 61 底壁接触，第二导热层 62 的侧壁与第一导热层 61 的侧壁接触。第二导热层 62 将第一导热层 61 的裸露于第二绝缘层 32 的部分完全覆盖。

第二散热层 72 连接于第二导热层 62 的筒壁的边沿。第二散热层 72 可以设置为筒状，即第二散热层 72 的筒壁与第二导热层 62 的筒壁连接，第二散热层 72 位于第二绝缘层 32 的靠近 TSV 结构 10 的一侧。第二散热层 72 向远离 TSV 结构 10 一侧延伸。

在第二散热层 72 的靠近 TSV 结构 10 的一侧设置有第三绝缘层 33。即第三绝缘层 33 没有完全覆盖第二导热层 62，仅将第二导热层 62 的与第二散热层 72 连接的端部覆盖，使第二导热层 62 的底壁裸露于第三绝缘层 33。当然，在第一散热环设置较宽的情况下，也可以是第二导热层 62 的部分侧壁和底壁裸露于第三绝缘层 33。在第一盲孔 41 外的第二绝缘层 32 的远离衬底基板 1 的一侧也可以设置有第三绝缘层 33。

在第二导热层 62 的远离 TSV 结构 10 的一侧设置有第三导热层 63，第三导热层 63 设置为片状，第三导热层 63 与第二导热层 62 底壁接触，第三导热层 63 将第二导热层 62 的裸露于第三绝缘层 33 的部分完全覆盖。

第三散热层 73 可以设置为筒状，第三散热层 73 连接于第三导热层 63 的边沿，且位于第三绝缘层 33 的远离衬底基板 1 的一侧；第三散热层 73 向远离 TSV 结构 10 一侧延伸，即第三散热层 73 的靠近 TSV 结构 10 的边沿与第三导热层 63 的边沿连接。

5 多层设置的导热层组，使 TSV 结构 10 的第一端的端面的导热层的厚度最厚，越靠近 TSV 结构 10 的第一端的端面的导热层的厚度越厚，加速热量导引效果，改善 TSV 结构 10 较为边缘区域的散热能力。

另外，参照图 8 所示，在该示例实施方式中，TSV 结构 10 的第一端的端面裸露于第一绝缘层 31；即第一绝缘层 31 上的第一盲孔 41 的深度比图 6 和图 7 所示的示例实施方式中的第一盲孔 41 的深度小。在图 8 所示的示例实施方式中，仅设置有一层导热层 64 和一层散热层 74，分别为导热层 64 和散热层 74。具体来说，导热层 64 设置为片状，导热层 64 与 TSV 结构 10 的裸露于第一绝缘层 31 的第一端的端面接触；散热层 74 与导热层 64 的边沿连接，散热层 74 位于第一绝缘层 31 的靠近 TSV 结构 10 的一侧。散热层 74 可以设置为筒状，散热层 74 向远离 TSV 结构 10 一侧延伸，即散热层 74 的靠近 TSV 结构 10 的边沿与导热层 64 的边沿连接。

15 第一导热层 61、第二导热层 62、第三导热层 63、导热层 64、第一散热层 71、第二散热层 72、第三散热层 73 和散热层 74 的材质可以为钨、铝、铜、金、银或半导体金属材料及其组合，还可以是其他非金属但拥有优良导热性质的半导体材料及其组合；而且其材质可以相同也可以不同。

20 第一绝缘层 31、第二绝缘层 32 和第三绝缘层 33 的材质可以为具优良导热性能的绝缘材料，或混掺有导热金属或金属氧化物颗粒的绝缘材料；而且其材质可以相同也可以不同。

需要说明的是，导热层组和散热层组的结构不限于上述说明，例如，导热层组和散热层组均可以设置为两层，还可以设置为四层、五层或更多层。

25 请继续参照图 6 所示，该半导体装置还可以包括四个散热片 12，各个散热片 12 设置为具有底壁和侧壁的有底筒状，底壁连接于散热层组的远离 TSV 结构 10 的一端，侧壁向远离 TSV 结构 10 一侧延伸。通过散热片 12 增加散热面积，从而增强的散热效果。当然，散热片 12 的数量可以根据需要设定。

参照图 9 所示，在相邻两个 TSV 结构 10 的散热层组之间至少连接有一个散热片 12，即一个散热片 12 与一个 TSV 结构 10 的第一散热层 71 连接，还与相邻的另一个

TSV 结构 10 的第一散热层 71 连接。通过散热片 12 连接相邻两个 TSV 结构 10 的散热层组，增加 TSV 结构 10 的散热均匀性。

参照图 10 和图 11 所示，也可以不去除第一盲孔 41 外第一绝缘层 31 之上的第一导热材料层 51，而使第一导热层 61 还形成在第一盲孔 41 外第一绝缘层 31 之上；也可以不去除第二盲孔 42 外第二绝缘层 32 之上的第二导热材料层 52，而使第二导热层 62 还形成在第二盲孔 42 外第二绝缘层 32 之上；也可以不去除第三盲孔外第三绝缘层 33 之上的第三导热材料层，而使第三导热层 63 还形成在第三盲孔外第三绝缘层 33 之上。

该半导体装置还可以包括介电层 8 和金属阻障层 9；介电层 8 设于散热层组的远离 TSV 结构 10 一侧；金属阻障层 9 设于介电层 8 的远离 TSV 结构 10 一侧。通过介电层 8 和金属阻障层 9 预防额外漏电与金属污染的风险。金属阻障层 9 的材质是 Ti、TiN、Ta、TaN、Cu 或铜合金。

进一步的，本示例实施方式还提供了一种三维集成电路，该三维集成电路可以包括上述任意一项所述的半导体装置。该半导体装置的具体结构上述已经进行了详细说明，因此，此处不再赘述。

与现有技术相比，本公开实施例提供的三维集成电路的有益效果与上述实施例提供的半导体装置的有益效果相同，在此不做赘述。

进一步的，本示例实施方式还提供了一种半导体装置的制备方法，参照图 12 所示，该半导体装置的制备方法可以包括以下步骤：

步骤 S10，提供一基板，在所述基板上设置有 TSV 结构 10。

步骤 S20，对所述基板进行图案化处理以形成凹槽，使所述 TSV 结构 10 的第一端裸露在所述凹槽内，且所述第一端的端面与所述凹槽的底壁的距离小于所述凹槽的深度。

下面对半导体装置的制备方法的各个步骤进行详细说明。

在本示例实施方式中，参照图 3 所示，提供一衬底基板 1，在衬底基板 1 上形成有第一凹槽 11，TSV 结构 10 的第一端裸露在第一凹槽 11 内，且 TSV 结构 10 的第一端的端面与第一凹槽 11 的底壁的距离小于第一凹槽 11 的深度。

参照图 13 所示，在衬底基板 1 之上形成第一绝缘材料层 21，第一绝缘材料层 21 将衬底基板 1 上的第一凹槽 11 填满。参照图 4 所示，然后对第一绝缘材料层 21 进行图案化处理以形成第一绝缘层 31 和与第一凹槽 11 同心第一盲孔 41，第一盲孔 41 使

TSV 结构 10 的第一端的部分裸露于第一绝缘层 31，第一绝缘层 31 覆盖于第一凹槽 11 的槽壁和衬底基板 1 之上。

在本公开的另外一些示例实施方式中，制备方法还可以包括：形成导热层组和散热层组，导热层组在第一盲孔 41 内，导热层组至少与 TSV 结构 10 的第一端的端面接触，导热层组的厚度随着与第一端的端面的距离的增加而减小，散热层组连接于导热层组，并向远离 TSV 结构 10 一侧延伸。

具体来说：参照图 14 所示，在 TSV 结构 10 的第一端和第一绝缘层 31 的远离基板的一侧通过蒸镀、溅射等工艺形成第一导热材料层 51。参照图 15 所示，对第一导热材料层 51 进行图案化处理以去除第一盲孔 41 外的第一绝缘层 31 上的第一导热材料层 51 形成第一导热层 61 和第一散热层 71。第一导热层 61 形成有底筒状，并套设于 TSV 结构 10 的第一端。第一散热层 71 形成筒状，第一散热层 71 连接于第一导热层 61 的筒壁边沿，且第一散热层 71 位于第一绝缘层 31 的靠近 TSV 结构 10 的一侧。第一导热层 61 和第一散热层 71 的具体结构上述已经进行了详细说明，因此，此处不再赘述。然后，在第一导热层 61、第一散热层 71 和第一绝缘层 31 的远离衬底基板 1 的一侧通过平坦化工艺形成第二绝缘材料层 22。

参照图 16 所示，对第二绝缘材料层 22 进行图案化处理形成第二盲孔和第二绝缘层 32，第二盲孔在衬底基板 1 上的正投影与第一导热层 61 在衬底基板 1 上的正投影至少部分交叠，以使至少部分第一导热层 61 裸露。也就是说第二盲孔 42 与第一盲孔 41 同轴设置，第二绝缘层 32 将第一散热层 71 完全覆盖，仅覆盖第一导热层 61 的与第一散热层 71 连接的端部。

参照图 17 所示，在第二绝缘层 32 和第一导热层 61 的远离衬底基板 1 的一侧通过蒸镀、溅射等工艺形成第二导热材料层 52。

参照图 18 所示，对第二导热材料层 52 进行图案化处理以去除第二盲孔 42 外的第二绝缘层 32 上的第二导热材料层 52 形成第二导热层 62 和第二散热层 72，第二导热层 62 形成有底筒状，并套设于部分第一导热层 61 的远离 TSV 结构 10 的一侧，第二散热层 72 连接于第二导热层 62 的筒壁边沿，且位于第二绝缘层 32 的远离基板的一侧。第二导热层 62 和第二散热层 72 的具体结构上述已经进行了详细说明，因此，此处不再赘述。

在第二导热层 62、第二散热层 72 和第二绝缘层 32 的远离衬底基板 1 的一侧通过平坦化工艺形成第三绝缘材料层，并对第三绝缘材料层进行图案化处理形成第三盲孔

和第三绝缘层 33，第三盲孔在衬底基板 1 上的正投影与第二导热层 62 在基板上的正投影至少部分交叠，以使至少部分第二导热层 62 裸露。也就是说第三盲孔与第一盲孔 41 同轴设置，第三绝缘层 33 将第二散热层 72 完全覆盖，仅覆盖第二导热层 62 的与第二散热层 72 连接的端部。

5 在第三绝缘层 33 和第二导热层 62 的远离衬底基板 1 的一侧通过蒸镀、溅射等工艺形成第三导热材料层，并对第三导热材料层进行图案化处理以去除第三盲孔外的第三绝缘层 33 上的第二导热材料层 52 形成第三导热层 63 和第三散热层 73，第三导热层 63 设于第二导热层 62 的远离 TSV 结构 10 的一侧，第三散热层 73 连接于第三导热层 63 的边沿，且位于第三绝缘层 33 的远离基板的一侧。第三导热层 63 和第三散热层 10 73 的具体结构上述已经进行了详细说明，因此，此处不再赘述。

在散热层组的远离 TSV 结构 10 的一侧通过平坦化工艺形成第四绝缘材料层 24，第四绝缘材料层 24 将第三导热层 63 和第三散热层 73 完全覆盖。

参照图 19 所示，对第四绝缘材料层 24 进行图案化处理形成第四绝缘层 34，在对第四绝缘材料层 24 进行图案化处理时，刻蚀时间较长，使第二绝缘层 32、第三绝缘 15 层 33 和部分第一绝缘层 31 也被刻蚀形成多个第四盲孔 44，第一散热层 71、第二散热层 72 和第三散热层 73 的远离 TSV 结构 10 的一端裸露在第四盲孔 44 的底壁外。

参照图 20 所示，在第四盲孔 44 的远离 TSV 结构 10 的一侧通过蒸镀、溅射等工艺形成第四导热材料层 54。参照图 6 所示，并对第四导热材料层 54 进行图案化处理以去除第四盲孔 44 外的第四导热材料层 54 形成多个散热片 12，各个散热片 12 为具 20 有底壁和侧壁的有底筒状，底壁连接于散热层组的远离 TSV 结构 10 的一端，侧壁向远离 TSV 结构 10 一侧延伸。在散热层组的远离 TSV 结构 10 一侧形成介电层 8；在介电层 8 的远离 TSV 结构 10 一侧形成金属阻障层 9。

参照图 9 所示，也可以将一个散热片 12 设置在两个相邻的 TSV 结构 10 之间，使该散热片 12 连接于相邻两个 TSV 结构 10 的散热层组之间。

25 另外，需要说明的是，基板的结构不限于上述说明，例如，参照图 21 所示，衬底基板 1 的一面为平面，TSV 结构 10 的第一端突出于该平面而裸露于衬底基板 1 外。参照图 22 所示，在衬底基板 1 之上和 TSV 结构 10 的第一端形成通过平坦化工艺形成第一绝缘材料层 21，第一绝缘材料层 21 的厚度大于 TSV 结构 10 的第一端突出于衬底基板 1 的高度，第一绝缘材料层 21 将 TSV 结构 10 的第一端完全覆盖。参照图 8 所 30 示，对第一绝缘材料层 21 进行图案化处理形成第一盲孔 41 和第一绝缘层 31。

后续形成导热层组和散热层组的方法与图 14-图 18 所示的示例实施方式的方法可以相同，下面结合附图进行说明。

参照图 23 所示，在第一绝缘层 31 和 TSV 结构 10 的远离衬底基板 1 的一侧形成第一导热材料层 51。参照图 24 所示，对第一导热材料层 51 进行图案化处理形成第一导热层 61 和第一散热层 71。第一导热层 61 形成为有底筒状，并套设于 TSV 结构 10 的一端部。第一散热层 71 形成为筒状，第一散热层 71 的连接于第一导热层 61 的筒壁边沿，且第一散热层 71 位于第一绝缘层 31 的靠近 TSV 结构 10 的一侧。然后在在第一导热层 61、第一散热层 71 和第一绝缘层 31 的远离衬底基板 1 的一侧形成第二绝缘材料层 22。参照图 25 所示，对第二绝缘材料层 22 进行图案化处理形成第二盲孔 42 和第二绝缘层 32，第二盲孔 42 在衬底基板 1 上的正投影与第一导热层 61 在衬底基板 1 上的正投影至少部分交叠，以使至少部分第一导热层 61 裸露。参照图 26 所示，在第二绝缘层 32 和第一导热层 61 的远离衬底基板 1 的一侧形成第二导热材料层 52。

参照图 7 所示，对第二导热材料层 52 进行图案化处理形成第二导热层 62 和第二散热层 72，第二导热层 62 形成为有底筒状，并套设于第一导热层 61 的远离 TSV 结构 10 的一侧，第二散热层 72 连接于第二导热层 62 的筒壁边沿，且位于第二绝缘层 32 的远离衬底基板 1 的一侧。在第二导热层 62、第二散热层 72 和第二绝缘层 32 的远离衬底基板 1 的一侧形成第三绝缘材料层，并对第三绝缘材料层进行图案化处理形成第三盲孔和第三绝缘层 33，第三盲孔在衬底基板 1 上的正投影与第二导热层 62 在衬底基板 1 上的正投影至少部分交叠，以使至少部分第二导热层 62 裸露；在第三绝缘层 33 和第二导热层 62 的远离衬底基板 1 的一侧形成第三导热材料层，并对第三导热材料层进行图案化处理形成第三导热层 63 和第三散热层 73，第三导热层 63 设于第二导热层 62 的远离 TSV 结构 10 的一侧，第三散热层 73 连接于第三导热层 63 的边沿，且位于第三绝缘层 33 的远离衬底基板 1 的一侧。

上面是具有三层导热层和三层散热层的半导体装置的制备方法，当然，也可以设置有一层导热层 64 和一层散热层 74。参照图 27 所示，TSV 结构 10 的第一端突出衬底基板 1 的长度比上述示例实施方式中突出衬底基板 1 的长度短。参照图 28 所示，在衬底基板 1 之上和 TSV 结构 10 的第一端形成第一绝缘材料层 21。参照图 29 所示，对第一绝缘材料层 21 进行图案化处理形成第一盲孔 41，使 TSV 结构 10 的裸露于衬底基板 1 的第一端的端面裸露于第一绝缘层 31。参照图 30 所示，在第一绝缘层 31 和 TSV 结构 10 的第一端的端面形成导热材料层 55。参照图 31 所示，并对导热材料层

55 进行图案化处理形成导热层 64 和散热层 74，导热层 64 与 TSV 结构 10 的第一端的端面接触，散热层 74 连接于导热层的边沿，且位于第一绝缘层 31 的远离衬底基板 1 的一侧。参照图 32 所示，在第一绝缘层 31、导热层和散热层 74 的远离衬底基板 1 的一侧形成介电层 8。

5 上述所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施方式中，如有可能，各实施例中所讨论的特征是可互换的。在上面的描述中，提供许多具体细节从而给出对本公开的实施方式的充分理解。然而，本领域技术人员将意识到，可以实践本公开的技术方案而没有所述特定细节中的一个或更多，或者可以采用其它的方法、组件、材料等。在其它情况下，不详细示出或描述公知结构、材料或者操作
10 以避免模糊本公开的各方面。

虽然本说明书中使用相对性的用语，例如“上”“下”来描述图标的一个组件对于另一组件的相对关系，但是这些术语用于本说明书中仅出于方便，例如根据附图中所述的示例的方向。能理解的是，如果将图标的装置翻转使其上下颠倒，则所叙述在“上”的组件将会成为在“下”的组件。其他相对性的用语，例如“高”“低”“顶”“底”等也作具有
15 类似含义。当某结构在其它结构“上”时，有可能是指某结构一体形成于其它结构上，或指某结构“直接”设置在其它结构上，或指某结构通过另一结构“间接”设置在其它结构上。

本说明书中，用语“一个”、“一”、“该”、“所述”和“至少一个”用以表示存在一个或多个要素/组成部分/等；用语“包含”、“包括”和“具有”用以表示开放式的包括在内的意思并且是指除了列出的要素/组成部分/等之外还可存在另外的要素/组成部分/等；用语
20 “第一”、“第二”和“第三”等仅作为标记使用，不是对其对象的数量限制。

应可理解的是，本公开不将其应用限制到本说明书提出的部件的详细结构和布置方式。本公开能够具有其他实施方式，并且能够以多种方式实现并且执行。前述变形形式和修改形式落在本公开的范围内。应可理解的是，本说明书公开和限定的本公开
25 延伸到文中和/或附图中提到或明显的两个或两个以上单独特征的所有可替代组合。所有这些不同的组合构成本公开的多个可替代方面。本说明书所述的实施方式说明了已知用于实现本公开的最佳方式，并且将使本领域技术人员能够利用本公开。