

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年4月17日(17.04.2025)



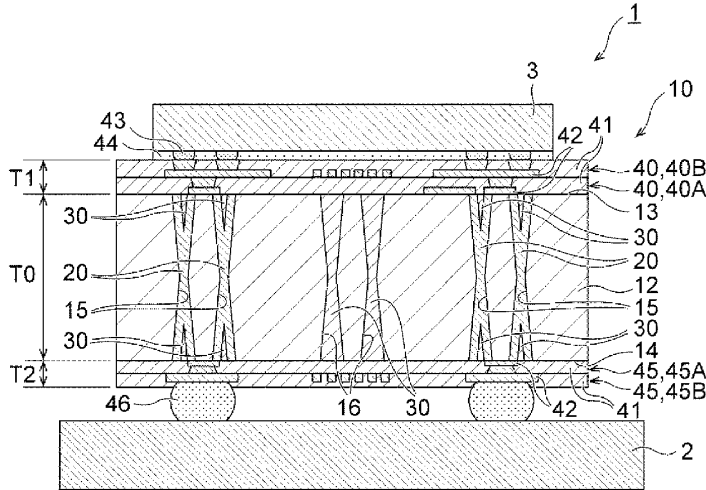
(10) 国際公開番号

WO 2025/079686 A1

- (51) 国際特許分類:
H01L 23/12 (2006.01) H05K 1/11 (2006.01)
H01L 23/15 (2006.01) H05K 3/42 (2006.01)
H05K 1/02 (2006.01)
- (21) 国際出願番号: PCT/JP2024/036453
- (22) 国際出願日: 2024年10月11日(11.10.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-176537 2023年10月12日(12.10.2023) JP
- (71) 出願人: 大日本印刷株式会社 (DAI NIPPON PRINTING CO., LTD.) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 (JP).
- (72) 発明者: 倉持 悟 (KURAMOCHI Satoru); 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内 (JP).
- (74) 代理人: 宮嶋 学, 外 (MIYAJIMA Manabu et al.); 〒1000005 東京都千代田区丸の内1丁目6番6号 日本生命丸の内ビル 協和特許法律事務所 (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,

(54) Title: THROUGH ELECTRODE SUBSTRATE, SEMICONDUCTOR PACKAGE, AND MANUFACTURING METHOD THEREOF

(54) 発明の名称: 貫通電極基板及び半導体パッケージ、並びにそれらの製造方法



(57) Abstract: This through electrode substrate comprises: a glass substrate that includes a first surface, a second surface located on a side opposite to the first surface, and first and second through holes penetrating from the first surface to the second surface; a through electrode located in the first through hole; a resin member located in the second through hole; and a wiring layer located between the glass substrate and a semiconductor element. The first through hole includes a first opening that is opened in the first surface of the glass substrate, and a second opening that is opened in the second surface

[続葉有]

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

of the glass substrate. The second through hole includes a third opening that is opened in the first surface of the glass substrate, and a fourth opening that is opened in the second surface of the glass substrate. The through electrode closes the first through hole between the first opening and the second opening. The resin member continuously extends from the third opening to the fourth opening in the second through hole.

(57) 要約: 貫通電極基板は、第1面と、第1面とは反対側に位置する第2面と、第1面から第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、第1貫通孔内に位置する貫通電極と、第2貫通孔内に位置する樹脂部材と、ガラス基板と半導体素子との間に位置する配線層と、を備える。第1貫通孔は、ガラス基板の第1面に開口した第1開口と、ガラス基板の第2面に開口した第2開口と、を含む。第2貫通孔は、ガラス基板の第1面に開口した第3開口と、ガラス基板の第2面に開口した第4開口と、を含む。貫通電極は、第1開口から第2開口までの間で第1貫通孔を閉塞する。樹脂部材は、第2貫通孔内において、第3開口から第4開口まで連続的に延びている。