明　細　書

発明の名称 ： プラズマ処理方法及びプラズマ処理システム

技術分野

[0001]　本開示は、プラズマ処理方法及びプラズマ処理システムに関する。

背景技術

[0002]　特許文献１には、成膜処理を行う反応室の内壁に堆積した膜をクリーニングするクリーニング手段、を備える半導体製造装置が開示されている。この半導体製造装置では、成膜シーケンス制御部と堆積膜厚算出部により、半導体基板上に堆積した膜厚を算出し、エッチング時間決定部で反応室のクリーニングのためのエッチング時間を決定する。

先行技術文献

特許文献

[0003] 特許文献1：日本国　特開平５－９７５７９号公報

発明の概要

発明が解決しようとする課題

[0004]　本開示にかかる技術は、プラズマ処理装置においてウェハ処理の合間に行われるドライクリーニングの時間を適切に設定する。

課題を解決するための手段

[0005]　本開示の一態様は、プラズマ処理方法であって、（Ａ）処理チャンバ内に導入した基板に対してプラズマ処理を行う工程と、（Ｂ）前記（Ａ）により前記基板に堆積した反応生成物の厚みを算出する工程と、（Ｃ）前記（Ｂ）で算出された反応生成物の厚みに基づいて、前記（Ａ）により前記処理チャンバの内部に堆積した反応生成物を除去するドライクリーニングの時間を設定する工程と、（Ｄ）前記処理チャンバから前記基板が搬出された状態で、前記（Ｃ）で設定された時間で前記ドライクリーニングを行う工程と、を含む。

発明の効果

[0006] 本開示によれば、プラズマ処理装置においてウェハ処理の合間に行われるドライクリーニングの時間を適切に設定できる。

図面の簡単な説明

[0007] [図1]本実施形態に係るプラズマ処理システムの構成の概略を模式的に示す図である。

[図2]プラズマ処理装置の概略構成を示す縦断面図である。

[図3]検査装置の概略構成を示す横断面図である。

[図4]検査装置の概略構成を示す縦断面図である。

[図5]制御部を構成する検査用制御装置及び主制御装置の機能ブロック図である。

[図6]チャンバ内における反応生成物の堆積位置を示す説明図である。

[図7]本実施形態に係るプラズマ処理方法の主な工程を示すフロー図である。

[図8]基板に堆積した反応生成物を示す説明図である。

[図9]基板裏面の外端部近傍に堆積した反応生成物を示す説明図である。

発明を実施するための形態

[0008] 半導体デバイスの製造工程では、半導体基板（以下、単に「基板」という。）の表面に積層して形成されたエッチング対象層に対して、パターンが形成されたマスク層をマスクとしたプラズマエッチング処理が行われている。このプラズマエッチング処理では、基板の温度を極低温にすることで、エッチングレート及びマスク選択比の向上を図っている。

[0009] しかし、このようなプラズマエッチング処理では、エッチング中に反応生成物である有機系デポ（以下、単に「デポ」という場合がある。）が処理チャンバの内壁面やチャンバ内部材に付着してしまう。このため、基板のエッチング処理の合間には、特許文献１にも開示されるような、デポを除去するためのドライクリーニング（ＷＬＤＣ：Ｗａｆｅｒ　Ｌｅｓｓ　Ｄｒｙ　Ｃｌｅａｎｉｎｇ）が行われる。

[0010] ところで、上記した極低温下でのドライエッチング処理では、処理対象の

基板裏面の外端部近傍に付着するポリマー（ＢＳＰ：Ｂａｃｋｓｉｄｅ　Ｐｏｌｙｍｅｒ）や、当該基板の外端部近傍に配置されるチャンバ内部材（例えば静電チャックの肩部やリングアセンブリ）に付着するポリマーの膜厚が、特異的に大きくなることが示唆されている。このため、このドライエッチング処理ではＷＬＤＣに掛かる時間が長くなり、スループット低下の要因となっている。一方で、このＷＬＤＣの時間を短くすると、処理チャンバ内にデポが残留することでアーキングが懸念される。

また特に、特許文献１に示されるように、単に半導体基板上に堆積したデポの膜厚を算出して反応室のクリーニング時間を決定した場合、反応室内における、上記した基板裏面の外端部近傍に配置されるチャンバ内部材に堆積したポリマーを適切に除去できず、係る観点からもアーキングが懸念される。

このため、基板のエッチング処理の合間に行われるＷＬＤＣの時間を最適化することで、スループットを向上し、かつアーキングを抑制することが期待されている。

[0011] そこで、本開示にかかる技術は、プラズマ処理装置においてウェハ処理の合間に行われるドライクリーニングの時間を適切に設定する。以下、ドライクリーニング処理を含む本実施形態にかかるプラズマ処理方法、及び該ドライクリーニング処理を実行するプラズマ処理システムについて、図面を参照しながら説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する要素については、同一の符号を付することにより重複説明を省略する。

[0012] ＜プラズマ処理システム＞

図１は、プラズマ処理システムの構成例を説明するための図である。一実施形態において、プラズマ処理システムは、プラズマ処理装置１、検査装置２及び制御部３を含む。プラズマ処理システムは、基板処理システムの一例であり、プラズマ処理装置１は、基板処理装置の一例である。また検査装置の一例は、カメラを備えた撮像装置である。

[0013] プラズマ処理装置１は、プラズマ処理チャンバ１０、基板支持部１１及びプラズマ生成部５０を含む。プラズマ処理チャンバ１０は、プラズマ処理空間を有する。また、プラズマ処理チャンバ１０は、少なくとも１つの処理ガスをプラズマ処理空間に供給するための少なくとも１つのガス供給口と、プラズマ処理空間からガスを排出するための少なくとも１つのガス排出口とを有する。ガス供給口は、後述するガス供給部２０に接続され、ガス排出口は、後述する排気システム４０に接続される。基板支持部１１は、プラズマ処理空間内に配置され、基板を支持するための基板支持面を有する。

[0014] プラズマ生成部５０は、プラズマ処理空間内に供給された少なくとも１つの処理ガスからプラズマを生成するように構成される。プラズマ処理空間において形成されるプラズマは、容量結合プラズマ（ＣＣＰ：Ｃａｐａｃｉｔｉｖｅｌｙ Ｃｏｕｐｌｅｄ Ｐｌａｓｍａ）、誘導結合プラズマ（ＩＣＰ：Ｉｎｄｕｃｔｉｖｅｌｙ Ｃｏｕｐｌｅｄ Ｐｌａｓｍａ）、ＥＣＲプラズマ（Ｅｌｅｃｔｒｏｎ－Ｃｙｃｌｏｔｒｏｎ－ｒｅｓｏｎａｎｃｅ ｐｌａｓｍａ）、ヘリコン波励起プラズマ（ＨＷＰ：Ｈｅｌｉｃｏｎ Ｗａｖｅ Ｐｌａｓｍａ）、又は、表面波プラズマ（ＳＷＰ：Ｓｕｒｆａｃｅ Ｗａｖｅ Ｐｌａｓｍａ）等であってもよい。また、ＡＣ（Ａｌｔｅｒｎａｔｉｎｇ Ｃｕｒｒｅｎｔ）プラズマ生成部及びＤＣ（Ｄｉｒｅｃｔ Ｃｕｒｒｅｎｔ）プラズマ生成部を含む、種々のタイプのプラズマ生成部が用いられてもよい。一実施形態において、ＡＣプラズマ生成部で用いられるＡＣ信号（ＡＣ電力）は、１００ｋＨｚ～１０ＧＨｚの範囲内の周波数を有する。従って、ＡＣ信号は、ＲＦ（Ｒａｄｉｏ Ｆｒｅｑｕｅｎｃｙ）信号及びマイクロ波信号を含む。一実施形態において、ＲＦ信号は、１００ｋＨｚ～１５０ＭＨｚの範囲内の周波数を有する。

[0015] 検査装置２は、ケーシング１００、載置台１１０、表面撮像デバイス１２０及び端部撮像デバイス１３０を含む。検査装置２は、プラズマ処理装置１でのプラズマ処理が施された後の基板を搬入し、表面撮像デバイス１２０及び端部撮像デバイス１３０により載置台１１０上の基板を撮像する。これに

より、プラズマ処理後の基板表面に堆積したデポ、及び基板裏面の外端部近傍に付着したポリマー（以下、「ＢＳＰ」という。）の膜厚を測定する。

なお、検査装置２の構成は撮像デバイスを備えた撮像装置には限定されず、プラズマ処理後の基板に堆積したデポ、特にＢＳＰの膜厚を測定できるものであればよい。

[0016] 制御部３は、主制御装置３ａと検査用制御装置３ｂとを有する。一実施形態において、検査用制御装置３ｂは、本開示において述べられる種々の工程のうち、検査装置２に関する工程のための制御を行い、主制御装置３ａは、それ以外の工程のための制御を行う。また、一実施形態において、主制御装置３ａ及び検査用制御装置３ｂは、本開示において述べられる種々の工程をプラズマ処理システムに実行させるコンピュータ実行可能な命令を処理する。主制御装置３ａと検査用制御装置３ｂは、ここで述べられる種々の工程を実行するようにプラズマ処理システムを制御するように構成され得る。一実施形態において、主制御装置３ａと検査用制御装置３ｂの一部又は全てがプラズマ処理システムに含まれてもよい。主制御装置３ａは、処理部３ａ１、記憶部３ａ２及び通信インターフェース３ａ３を含んでもよい。検査用制御装置３ｂは、同様に、処理部３ｂ１、記憶部３ｂ２及び通信インターフェース３ｂ３を含んでもよい。主制御装置３ａと検査用制御装置３ｂは、それぞれ図示しないコンピュータにより実現される。処理部３ａ１、３ｂ１は、それぞれ記憶部３ａ２、３ｂ２からプログラムを読み出し、読み出されたプログラムを実行することにより種々の制御動作を行うように構成され得る。このプログラムは、予め記憶部３ａ２、３ｂ２に格納されていてもよく、必要なときに、媒体を介して取得されてもよい。取得されたプログラムは、記憶部３ａ２、３ｂ２に格納され、処理部３ａ１、３ｂ１によって記憶部３ａ２、３ｂ２から読み出されて実行される。媒体は、コンピュータに読み取り可能な種々の記憶媒体であってもよく、通信インターフェース３ａ３、３ｂ３にそれぞれ接続されている通信回線であってもよい。処理部３ａ１、３ｂ１は、ＣＰＵ（Ｃｅｎｔｒａｌ　Ｐｒｏｃｅｓｓｉｎｇ　Ｕｎｉｔ）であって

もよい。記憶部３ａ２、３ｂ２は、ＲＡＭ（Ｒａｎｄｏｍ　Ａｃｃｅｓｓ　Ｍｅｍｏｒｙ）、ＲＯＭ（Ｒｅａｄ　Ｏｎｌｙ　Ｍｅｍｏｒｙ）、ＨＤＤ（Ｈａｒｄ　Ｄｉｓｋ　Ｄｒｉｖｅ）、ＳＳＤ（Ｓｏｌｉｄ　Ｓｔａｔｅ　Ｄｒｉｖｅ）、又はこれらの組み合わせを含んでもよい。通信インターフェース３ａ３、３ｂ３は、ＬＡＮ（Ｌｏｃａｌ　Ａｒｅａ　Ｎｅｔｗｏｒｋ）等の通信回線を介してプラズマ処理装置１、検査装置２との間でそれぞれ通信してもよい。また、上記記憶媒体は、一時的なものであっても非一時的なものであってもよい。

[0017] ＜プラズマ処理装置＞

次に、プラズマ処理装置１の一例としての容量結合型のプラズマ処理装置の構成例について説明する。図２は、容量結合型のプラズマ処理装置の構成例を説明するための図である。

[0018] 容量結合型のプラズマ処理装置１は、プラズマ処理チャンバ１０、ガス供給部２０、電源３０及び排気システム４０を含む。また、プラズマ処理装置１は、基板支持部１１及びガス導入部を含む。基板支持部１１は、プラズマ処理チャンバ１０内に配置される。ガス導入部は、少なくとも１つの処理ガスをプラズマ処理チャンバ１０内に導入するように構成される。ガス導入部は、シャワーヘッド１６を含む。シャワーヘッド１６は、基板支持部１１の上方に配置される。一実施形態において、シャワーヘッド１６は、プラズマ処理チャンバ１０の天部（ｃｅｉｌｉｎｇ）の少なくとも一部を構成する。プラズマ処理チャンバ１０の内部には、シャワーヘッド１６、プラズマ処理チャンバ１０の側壁１０ａ及び基板支持部１１により規定されたプラズマ処理空間１０ｓが形成される。プラズマ処理チャンバ１０は接地される。シャワーヘッド１６及び基板支持部１１は、プラズマ処理チャンバ１０とは電気的に絶縁される。

[0019] 基板支持部１１は、本体部１２及びリングアセンブリ１３を含む。本体部１２は、基板Ｗを支持するための中央領域１２ａと、リングアセンブリ１３を支持するための環状領域１２ｂとを有する。ウェハは基板Ｗの一例である

。本体部１２の環状領域１２ｂは、平面視で本体部１２の中央領域１２ａを囲んでいる。基板Ｗは、本体部１２の中央領域１２ａ上に配置され、リングアセンブリ１３は、本体部１２の中央領域１２ａ上の基板Ｗを囲むように本体部１２の環状領域１２ｂ上に配置される。従って、中央領域１２ａは、基板Ｗを支持するための基板支持面とも呼ばれ、環状領域１２ｂは、リングアセンブリ１３を支持するためのリング支持面とも呼ばれる。

[0020] 一実施形態において、本体部１２は、基台１４及び静電チャック１５を含む。基台１４は、導電性部材を含む。基台１４の導電性部材は下部電極として機能し得る。静電チャック１５は、基台１４の上に配置される。静電チャック１５は、セラミック部材１５ａとセラミック部材１５ａ内に配置される静電電極１５ｂとを含む。セラミック部材１５ａは、中央領域１２ａを有する。一実施形態において、セラミック部材１５ａは、環状領域１２ｂも有する。なお、環状静電チャックや環状絶縁部材のような、静電チャック１５を囲む他の部材が環状領域１２ｂを有してもよい。この場合、リングアセンブリ１３は、環状静電チャック又は環状絶縁部材の上に配置されてもよく、静電チャック１５と環状絶縁部材の両方の上に配置されてもよい。また、後述するＲＦ電源３１及び／又はＤＣ電源３２に結合される少なくとも１つのＲＦ／ＤＣ電極がセラミック部材１５ａ内に配置されてもよい。この場合、少なくとも１つのＲＦ／ＤＣ電極が下部電極として機能する。後述するバイアスＲＦ信号及び／又はＤＣ信号が少なくとも１つのＲＦ／ＤＣ電極に供給される場合、ＲＦ／ＤＣ電極はバイアス電極とも呼ばれる。なお、基台１４の導電性部材と少なくとも１つのＲＦ／ＤＣ電極とが複数の下部電極として機能してもよい。また、静電電極１５ｂが下部電極として機能してもよい。従って、基板支持部１１は、少なくとも１つの下部電極を含む。

[0021] リングアセンブリ１３は、１又は複数の環状部材を含む。一実施形態において、１又は複数の環状部材は、１又は複数のエッジリングと少なくとも１つのカバーリングとを含む。エッジリングは、導電性材料又は絶縁材料で形成され、カバーリングは、絶縁材料で形成される。

[0022] また、基板支持部１１は、リングアセンブリ１３、静電チャック１５及び基板Wのうち少なくとも１つをターゲット温度に調節するように構成される温調モジュールを含んでもよい。温調モジュールは、ヒータ、伝熱媒体、流路１４ａ、又はこれらの組み合わせを含んでもよい。流路１４ａには、ブラインやガスのような伝熱流体が流れる。一実施形態において、流路１４ａが基台１４内に形成され、１又は複数のヒータが静電チャック１５のセラミック部材１５ａ内に配置される。また、基板支持部１１は、基板Wの裏面と中央領域１２ａとの間の間隙に伝熱ガスを供給するように構成された伝熱ガス供給部を含んでもよい。

[0023] シャワーヘッド１６は、ガス供給部２０からの少なくとも１つの処理ガスをプラズマ処理空間１０ｓ内に導入するように構成される。シャワーヘッド１６は、少なくとも１つのガス供給口１６ａ、少なくとも１つのガス拡散室１６ｂ、及び複数のガス導入口１６ｃを有する。ガス供給口１６ａに供給された処理ガスは、ガス拡散室１６ｂを通過して複数のガス導入口１６ｃからプラズマ処理空間１０ｓ内に導入される。また、シャワーヘッド１６は、少なくとも１つの上部電極を含む。なお、ガス導入部は、シャワーヘッド１６に加えて、側壁１０ａに形成された１又は複数の開口部に取り付けられる１又は複数のサイドガス注入部（ＳＧＩ：Ｓｉｄｅ　Ｇａｓ　Ｉｎｊｅｃｔｏｒ）を含んでもよい。

[0024] ガス供給部２０は、少なくとも１つのガスソース２１及び少なくとも１つの流量制御器２２を含んでもよい。一実施形態において、ガス供給部２０は、少なくとも１つの処理ガスを、それぞれに対応のガスソース２１からそれぞれに対応の流量制御器２２を介してシャワーヘッド１６に供給するように構成される。各流量制御器２２は、例えばマスフローコントローラ又は圧力制御式の流量制御器を含んでもよい。さらに、ガス供給部２０は、少なくとも１つの処理ガスの流量を変調又はパルス化する少なくとも１つの流量変調デバイスを含んでもよい。

[0025] ガス供給部２０からプラズマ処理空間１０ｓ内に導入される処理ガスは、

「第１のガス」と「第２のガス」を含む。

第１のガスには、プラズマ処理チャンバ１０に搬入された基板Wのプラズマ処理を行うための処理ガスが含まれる。一例において、第１のガスには、基板W上に形成されたエッチング対象層をエッチングするためのエッチング用の処理ガス（例えば$C_xH_yF_z$ガス、O_2ガス及びＡｒガス）が含まれる。

第２のガスには、プラズマ処理チャンバ１０内のドライクリーニング処理（ＷＬＤＣ）を行うためのクリーニングガスが含まれる。一例において、第２のガスには、上記した第１のガス由来でプラズマ処理チャンバ１０のチャンバ内部材に堆積した有機系デポを除去するためのクリーニングガス（例えば$C_xH_yF_z$ガス及びCO_2ガス）が含まれる。

[0026] 電源３０は、少なくとも１つのインピーダンス整合回路を介してプラズマ処理チャンバ１０に結合されるＲＦ電源３１を含む。ＲＦ電源３１は、少なくとも１つのＲＦ信号（ＲＦ電力）を少なくとも１つの下部電極及び／又は少なくとも１つの上部電極に供給するように構成される。これにより、プラズマ処理空間１０ｓに供給された少なくとも１つの処理ガスからプラズマが形成される。従って、ＲＦ電源３１は、プラズマ生成部５０の少なくとも一部として機能し得る。また、バイアスＲＦ信号を少なくとも１つの下部電極に供給することにより、基板Wにバイアス電位が発生し、形成されたプラズマ中のイオン成分を基板Wに引き込むことができる。

[0027] 一実施形態において、ＲＦ電源３１は、第１のＲＦ生成部３１ａ及び第２のＲＦ生成部３１ｂを含む。第１のＲＦ生成部３１ａは、少なくとも１つのインピーダンス整合回路を介して少なくとも１つの下部電極及び／又は少なくとも１つの上部電極に結合され、プラズマ生成用のソースＲＦ信号（ソースＲＦ電力）を生成するように構成される。一実施形態において、ソースＲＦ信号は、１０ＭＨｚ～１５０ＭＨｚの範囲内の周波数を有する。一実施形態において、第１のＲＦ生成部３１ａは、異なる周波数を有する複数のソースＲＦ信号を生成するように構成されてもよい。生成された１又は複数のソースＲＦ信号は、少なくとも１つの下部電極及び／又は少なくとも１つの上

部電極に供給される。

[0028] 第２のＲＦ生成部３１ｂは、少なくとも１つのインピーダンス整合回路を介して少なくとも１つの下部電極に結合され、バイアスＲＦ信号（バイアスＲＦ電力）を生成するように構成される。バイアスＲＦ信号の周波数は、ソースＲＦ信号の周波数と同じであっても異なっていてもよい。一実施形態において、バイアスＲＦ信号は、ソースＲＦ信号の周波数よりも低い周波数を有する。一実施形態において、バイアスＲＦ信号は、１００ｋＨｚ～６０ＭＨｚの範囲内の周波数を有する。一実施形態において、第２のＲＦ生成部３１ｂは、異なる周波数を有する複数のバイアスＲＦ信号を生成するように構成されてもよい。生成された１又は複数のバイアスＲＦ信号は、少なくとも１つの下部電極に供給される。また、種々の実施形態において、ソースＲＦ信号及びバイアスＲＦ信号のうち少なくとも１つがパルス化されてもよい。

[0029] また、電源３０は、プラズマ処理チャンバ１０に結合されるＤＣ電源３２を含んでもよい。ＤＣ電源３２は、第１のＤＣ生成部３２ａ及び第２のＤＣ生成部３２ｂを含む。一実施形態において、第１のＤＣ生成部３２ａは、少なくとも１つの下部電極に接続され、第１のＤＣ信号を生成するように構成される。生成された第１のＤＣ信号は、少なくとも１つの下部電極に印加される。一実施形態において、第２のＤＣ生成部３２ｂは、少なくとも１つの上部電極に接続され、第２のＤＣ信号を生成するように構成される。生成された第２のＤＣ信号は、少なくとも１つの上部電極に印加される。

[0030] 種々の実施形態において、第１及び第２のＤＣ信号がパルス化されてもよい。この場合、電圧パルスのシーケンスが少なくとも１つの下部電極及び／又は少なくとも１つの上部電極に印加される。電圧パルスは、矩形、台形、三角形又はこれらの組み合わせのパルス波形を有してもよい。一実施形態において、ＤＣ信号から電圧パルスのシーケンスを生成するための波形生成部が第１のＤＣ生成部３２ａと少なくとも１つの下部電極との間に接続される。従って、第１のＤＣ生成部３２ａ及び波形生成部は、電圧パルス生成部を構成する。第２のＤＣ生成部３２ｂ及び波形生成部が電圧パルス生成部を構

成する場合、電圧パルス生成部は、少なくとも１つの上部電極に接続される。電圧パルスは、正の極性を有してもよく、負の極性を有してもよい。また、電圧パルスのシーケンスは、１周期内に１又は複数の正極性電圧パルスと１又は複数の負極性電圧パルスとを含んでもよい。なお、第１及び第２のＤＣ生成部３２ａ、３２ｂは、ＲＦ電源３１に加えて設けられてもよく、第１のＤＣ生成部３２ａが第２のＲＦ生成部３１ｂに代えて設けられてもよい。

[0031] 排気システム４０は、例えばプラズマ処理チャンバ１０の底部に設けられたガス排出口１０ｅに接続され得る。排気システム４０は、圧力調整弁及び真空ポンプを含んでもよい。圧力調整弁によって、プラズマ処理空間１０ｓ内の圧力が調整される。真空ポンプは、ターボ分子ポンプ、ドライポンプ又はこれらの組み合わせを含んでもよい。

[0032] ＜検査装置＞

次に、検査装置２の一例としての撮像装置の構成例について説明する。図３は、検査装置２の概略構成を示す横断面図である。図４は、検査装置２の概略構成を示す縦断面図である。

[0033] 検査装置２は、図３に示すようにケーシング１００を有している。ケーシング１００内には、図４に示すように基板Ｗが載置される載置台１１０が設けられている。この載置台１１０は、モータ等の回転駆動部１１１によって、回転、停止が自在である。ケーシング１００の底面には、ケーシング１００内の一端側（図４中のＸ軸負方向側）から他端側（図４中のＸ軸正方向側）まで延伸するガイドレール１１２が設けられている。載置台１１０と回転駆動部１１１は、ガイドレール１１２上に設けられ、駆動部１１３によってガイドレール１１２に沿って移動できる。

[0034] ケーシング１００内の他端側（図４のＸ軸正方向側）の側面には、表面撮像デバイス１２０が設けられている。表面撮像デバイス１２０には、例えば広角型のＣＣＤカメラが用いられる。ケーシング１００の上部中央付近には、ハーフミラー１２１が設けられている。ハーフミラー１２１は、表面撮像デバイス１２０と対向する位置に、鏡面が鉛直下方を向いた状態から表面撮

像デバイス１２０の方向に向けて４５度上方に傾斜した状態で設けられている。ハーフミラー１２１の上方には、光源１２２が設けられている。ハーフミラー１２１と光源１２２は、ケーシング１００内部の上面に固定されている。光源１２２からの照明は、ハーフミラー１２１を通過して下方に向けて照らされる。したがって、この照射領域にある物体で反射した光は、ハーフミラー１２１でさらに反射して、表面撮像デバイス１２０に取り込まれる。すなわち、表面撮像デバイス１２０は、光源１２２による照射領域にある物体を撮像することができる。そして撮像された画像は、検査用制御装置３ｂに入力される。

[0035] 検査装置２では、基板Ｗがガイドレール１１２に沿ってケーシング１００内の一端側から他端側（図４のＸ軸負方向側からＸ軸正方向側）に向けて移動しているときに、表面撮像デバイス１２０が間欠的に撮像を行い、基板Ｗの表面全体を撮像する。その結果、検査用制御装置３ｂにおいて、基板Ｗの表面全体の画像データが取得される。

[0036] また、ケーシング１００内の長辺を構成する一側面（図３のＹ軸負方向側）には、端部撮像デバイス１３０が設けられている。端部撮像デバイス１３０には、例えば広角型のＣＣＤカメラが用いられる。そして端部撮像デバイス１３０は、光源１２２からハーフミラー１２１を通過して下方に向けて照射され、照射領域にある物体の端部で当該端部撮像デバイス１３０に向けて反射した光を取り込む。すなわち、表面撮像デバイス１２０は、光源１２２による照射領域にある物体の端部を撮像することができる。そして撮像された画像は、検査用制御装置３ｂに入力される。

[0037] 検査装置２では、基板Ｗがケーシング１００内において光源１２２の直下にあるときに、回転駆動部１１１によって載置台１１０を周方向３６０度で回転させ、この間に端部撮像デバイス１３０が間欠的に撮像を行い、基板Ｗの外端部を撮像する。その結果、検査用制御装置３ｂにおいて、基板Ｗの外端部全周の画像データが取得される。

[0038] ＜検査用制御装置３ｂ及び主制御装置３ａ＞

図５は、プラズマ処理システムにおける検査に関する検査用制御装置３ｂ及び主制御装置３ａの機能ブロック図である。

[0039] 検査用制御装置３ｂは、図５に示すように、ＣＰＵ等のプロセッサが記憶部３ｂ２に記憶されたプログラムを読み出して実行することにより実現される、取得部２１１、画像データ補正部２１２、第１の膜厚算出部２１３、第２の膜厚算出部２１４、ＷＬＤＣ時間算出部２１５、表面情報算出部２１６、処理結果判定部２１７及び条件補正部２１８を有する。また、検査用制御装置３ｂの記憶部３ｂ２は、画像データ格納部２３１、処理前情報格納部２３２及び処理後情報格納部２３３を有する。

[0040] 主制御装置３ａは、ＣＰＵ等のプロセッサが記憶部３ａ２に記憶されたプログラムを読み出して実行することにより実現される、判定部２４１を有する。

[0041] 取得部２１１は、検査装置２による基板Ｗの撮像結果に基づいて、基板Ｗの画像データ、具体的には、基板Ｗの表面全体の画像データ及び外端部全周の画像データを取得する。検査用制御装置３ｂが取得する画像データは、例えば、画素毎にＲ（赤）、Ｇ（緑）、Ｂ（青）のそれぞれの輝度情報を示したＲＧＢデータである。なお、画像データとして、ＲＢＧ表色系以外の表色系（例えばＣＭＹＫ表色系）のデータを用いてもよい。検査用制御装置３ｂが取得した画像データは、画像データ格納部２３１に格納すなわち記憶される。

[0042] 画像データ補正部２１２は、取得部２１１が取得し第１の膜厚算出部２１３で用いられる、基板Ｗの画像データを補正する。検査装置２の光源１２２から出射される光の強度の経時変化や、光源１２２の状態（例えば光源１２２の温度）等によって、表面撮像デバイス１２０の撮像結果が変化する場合がある。そのため、画像データ補正部２１２は、例えば、検査装置２の光源１２２の使用時間や、光源１２２の温度に基づいて、取得部２１１が取得した基板Ｗの画像データを補正する。この補正には、例えば、光源１２２の使用時間や光源１２２の温度から画像データの補正量（具体的には画素値の補

正量）を換算するための換算テーブルが用いられる。これら換算テーブルは予め算出され記憶部３ｂ２に記憶されている。また、この補正のため、例えば、検査用制御装置３ｂには、光源１２２の使用時間を計測するタイマ（図示せず）が設けられ、検査装置２には、表面撮像デバイス１２０の温度を測定する温度センサ（図示せず）が設けられている。

[0043] 第１の膜厚算出部２１３は、基板Ｗの画像データに基づいて、当該基板Ｗ上の膜の厚さを算出する。具体的には、第１の膜厚算出部２１３は、基板Ｗの画像データに基づいて、プラズマ処理装置１におけるプラズマ処理後の基板Ｗ上に堆積するデポの膜厚や、プラズマ処理後の基板Ｗ裏面の外端部近傍に付着するＢＳＰの膜厚を算出する。第１の膜厚算出部２１３による算出には、基板Ｗの画像データの輝度情報から上記膜の厚さを換算する第１の膜厚換算データが用いられる。第１の膜厚換算データは予め取得され記憶部３ｂ２に記憶されている。

第１の膜厚換算データは、例えばプラズマ処理チャンバ１０において予め複数の基板Ｗ（又はダミー基板）に対してプラズマ処理を施し、この複数の基板Ｗに対するプラズマ処理の結果から得られる基板Ｗの画像データとデポの堆積状況の相関であってもよい。

[0044] なお第１の膜厚算出部２１３は、基板Ｗを構成する領域毎に、当該領域の画像データに基づいて、基板Ｗ上に堆積するデポやＢＳＰ等の情報を算出してもよい。つまり第１の膜厚算出部２１３は、基板Ｗの画像データに基づいて、当該基板Ｗ上における堆積デポやＢＳＰの面内分布を取得してもよい。

[0045] 第２の膜厚算出部２１４は、第１の膜厚算出部２１３で算出された基板Ｗ上の堆積デポや、ＢＳＰの膜厚情報に基づいて、プラズマ処理装置１におけるプラズマ処理により、プラズマ処理チャンバ１０のチャンバ内部材に堆積された膜（ポリマー）の厚さを算出する。具体的には、第２の膜厚算出部２１４は、第１の膜厚算出部２１３で算出された膜厚情報に基づいて、図６に示すプラズマ処理装置１におけるプラズマ処理後のリングアセンブリ１３に付着するポリマーＰ１、静電チャック１５の肩部に堆積するポリマーＰ２、

及び、プラズマ処理チャンバ１０の側壁１０ａに付着するポリマーＰ３等の膜厚を算出する。第２の膜厚算出部２１４による算出には、第１の膜厚算出部２１３で算出された基板W上のデポの膜厚情報から上記ポリマーＰ１～Ｐ３の厚さを換算する第２の膜厚換算データが用いられる。第２の膜厚換算データは予め取得され記憶部３ｂ２に記憶されている。

第２の膜厚換算データは、例えばプラズマ処理チャンバ１０において予め複数の基板Ｗ（又はダミー基板）に対してプラズマ処理を施し、この複数の基板Wに対するプラズマ処理の結果から得られる基板Wに対するデポの堆積状況とチャンバ内部材に対するポリマーの堆積状況の相関であってもよい。

[0046] なお、第２の膜厚算出部２１４による膜厚算出対象のポリマーは、上記したポリマーＰ１～Ｐ３には限定されない。つまり第２の膜厚算出部２１４は、任意の膜厚換算データを用いて、任意のチャンバ内部材に堆積するポリマーの膜厚を算出してもよい。ただし、上記したように、特に極低温下でのドライエッチング処理ではリングアセンブリ１３に付着するポリマーＰ１や静電チャック１５の肩部に付着するポリマーＰ２の膜厚が特異的に大きくなることが示唆されている。このため、実施の形態に係る第２の膜厚算出部２１４では、後述するＷＬＤＣの時間を最適化して決定するため、少なくともこの膜厚が大きくなるリングアセンブリ１３や静電チャック１５の肩部に付着するポリマーの膜厚を算出できるように、構成されることが好ましい。

[0047] ＷＬＤＣ時間算出部２１５は、第２の膜厚算出部２１４で算出されたチャンバ内部材に堆積するポリマーの膜厚情報に基づいて、プラズマ処理装置１における後述のＷＬＤＣの時間を算出する。具体的には、ＷＬＤＣ時間算出部２１５は、第２の膜厚算出部２１４で算出されたポリマーＰ１～Ｐ３の膜厚情報のうち、最も大きい膜厚に基づいて、この最も大きい膜厚を有するポリマーを適切に除去できる時間でＷＬＤＣの時間を決定する。ＷＬＤＣ時間算出部２１５による算出には、第２の膜厚算出部２１４で算出されたチャンバ内部材上のポリマーの膜厚情報から、上記ＷＬＤＣ時間を換算するＷＬＤＣ時間換算データが用いられる。ＷＬＤＣ時間換算データは予め取得され記

憶部３ｂ２に記憶されている。

ＷＬＤＣ時間換算データは、例えばプラズマ処理チャンバ１０において予め複数回のＷＬＤＣを施し、この複数回のＷＬＤＣの結果から得られるＷＬＤＣ時間とポリマーの除去量の相関であってもよい。

[0048] 表面情報算出部２１６は、基板Ｗの画像データに基づいて、プラズマ処理装置１におけるプラズマ処理後の基板Ｗ上の表面状態の情報を算出する。この表面状態の情報としては、例えば当該基板Ｗ上に形成されたエッチング対象層やマスク層の膜厚、当該基板Ｗ上に形成されたエッチング対象層やマスク層のパターン寸法、基板Ｗ上の欠陥情報及び基板Ｗの外観情報の少なくともいずれか１つを含む。これら表面状態の情報の算出／取得に必要な情報は、表面情報算出用データとして予め取得され記憶部３ｂ２に記憶されている。

[0049] 処理結果判定部２１７は、表面情報算出部２１６により算出されたエッチング後の基板Ｗについての情報に基づいて、行われたプラズマ処理の結果を判定する。処理結果判定部２１７は、例えば、表面情報算出部２１６により算出されたプラズマ処理後の基板Ｗについての表面情報の少なくともいずれか１つに基づいて、プラズマ処理の結果すなわち出来栄えのレベルを判定する。

[0050] 処理結果判定部２１７によるプラズマ処理の結果の判定には、表面情報算出部２１６により算出されたプラズマ処理前の基板Ｗについての情報も用いてもよい。具体的には、例えば、処理結果判定部２１７が、上記プラズマ処理前の基板Ｗについての情報と上記プラズマ処理後の基板Ｗについての情報との差分に基づいて、プラズマ処理の結果のレベルを判定してもよい。

[0051] 処理結果判定部２１７が上記プラズマ処理後の基板Ｗについての情報に基づいてプラズマ処理の結果を判定するために必要なデータは、結果判定用データとして予め取得され記憶部３ｂ２に記憶される。

[0052] 条件補正部２１８は、表面情報算出部２１６により算出された基板Ｗの表面情報に基づいて、当該基板Ｗに対するプラズマ処理の条件を補正する。具

体的には、条件補正部２１８は、例えば、表面情報算出部２１６により算出されたプラズマ処理後の一の基板Ｗの表面状態を、閾値としての、予め記憶部３ｂ２に記憶されたプラズマ処理後の基準ウェハの表面状態（基準データ）と比較し、その差分値を算出することにより、この差分値が小さくなるように（目標となる基準ウェハの表面状態に近づけるように）、後にプラズマ処理が施される他の基板Ｗに対するプラズマ処理条件の補正量を算出する。

プラズマ処理システムは、条件補正部２１８により算出された補正量に基づいてプラズマエッチング処理の処理条件を補正し、対応する基板Ｗに対し、補正後の処理条件でプラズマ処理を行う。

つまり、条件補正部２１８は、表面情報算出部２１６により算出されたプラズマ処理後の一の基板Ｗについての表面情報を、プラズマ処理システムによる他の基板Ｗのプラズマ処理条件にフィードフォワードするためのものである。

[0053] なお、条件補正部２１８は、プラズマ処理後の一の基板Ｗの表面状態を他の基板Ｗのプラズマ処理条件にフィードフォワードすることに代え、一の基板Ｗの表面状態を同じ一の基板Ｗのプラズマ処理条件にフィードフォワードするために用いられてもよい。すなわち、表面情報算出部２１６によりプラズマ処理前の一の基板Ｗの表面状態を算出した後、このプラズマ処理前の一の基板Ｗの表面状態を、同じ一の基板Ｗのプラズマ処理条件にフィードフォワードするようにしてもよい。

[0054] 主制御装置３ａは、基板Ｗの検査を含むウェハ処理を行う際、処理対象の基板Ｗに対する処理レシピを、予め取得し、または、処理を開始する際に取得し、記憶部３ａ２に格納すなわち記憶する。処理レシピには、プラズマ処理レシピ及び検査レシピが含まれている。

[0055] ＜ウェハ処理＞

実施の形態に係るプラズマ処理システムは以上のように構成される。次に、このプラズマ処理システムを用いて行われる、プラズマ処理チャンバ１０のＷＬＤＣを含むウェハ処理について説明する。図７は、本実施の形態に係

るプラズマ処理の主な工程を示すフローチャートである。

なお、以下の説明においては、プラズマ処理装置１において、表面にエッチング対象層が積層して形成された基板Ｗに対して、パターンが形成されたマスク層をマスクとしたプラズマエッチング処理が行われる。

[0056]（ステップＳｔ１）

まず、プラズマ処理システムにおける一連の処理レシピを設定する。設定される処理レシピには、例えばプラズマ処理装置１における基板Ｗのエッチング処理条件、検査装置２における基板Ｗの検査条件、及びプラズマ処理装置１におけるＷＬＤＣ時間などが含まれる。

[0057]（ステップＳｔ２）

ステップＳｔ２では、ステップＳｔ１で設定されたプラズマ処理条件で、処理対象の基板Ｗに対するエッチング処理が行われる。基板Ｗに対するエッチング処理は、例えば主制御装置３ａの制御の下で行われる。

[0058] 具体的には、先ず、表面にエッチング対象層（図示せず）及びマスク層（図示せず）が形成された処理対象の基板Ｗが、プラズマ処理装置１の外部に設けられた基板搬送ロボット（図示せず）によりプラズマ処理チャンバ１０の内部に搬入される。搬入された基板Ｗは、基板支持部１１上に載置され、その後、静電チャック１５に直流電圧を供給することにより、静電チャック１５に吸着保持される。静電チャック１５に基板Ｗが保持されると、排気システム４０によってプラズマ処理チャンバ１０の内部が所望の真空度まで減圧される。

[0059] 次に、ガス供給部２０からシャワーヘッド１６を介してプラズマ処理空間１０ｓに第１のガスを供給する。また、第１のＲＦ生成部３１ａによりソースＲＦ電力を下部電極に供給し、第１のガス中のエッチングガスを励起させてプラズマを生成する。また更に、第２のＲＦ生成部３１ｂによりバイアスＲＦ電力を下部電極に供給し、形成されたプラズマ中のイオン成分を基板Ｗに引き込む。これにより、生成されたプラズマの作用によって、基板Ｗ上に形成されたエッチング対象層にエッチング処理が施される。

[0060] エッチング対象層に対して所望のエッチング結果が得られると、プラズマ処理装置１におけるエッチング処理を終了する。エッチング処理を終了する際には、先ず、ＲＦ電源３１からのソースＲＦ電力及びバイアスＲＦ電力の供給、ＤＣ電源３２からの直流電圧の印可、及びガス供給部２０による第１のガスの供給を停止する。次いで、静電チャック１５による基板Wの吸着保持を停止する。またこの時、排気システム４０によってプラズマ処理チャンバ１０の内部に残存する第１のガスを外部に排気する。

[0061] エッチング処理が施された基板Wは、その後、図示しない基板搬送ロボットによりプラズマ処理チャンバ１０から搬出され、プラズマ処理装置１における基板Wに対するエッチング処理が終了する。

[0062] なお、本ステップＳｔ２においては、ステップＳｔ１で予め設定されたプラズマ処理条件で基板Wに対するエッチング処理を行った。しかしながら、例えば処理対象の基板Wをプラズマ処理装置１への搬送に先立って検査装置２に搬送し、該基板Wの表面に形成されたエッチング対象層及びマスク層の撮像、検査を行ってもよい。この場合、エッチング処理前の基板Wの画像データから、表面情報算出部２１６により表面情報（例えばマスク層のパターン寸法、基板W上の欠陥情報、基板W上の膜の厚さ及び基板Wの外観情報の少なくともいずれか１つ）を算出し、これに基づき条件補正部２１８によりステップＳｔ２におけるプラズマ処理条件の補正を行ってもよい。

[0063]（ステップＳｔ３）

ステップＳｔ３では、ステップＳｔ２でエッチング処理が施された基板Wの表面状態を検査し、該エッチング処理の処理結果の判定が行われる。基板Wの表面状態の検査は、例えば検査用制御装置３ｂの制御の下で行われる。

[0064] 具体的には、先ず、エッチング処理が施された後の処理対象の基板Wが、検査装置２の外部に設けられた基板搬送ロボット（図示せず）によりケーシング１００の内部に搬入される。搬入された基板Wは、載置台１１０上に載置される。この時、基板Wは、処理対象面であるエッチング対象層が形成された表面が上側を向くように載置台１１０に載置される。

[0065] 次いで、基板Ｗを保持した載置台１１０を水平方向に沿って移動させ、これにより、基板Ｗの表面をスキャンするように表面撮像デバイス１２０による撮像が行われる。

次いで、検査用制御装置３ｂの取得部２１１により、表面撮像デバイス１２０によるエッチング処理後の基板Ｗの撮像結果に基づいて、当該基板Ｗの画像データが取得され、画像データ格納部２３１に格納される。ここで取得され、格納される画像データは例えばＲＧＢデータである。

なお、表面撮像デバイス１２０によるエッチング処理後の基板Ｗの画像データは、画像データ補正部２１２により補正されてもよい。

[0066] 続いて、表面情報算出部２１６により、取得された画像データからエッチング処理後の基板Ｗの表面情報（例えばマスク層のパターン寸法、基板Ｗ上の欠陥情報、基板Ｗ上の膜の厚さ及び基板Ｗの外観情報の少なくともいずれか１つ）を算出する。

[0067] 次いで、処理結果判定部２１７により、表面情報算出部２１６により算出された基板Ｗの表面情報に基づいて、エッチング処理の結果の判定が行われる。

具体的には、処理結果判定部２１７により、表面情報算出部２１６により算出された表面情報の少なくともいずれか１つに基づいて、エッチング処理結果すなわち出来栄えのレベルの判定が行われる。この判定には、表面情報算出部２１６により算出されたエッチング処理後の基板Ｗの表面情報と、予め取得された結果判定用データとを用いてもよい。

処理結果判定部２１７によるエッチング処理の判定結果は、例えば、プラズマ処理システムの外部の品質管理サーバに出力される。

[0068] なお、表面情報算出部２１６により算出された表面情報が異常値を示す場合（例えば欠陥数が閾値を超える場合や外観データが異常なデータと一致する場合等）はプラズマ処理システムの稼働を停止し、以降の基板Ｗについてのプラズマ処理を中止してもよい。

[0069]（ステップＳｔ４）

ステップＳｔ４では、表面情報算出部２１６により算出された表面情報に基づき、条件補正部２１８により、以降の基板Ｗに対するエッチング処理の条件の補正量が算出され、主制御装置３ａに出力される。

この算出には、表面情報算出部２１６により算出された表面情報と、予め取得されたエッチング処理後の基準ウェハの表面情報との差分を用いてもよい。

[0070]（ステップＳｔ５）

ステップＳｔ５では、ステップＳｔ２でエッチング処理が施された基板Ｗ上に堆積したデポの膜厚が算出される。基板Ｗ上のデポの膜厚算出は、例えば検査用制御装置３ｂの制御の下で行われる。

[0071] 上記したように、プラズマ処理装置１におけるエッチング処理に際しては、処理対象の基板Ｗやプラズマ処理チャンバ１０のチャンバ内部材に対して反応生成物である有機系デポが付着し、堆積する（図６を参照）。基板Ｗやチャンバ内部材に付着したデポは、例えば装置の不具合の原因や、基板Ｗに対する処理結果の不具合の原因となるおそれがある。

そこで本実施形態に係るプラズマ処理システムにおいては、上記した基板Ｗに対するエッチング処理の終了後、同一のプラズマ処理チャンバ１０の内部において、チャンバ内部材に付着したデポを除去するためのプラズマクリーニング処理（ＷＬＤＣ）を実施する。

[0072] 本実施形態において、チャンバ内部材に付着したデポを除去するためのＷＬＤＣの処理時間は、プラズマ処理後の基板Ｗ裏面の外端部近傍に付着するＢＳＰの膜厚に基づいて決定される。つまり本ステップＳｔ５におけるＢＳＰの膜厚測定は、ＷＬＤＣの処理時間を決定するために行われるものである。

[0073] 具体的には、先ず、ステップＳｔ３において表面状態の検査が行われた基板Ｗが、図示しない反転装置により上下面を反転された後、図示しない基板搬送ロボットによりケーシング１００の内部に搬入される。搬入された基板

Wは、載置台１１０上に載置される。この時、基板Wは、検査対象面であるＢＳＰが付着した裏面が上側を向くように載置台１１０に載置される。

[0074] 次いで、基板Wを保持した載置台１１０を水平方向に沿って移動させ、これにより、基板Wの裏面をスキャンするように表面撮像デバイス１２０による撮像が行われる。

また、ケーシング１００内において光源１２２の直下で基板Wを保持した載置台１１０を周方向３６０度で回転させ、これにより、基板Wの外端部全周の端部撮像デバイス１３０による撮像が行われる。

次いで、検査用制御装置３ｂの取得部２１１により、表面撮像デバイス１２０及び端部撮像デバイス１３０によるエッチング処理後の基板Wの撮像結果に基づいて、当該基板Wの画像データ（図８を参照）が取得され、画像データ格納部２３１に格納される。ここで取得され、格納される画像データは例えばＲＧＢデータである。

なお、表面撮像デバイス１２０及び端部撮像デバイス１３０によるエッチング処理後の基板Wの画像データは、画像データ補正部２１２により補正されてもよい。

[0075] 続いて、第１の膜厚算出部２１３により、エッチング処理後の基板Wの画像データから基板W裏面の外端部近傍に付着するＢＳＰ（図６を参照）の膜厚を算出する。

具体的には、第１の膜厚算出部２１３により、表面撮像デバイス１２０及び端部撮像デバイス１３０によるエッチング処理後の基板Wの画像データと、予め取得された上記第１の膜厚換算データに基づいて、ＢＳＰの膜厚を算出する。

より具体的には、基板Wの画像データであるＲＧＢデータを、第１の膜厚換算データを用いてＢＳＰの膜厚データに換算する。

[0076]（ステップＳｔ６）

ステップＳｔ６では、ステップＳｔ５で算出されたＢＳＰの膜厚データに基づいて、エッチング処理後のプラズマ処理チャンバ１０のチャンバ内部材

に堆積したデポ（図６のポリマーＰ１～Ｐ３）の膜厚が算出される。ポリマーＰ１～Ｐ３の膜厚算出は、例えば検査用制御装置３ｂの制御の下で行われる。

具体的には、第２の膜厚算出部２１４により、ステップＳｔ５で算出されたＢＳＰの膜厚データと、予め取得された上記第２の膜厚換算データに基づいて、ポリマーＰ１～Ｐ３の膜厚を算出する。

[0077] なお、エッチング処理により基板Ｗに付着するＢＳＰは、図９に示すように、基板Ｗの周方向位置により異なることがわかる。具体的には、基板Ｗに付着するＢＳＰは、当該基板Ｗに形成されたノッチ部（図示せず）を基準として０度～６０度の位置で最も厚くなる傾向にあることがわかる。

そこでステップＳｔ６では、周方向位置で付着量の異なるＢＳＰのうち、最もＢＳＰの付着量が多い径方向位置（図９の例では４５度の位置）を基準としてチャンバ内部材に堆積したポリマーの膜厚を算出することが好ましい。

これにより、ポリマーＰ１～Ｐ３の膜厚が最もＢＳＰの付着量が多い部分を基準として推定されるため、後述のＷＬＤＣ後にチャンバ内部材にポリマーが残存することを抑制できる。

[0078]（ステップＳｔ７）

ステップＳｔ７では、ステップＳｔ６で算出されたポリマーの膜厚データに基づいて、プラズマ処理チャンバ１０のＷＬＤＣ時間を算出する。ＷＬＤＣ時間の算出は、例えば検査用制御装置３ｂの制御の下で行われる。

[0079] 具体的には、ＷＬＤＣ時間算出部２１５により、ステップＳｔ６で算出されたポリマーの膜厚データと、予め取得された上記ＷＬＤＣ時間換算データに基づいて、ＷＬＤＣの時間を算出する。

より具体的には、ステップＳｔ６で算出された複数のポリマーの膜厚データ（本実施形態においては、リングアセンブリ１３に付着するポリマーＰ１、静電チャック１５の肩部に堆積するポリマーＰ２及びプラズマ処理チャンバ１０の側壁１０ａに付着するポリマーＰ３と対応する３つの膜厚データ）

のうち、最も大きい膜厚を有するポリマーを適切に除去できる時間となるように、ステップＳｔ１で予め設定されたＷＬＤＣ時間を補正する。

[0080] すなわち、ステップＳｔ６で算出されたポリマーの膜厚に対して、ステップＳｔ１で設定されたＷＬＤＣ時間が短い場合、プラズマ処理チャンバ１０内へのポリマーの残存によりアーキングの発生が懸念されるため、ＷＬＤＣ時間を長くする。

また、ステップＳｔ６で算出されたポリマーの膜厚に対して、ステップＳｔ１で設定されたＷＬＤＣ時間が長い場合、このＷＬＤＣによりプラズマ処理システムにおけるスループットの低下が懸念されるため、ＷＬＤＣの時間を短くする。

[0081]（ステップＳｔ８）

ステップＳｔ８では、ステップＳｔ７で算出されたＷＬＤＣ時間で、プラズマ処理チャンバ１０のＷＬＤＣを実行する。プラズマ処理チャンバ１０のＷＬＤＣは、その名に示す通り、当該プラズマ処理チャンバ１０内から基板Ｗが搬出された状態、すなわち内部に基板Ｗを有していない状態で行われる。プラズマ処理チャンバ１０のＷＬＤＣは、例えば主制御装置３ａの制御の下で行われる。

[0082] 具体的には、先ず、ガス供給部２０からシャワーヘッド１６を介してプラズマ処理空間１０ｓに第２のガスを供給する。また、第１のＲＦ生成部３１ａによりソースＲＦ電力を下部電極に供給し、第１のガス中のエッチングガスを励起させてプラズマを生成する。これにより、生成されたプラズマの作用によって、チャンバ内部材に堆積したポリマーが除去される。

[0083] ＷＬＤＣの開始後、ステップＳｔ７で設定された処理時間が経過すると、プラズマ処理装置１におけるＷＬＤＣを終了する。ＷＬＤＣを終了する際には、ＲＦ電源３１からのソースＲＦ電力、及びガス供給部２０による第２のガスの供給を停止する。またこの時、排気システム４０によってプラズマ処理チャンバ１０の内部に残存する第２のガスを外部に排気する。これにより、プラズマ処理装置１におけるポリマーの除去（ＷＬＤＣ）が終了する。

[0084]（ステップＳｔ９）

ステップＳｔ９では、プラズマ処理システムに搬入された複数の基板W、例えば図示しないフープに収納された１ロットの基板Wの全てにエッチング処理が行われたか否かを判定する。

[0085] ステップＳｔ９において、未処理の基板Wが残っていると判断される場合、プラズマ処理装置１における次の基板W（他の基板W）に対するエッチング処理（ステップＳｔ２）を開始する。

この時、当該次の基板Wに対するエッチング処理の条件は、上記したステップＳｔ５において直前に処理された基板W（一の基板W）の処理結果（ステップＳｔ４で算出された表面情報）に基づいて補正された新たなエッチング処理条件に基づいて行われる。

これにより、当該次の基板Wに対するエッチング処理の結果を適切に改善できる。

[0086] また、当該次の基板Wに対するエッチング処理後にプラズマ処理装置１において行われるＷＬＤＣ（ステップＳｔ８）の処理時間は、当該次の基板Wの処理結果（ステップＳｔ５で算出される、当該次の基板Wに堆積したＢＳＰの膜厚）に基づいて改めて補正される（ステップＳｔ７）。

これにより、上記したエッチング処理の条件の補正により、次の基板Wに対するプラズマ処理によるポリマーの堆積量が、前の基板Wに対するプラズマ処理時におけるポリマーの堆積量から変化していた場合であっても、ＷＬＤＣの処理時間を最適化して適切にチャンバ内部材に堆積したポリマーを除去できる。

[0087] その後、ステップＳｔ９において、未処理の基板Wが残っていないと判断されると、プラズマ処理システムにおける一連のウェハ処理が終了する。

[0088]＜本開示の技術の作用効果＞

以上のように、本実施形態にかかるプラズマ処理方法によれば、プラズマ処理システムの検査装置２の撮像結果に基づいて取得されたエッチング処理後の基板Wの画像データに基づいてＢＳＰの膜厚を算出し、さらに、このＢ

ＳＰの膜厚からプラズマ処理チャンバ１０のＷＬＤＣ時間を決定する。つまり、本実施形態に係るプラズマ処理では、従来、直接的に膜厚を測定することが困難であったチャンバ内部材に対する堆積デポの膜厚を、測定が容易なＢＳＰの膜厚を介して間接的に算出し、ＷＬＤＣ時間を決定する。これにより、該プラズマ処理チャンバ１０のＷＬＤＣ時間を最適化して、ＷＬＤＣに係るスループットを向上させつつ、アーキングの発生を抑制できる。

[0089] また、本実施形態では、第１の膜厚算出部２１３で算出される基板Ｗの周方向３６０度のＢＳＰの膜厚のうち、最もＢＳＰの膜厚が大きい部分を基準としてＷＬＤＣ時間を算出する。さらに、これと同様に、第２の膜厚算出部２１４で算出される複数のポリマーの膜厚データのうち、最もポリマーの膜厚が大きいデータを基準としてＷＬＤＣ時間を算出する。これにより、後のＷＬＤＣにおいてプラズマ処理チャンバ１０の内部にポリマーが残存することが抑制され、アーキングの発生を更に適切に抑制できる。

[0090] さらに、本実施形態では、プラズマ処理装置１でエッチング処理が施される複数の基板Ｗに対して枚葉でＢＳＰの膜厚測定を行い、枚葉でＷＬＤＣ時間の補正を行う。これにより、複数の基板Ｗに対するエッチング処理の条件が枚葉で補正され、チャンバ内部材に対するポリマーの堆積量が枚葉で変化する場合であっても、これに追従して適切にＷＬＤＣを設定できる。

[0091] また、本実施形態では、従来、プラズマ処理後の出来栄え検査に使用される撮像機構（検査装置２）を用いて基板Ｗに堆積するＢＳＰの膜厚を算出し、ＷＬＤＣ時間を設定できる。このため、ＷＬＤＣ時間の最適化に際して新たな設備をプラズマ処理システムに導入する必要がない。また、エッチング処理後の基板Ｗを撮像することのみによってＢＳＰの膜厚を算出し、ＷＬＤＣ時間を補正できるため、制御も容易である。

[0092] なお、上記実施形態においては、チャンバ内部材としてのリングアセンブリ１３、静電チャック１５又は側壁１０ａに堆積するポリマーＰ１～Ｐ３の少なくともいずれかを用いてＷＬＤＣ時間を設定した。しかしながら、例えばエッチング処理条件等により、他のチャンバ内部材においてポリマーの堆

積量が大きくなると示唆される場合には、この他のチャンバ内部材に対するポリマーの堆積量を算出し、ＷＬＤＣ時間を設定するようにしてもよい。この場合、記憶部３ｂ２には、第１の膜厚算出部２１３で算出された基板W上のデポの膜厚情報から他のチャンバ内部材に堆積したポリマーの膜厚を換算するための他の膜厚換算データが記憶されていることが好ましい。

他の膜厚換算データは、例えばプラズマ処理チャンバ１０において予め複数の基板Ｗ（又はダミー基板）に対してプラズマ処理を施し、この複数の基板Wに対するプラズマ処理の結果から得られる基板Wに対するデポの堆積状況と、他のチャンバ内部材に対するポリマーの堆積状況の相関であってもよい。

[0093] なお、上記実施形態においては、検査装置２においてプラズマ処理後の基板Wの撮像により、当該基板W上に堆積した反応生成物の膜厚を測定したが、検査装置２の構成はこれに限定されるものではない。すなわち、プラズマ処理後の基板W上に堆積した反応生成物の膜厚を測定、算出できれば、基板Wの撮像に代え、例えば変位計等による測定やその他の方法が用いられてもよい。

[0094] なお、上記実施形態においては、プラズマ処理装置１の内部において、基板Wに対するプラズマエッチング処理が行われる場合を例に説明を行ったが、プラズマ処理装置１の内部で行われる処理は、このエッチング処理には限定されない。すなわち、プラズマ処理装置１で基板Wに対して行われる任意の処理であって、チャンバ内部材にポリマーの付着が懸念されるものであれば、本開示に係る技術を適用できる。

[0095] なお、上記実施形態においては、反応生成物の厚みに基づいてドライクリーニングの時間を設定する場合を例に説明を行ったが、プラズマ処理方法はこの例のみに限定されない。すなわち、高周波（ＲＦ）パワーや、高周波（ＲＦ）の周波数、クリーニングガスの種類、チャンバ内の圧力等、プラズマクリーニング処理（ＷＬＤＣ）におけるプラズマの生成条件を設定するものであれば、本開示に係る技術を適用できる。

[0096] 今回開示された実施形態はすべての点で例示であって制限的なものではないと考えられるべきである。上記の実施形態は、添付の請求の範囲及びその主旨を逸脱することなく、様々な形態で省略、置換、変更されてもよい。例えば、上記実施形態の構成要件は、互いの効果を阻害しない範囲内で、任意に組み合わせることができる。

[0097] なお、以下のような構成も本開示の技術的範囲に属する。

[0098] （１）処理チャンバ内に導入した基板に対してプラズマ処理を行うＡ工程と、

前記Ａ工程により前記基板に堆積した反応生成物の厚みを算出するＢ工程と、

前記Ｂ工程で算出された反応生成物の厚みに基づいて、前記Ａ工程により前記処理チャンバの内部に堆積した反応生成物を除去するドライクリーニングの時間を設定するＣ工程と、

前記処理チャンバから前記基板が搬出された状態で、前記Ｃ工程で設定された時間で前記ドライクリーニングを行うＤ工程と、を含む、プラズマ処理方法。

[0099] （２）前記Ｂ工程は、

プラズマ処理後の前記基板の画像データを取得するＢ１工程と、

前記画像データを前記反応生成物の厚みデータに換算するＢ２工程と、を含む、前記（１）に記載のプラズマ処理方法。

[0100] （３）前記Ｂ工程で算出される反応生成物の厚みは、前記基板の裏面の外端部に堆積したバックサイドポリマー（ＢＳＰ）の厚みである、前記（１）又は前記（２）に記載のプラズマ処理方法。

[0101] （４）前記Ｃ工程では、前記基板の周方向全周で算出される前記ＢＳＰの厚みのうち、最も前記ＢＳＰの厚みが大きい部分を基準として前記ドライクリーニングの時間を設定する、前記（３）に記載のプラズマ処理方法。

[0102] （５）前記Ｃ工程は、

前記Ｂ工程で算出された前記基板上の反応生成物の厚みに基づいて、前記処

理チャンバの内部に堆積した反応生成物の厚みを算出するＣ１工程と、

前記Ｃ１工程で算出された反応生成物の厚みに基づいて、前記ドライクリーニングの時間を設定するＣ２工程と、を含む、前記（１）～前記（４）のいずれかに記載のプラズマ処理方法。

[0103] （６）前記Ｃ１工程では、前記処理チャンバ内での複数箇所における反応生成物の厚みを算出し、

前記Ｃ２工程では、前記複数箇所における反応生成物の厚みのうち、最も前記反応生成物の厚みが大きい箇所を基準として前記ドライクリーニングの時間を設定する、前記（５）に記載のプラズマ処理方法。

[0104] （７）前記Ｃ１工程では、前記処理チャンバ内に配置されたチャンバ内部材に堆積した反応生成物の厚みを算出し、

前記チャンバ内部材は、前記Ａ工程において前記基板の周囲に配置されるリングアセンブリ、前記基板を吸着保持する静電チャックの肩部または前記処理チャンバの内壁のうち少なくともいずれかである、前記（５）又は前記（６）に記載のプラズマ処理方法。

[0105] （８）前記プラズマ処理が、前記基板の表面に形成されたエッチング対象層にパターンを形成するエッチング処理である、前記（１）～前記（７）のいずれかに記載のプラズマ処理方法。

[0106] （９）基板を撮像する撮像機構を備えた検査装置と、

処理チャンバ内で基板に対してプラズマ処理を行うプラズマ処理装置と、

前記検査装置において撮像されたプラズマ処理後の基板の画像データに基づき、プラズマ処理後の前記基板に堆積した反応生成物の厚みを算出し、算出された前記反応生成物の厚みに基づいてプラズマ処理後の前記処理チャンバの内部に堆積した反応生成物を除去するドライクリーニングの時間を設定する制御部と、を備える、プラズマ処理システム。

[0107] （１０）前記制御部は、前記検査装置において撮像されたプラズマ処理後の前記基板の画像データを、前記基板に堆積した反応生成物の厚みに換算する、前記（９）に記載のプラズマ処理システム。

[0108] （１１）前記制御部は、算出された前記基板の裏面の外端部に堆積したバックサイドポリマー（ＢＳＰ）の厚みを、前記反応生成物の厚みとして取得する、前記（９）又は前記（１０）に記載のプラズマ処理システム。

[0109] （１２）前記制御部は、算出された前記基板上の反応生成物の厚みに基づいて、前記処理チャンバの内部に堆積した反応生成物の厚みを算出し、算出された前記反応生成物の厚みに基づいて、前記ドライクリーニングの時間を設定する、前記（９）～前記（１１）のいずれかに記載のプラズマ処理システム。

[0110] （１３）前記制御部は、前記処理チャンバ内に配置されたチャンバ内部材に堆積した反応生成物の厚みを、前記処理チャンバの内部に堆積した反応生成物の厚みとして取得し、

前記チャンバ内部材は、前記プラズマ処理に際して前記基板の周囲に配置されるリングアセンブリ、前記基板を吸着保持する静電チャックの肩部または前記処理チャンバの内壁のうち少なくともいずれかである、前記（９）～前記（１２）のいずれかに記載のプラズマ処理システム。

符号の説明

[0111]

１	プラズマ処理装置
２	検査装置
３	制御部
１０	プラズマ処理チャンバ
１２０	表面撮像デバイス
１３０	端部撮像デバイス
Ｗ	基板

請求の範囲

[請求項1] （Ａ）処理チャンバ内に導入した基板に対してプラズマ処理を行う工程と、

（Ｂ）前記（Ａ）により前記基板に堆積した反応生成物の厚みを算出する工程と、

（Ｃ）前記（Ｂ）で算出された反応生成物の厚みに基づいて、前記（Ａ）により前記処理チャンバの内部に堆積した反応生成物を除去するドライクリーニングの時間を設定する工程と、

（Ｄ）前記処理チャンバから前記基板が搬出された状態で、前記（Ｃ）で設定された時間で前記ドライクリーニングを行う工程と、を含む、プラズマ処理方法。

[請求項2] 前記（Ｂ）は、

（Ｂ１）プラズマ処理後の前記基板の画像データを取得する工程と、

（Ｂ２）前記画像データを前記反応生成物の厚みデータに換算する工程と、を含む、請求項１に記載のプラズマ処理方法。

[請求項3] 前記（Ｂ）で算出される前記基板上の反応生成物の厚みは、前記基板の裏面の外端部に堆積したバックサイドポリマーの厚みである、請求項１又は２に記載のプラズマ処理方法。

[請求項4] 前記（Ｃ）では、前記基板の周方向全周で算出される前記バックサイドポリマーの厚みのうち、最も前記バックサイドポリマーの厚みが大きい部分を基準として前記ドライクリーニングの時間を設定する、請求項３に記載のプラズマ処理方法。

[請求項5] 前記（Ｃ）は、

（Ｃ１）前記（Ｂ）で算出された前記基板上の反応生成物の厚みに基づいて、前記処理チャンバの内部に堆積した反応生成物の厚みを算出する工程と、

（Ｃ２）前記（Ｃ１）で算出された前記処理チャンバ内の反応生成物の厚みに基づいて、前記ドライクリーニングの時間を設定する工程と

、を含む、請求項１に記載のプラズマ処理方法。

[請求項6] 前記（Ｃ１）では、前記処理チャンバ内での複数箇所における反応生成物の厚みを算出し、

前記（Ｃ２）では、前記複数箇所における反応生成物の厚みのうち、最も前記反応生成物の厚みが大きい箇所を基準として前記ドライクリーニングの時間を設定する、請求項５に記載のプラズマ処理方法。

[請求項7] 前記（Ｃ１）では、前記処理チャンバ内に配置されたチャンバ内部材に堆積した反応生成物の厚みを算出し、

前記チャンバ内部材は、前記（Ａ）において前記基板の周囲に配置されるリングアセンブリ、前記基板を吸着保持する静電チャックまたは前記処理チャンバの内壁のうち少なくともいずれかである、請求項５又は６に記載のプラズマ処理方法。

[請求項8] 前記（Ｂ）は、

（Ｂ１）プラズマ処理後の前記基板の画像データを取得する工程と、

（Ｂ２）前記画像データを前記反応生成物の厚みデータに換算する工程と、

を含み、前記（Ｃ）は、

（Ｃ１）前記（Ｂ）で算出された前記基板上の反応生成物の厚みに基づいて、前記処理チャンバの内部に堆積した反応生成物の厚みを算出する工程と、

（Ｃ２）前記（Ｃ１）で算出された反応生成物の厚みに基づいて、前記ドライクリーニングの時間を設定する工程と、を含む、請求項１に記載のプラズマ処理方法。

[請求項9] 前記（Ｂ）で算出される前記基板上の反応生成物の厚みは、前記基板の裏面の外端部に堆積したバックサイドポリマーの厚みである、請求項８に記載のプラズマ処理方法。

[請求項10] 前記（Ｃ）では、前記基板の周方向全周で算出される前記バックサイドポリマーの厚みのうち、最も前記バックサイドポリマーの厚みが大

きい部分を基準として前記ドライクリーニングの時間を設定する、請求項９に記載のプラズマ処理方法。

[請求項11] 前記（Ｃ１）では、前記処理チャンバ内での複数箇所における反応生成物の厚みを算出し、

前記（Ｃ２）では、前記複数箇所における反応生成物の厚みのうち、最も前記反応生成物の厚みが大きい箇所を基準として前記ドライクリーニングの時間を設定する、請求項８～１０のいずれか一項に記載のプラズマ処理方法。

[請求項12] 前記（Ｃ１）では、前記処理チャンバ内に配置されたチャンバ内部材に堆積した反応生成物の厚みを算出し、

前記チャンバ内部材は、前記（Ａ）において前記基板の周囲に配置されるリングアセンブリ、前記基板を吸着保持する静電チャックまたは前記処理チャンバの内壁のうち少なくともいずれかである、請求項１１に記載のプラズマ処理方法。

[請求項13] 前記プラズマ処理が、前記基板の表面に形成されたエッチング対象層にパターンを形成するエッチング処理である、請求項１に記載のプラズマ処理方法。

[請求項14] 基板を撮像する撮像機構を備えた検査装置と、

処理チャンバ内で基板に対してプラズマ処理を行うプラズマ処理装置と、

前記検査装置において撮像されたプラズマ処理後の基板の画像データに基づき、プラズマ処理後の前記基板に堆積した反応生成物の厚みを算出し、算出された前記反応生成物の厚みに基づいてプラズマ処理後の前記処理チャンバの内部に堆積した反応生成物を除去するドライクリーニングの時間を設定する制御部と、を備える、プラズマ処理システム。

[請求項15] 前記制御部は、

前記検査装置において撮像されたプラズマ処理後の前記基板の画像デ

ータを、前記基板に堆積した反応生成物の厚みに換算する、請求項１４に記載のプラズマ処理システム。

[請求項16] 前記制御部は、

算出された前記基板の裏面の外端部に堆積したバックサイドポリマーの厚みを、前記基板上の反応生成物の厚みとして取得する、請求項１５に記載のプラズマ処理システム。

[請求項17] 前記制御部は、

算出された前記基板上の反応生成物の厚みに基づいて、前記処理チャンバの内部に堆積した反応生成物の厚みを算出し、算出された前記処理チャンバ内の前記反応生成物の厚みに基づいて、前記ドライクリーニングの時間を設定する、請求項１４～１６のいずれか一項に記載のプラズマ処理システム。

[請求項18] 前記制御部は、

前記処理チャンバ内に配置されたチャンバ内部材に堆積した反応生成物の厚みを、前記処理チャンバの内部に堆積した反応生成物の厚みとして取得し、

前記チャンバ内部材は、前記プラズマ処理に際して前記基板の周囲に配置されるリングアセンブリ、前記基板を吸着保持する静電チャックの肩部または前記処理チャンバの内壁のうち少なくともいずれかである、請求項１７に記載のプラズマ処理システム。