

DESCRIPTION

TITRE : PROCÉDÉ DE FABRICATION D'UNE STRUCTURE MULTICOUCHE COMPRENANT UNE COUCHE DE SILICIUM POREUX

5 DOMAINE TECHNIQUE DE L'INVENTION

[0001] Le domaine technique de l'invention est celui des matériaux semi-conducteurs pour composants microélectroniques. L'invention concerne plus particulièrement une structure multicouche adaptée aux applications radiofréquences à hautes performances et comprenant une couche de silicium poreux enterrée.

10 ARRIERE-PLAN TECHNOLOGIQUE DE L'INVENTION

[0002] Les circuits intégrés radiofréquences (RF) sont largement utilisés dans le domaine des télécommunications (téléphonie cellulaire, Wi-Fi, Bluetooth...). Ces circuits sont élaborés sur des substrats (aussi appelés plaquettes) qui servent principalement de support à leur fabrication. L'accroissement du degré d'intégration et des performances des circuits RF entraîne un couplage de plus en plus important entre leurs performances et les caractéristiques du substrat sur lequel ils sont formés.

[0003] A titre d'exemple de couplage circuit - substrat, les champs électromagnétiques, issus des signaux hautes fréquences se propageant dans les circuits RF, pénètrent dans la profondeur du substrat et interagissent avec les porteurs de charge qui s'y trouvent. Il s'en suit des problèmes de distorsion non linéaire (harmoniques) du signal, une consommation inutile d'une partie de l'énergie du signal par perte d'insertion et des influences possibles entre circuits.

[0004] Les circuits radiofréquences (RF), tels que les modules d'émission-réception de signaux RF (modules dits « front-end »), les commutateurs et adaptateurs d'antenne et les amplificateurs de puissance, peuvent être élaborés sur différents types de substrats.

[0005] La figure 1 montre une structure multicouche 10, dérivée de la structure multicouche silicium sur isolant ou SOI (pour « Silicon On Insulator » en anglais) et couramment utilisée pour la fabrication de circuits intégrés RF.

30 [0006] Cette structure multicouche 10, appelée « TR-SOI », comprend successivement une couche de support 11 en silicium de haute résistivité ($> 1 \text{ k}\Omega\cdot\text{cm}$),

une couche de piégeage des charges 12 (aussi appelée couche riche en pièges ou « trap-rich layer » en anglais), une couche d'oxyde enterrée 13 et une couche active 14 en silicium monocristallin. La couche de piégeage 12 empêche le phénomène de conduction parasite à l'interface entre la couche de support 11 et la couche d'oxyde enterrée 13, ce phénomène étant habituellement causé par des électrons libres qui s'accumulent à l'interface sous l'effet des charges positives fixes contenues dans la couche d'oxyde enterrée 13. Grâce à la couche de piégeage 12, les électrons sont piégés et ne peuvent plus circuler. La résistivité effective de la couche de support 11 est ainsi augmentée par rapport à une structure multicouche dépourvue de couche de piégeage (structure appelée « HR-SOI »). La couche de piégeage 12 peut être constituée de silicium polycristallin. Les pièges sont situés aux joints de grain du silicium polycristallin.

[0007] La combinaison d'une couche de support 11 de haute résistivité et d'une couche de piégeage 12 permet de réduire le couplage circuit - substrat cité en exemple et donc d'améliorer grandement les performances RF des circuits intégrés fabriqués à partir de la structure multicouche 10, notamment en termes de linéarité et de diaphonie. Les éléments passifs (inductances, capacités...) formés au-dessus de la couche active 14 bénéficient quant à eux d'un meilleur facteur de qualité.

[0008] Toutefois, un substrat doté d'une couche de piégeage en silicium polycristallin présente des performances RF qui se dégradent lorsque la température d'utilisation augmente. En effet, le silicium polycristallin présente l'inconvénient de subir une recristallisation partielle lors des étapes de traitements thermiques à hautes températures, ce qui contribue à diminuer la densité de pièges dans la couche.

[0009] La figure 2 représente schématiquement une autre structure multicouche 20 adaptée aux applications radiofréquences et décrite dans le document WO2021/001066A1.

[0010] La structure multicouche 20 comprend une couche de support 21 en silicium (résistivité entre $0,5 \Omega \cdot \text{cm}$ – $4 \Omega \cdot \text{cm}$), une couche de silicium poreux 22 disposée sur la couche de support 21, une couche diélectrique 23 (par exemple en oxyde de silicium) disposée sur la couche de silicium poreux 22 et une couche active 24 (par exemple en silicium), aussi appelée couche superficielle et disposée sur la couche diélectrique 23.

[0011] Le procédé de fabrication de cette structure multicouche 20 comprend notamment :

- une étape de fourniture d'un substrat support en silicium ;
- une étape de porosification d'une partie du substrat support pour former la couche de silicium poreux 22 ;
- une étape de dépôt de la couche diélectrique 23 sur la couche de silicium poreux 22 ;
- une étape de fourniture d'un substrat donneur comprenant un plan fragile enterré délimitant la couche superficielle 24 ;
- une étape d'assemblage du substrat donneur sur la couche diélectrique, en disposant la couche superficielle 24 en contact avec la couche diélectrique 23 ;
- une étape de séparation suivant le plan fragile enterré pour transférer la couche superficielle 24 sur la couche diélectrique 23 ; et
- une ou plusieurs étapes de traitements thermiques visant à améliorer la qualité cristalline de la couche superficielle 24 ou son état de surface (rugosité, défektivité).

[0012] Il arrive cependant que la couche superficielle 24 se fissure lors de l'étape de séparation et/ou que le substrat finalement obtenu, formé par la structure multicouche 20, se courbe de manière excessive après l'étape de séparation, et notamment lors des étapes de traitements thermiques. De tels défauts rendent le substrat inutilisable pour la fabrication de circuits RF.

RESUME DE L'INVENTION

[0013] L'invention a pour but de réduire le risque de fissures lors du transfert d'une couche superficielle d'un substrat donneur sur un substrat support comprenant une couche de silicium poreux et de limiter le phénomène de courbure de la structure multicouche ainsi obtenue.

[0014] Selon l'invention, on tend vers ce but en prévoyant un procédé de fabrication d'une structure multicouche, comprenant les étapes suivantes :

- fournir un substrat support comprenant une couche de support et une couche de silicium poreux disposée sur la couche de support ;
- fournir un substrat donneur comprenant une première face, un plan fragile enterré et une couche superficielle délimitée par la première face et le plan fragile enterré ;
- assembler le substrat support et le substrat donneur par collage, la couche superficielle du substrat donneur étant disposée en contact avec le substrat support ; et
- séparer la couche superficielle du substrat donneur par fracture suivant le plan fragile enterré.

Ce procédé de fabrication est remarquable en ce qu'au moins l'un des substrats support et donneur, dit substrat dégradé, comprend une portion dégradée de manière à empêcher son collage à l'autre des substrats support et donneur lors de l'étape d'assemblage, la portion dégradée ayant une forme annulaire ou sensiblement annulaire et étant située à moins de 25 mm du flanc dudit substrat dégradé, de préférence à moins de 5 mm du flanc dudit substrat dégradé.

[0015] Dans certains modes de mise en œuvre du procédé de fabrication, le substrat support comprend en outre une portion périphérique en silicium non-poreux disposée autour de la couche de silicium poreux et la portion dégradée est située, dans l'assemblage du substrat support et du substrat donneur, à la verticale d'une interface entre la portion périphérique en silicium non-poreux et la couche de silicium poreux.

[0016] Dans un autre mode de mise en œuvre, la couche de silicium poreux comprend une portion centrale ayant une première épaisseur sensiblement constante et une portion périphérique ayant une deuxième épaisseur croissante en direction du flanc du substrat support et la portion dégradée est située, dans l'assemblage du substrat support et du substrat donneur, à la verticale d'une transition entre la portion centrale et la portion périphérique de la couche de silicium poreux.

[0017] Dans un autre mode de mise en œuvre, le substrat support comprend en outre une portion périphérique en silicium non-poreux disposée autour de la couche de silicium poreux et la portion dégradée est constituée par une cavité s'étendant dans la couche de silicium poreux et située à une distance inférieure à 2 mm d'une interface entre la portion périphérique en silicium non-poreux et la couche de silicium poreux.

La cavité avantageusement est remplie d'un matériau présentant un module de Young inférieure à celui du silicium poreux.

[0018] Outre les caractéristiques qui viennent d'être évoquées dans les paragraphes précédents, le procédé de fabrication selon l'invention peut présenter une ou plusieurs caractéristiques complémentaires parmi les suivantes, considérées individuellement ou selon toutes les combinaisons techniquement possibles :

- la portion dégradée s'étend en outre jusqu'au flanc dudit substrat dégradé ;
- la portion dégradée est espacée du flanc dudit substrat dégradé et présente une largeur comprise entre 10 μm et 4 mm ;
- 10 - la portion dégradée est constituée par une portion en retrait ;
- la portion en retrait appartient au substrat donneur ;
- l'étape de fourniture du substrat donneur comprend une étape d'implantation d'ions légers dans un premier substrat à une profondeur d'implantation pour former le plan fragile enterré, la portion en retrait étant
- 15 obtenue en formant une cavité d'une profondeur supérieure à la profondeur d'implantation.
- la portion en retrait appartient au substrat support ;
- la portion dégradée est constituée par une portion texturée présentant une rugosité de surface supérieure ou égale à 1 nm ;
- 20 - la portion dégradée est constituée par une portion chanfreinée ;
- le substrat support comprend en outre une couche diélectrique disposée sur la couche de silicium poreux ; et
- la portion dégradée est sensiblement annulaire et le substrat dégradé comprend une portion dite non-dégradée située dans le prolongement de la
- 25 portion dégradée, ladite portion non-dégradée étant collée à l'autre des substrats support et donneur lors de l'étape d'assemblage.

BREVE DESCRIPTION DES FIGURES

[0019] D'autres caractéristiques et avantages de l'invention ressortiront clairement de la description qui en est donnée ci-dessous, à titre indicatif et nullement limitatif, en

30 référence aux figures annexées, parmi lesquelles :

- la figure 1, précédemment décrite, représente une structure multicouche selon l'art antérieur, pouvant être utilisée comme substrat de départ pour la fabrication de circuits intégrés radiofréquences ;
- la figure 2, précédemment décrite, représente une autre structure multicouche selon l'art antérieur, également adaptée à la fabrication de circuits radiofréquences ;
- les figures 3A à 3C représentent un premier mode de mise en œuvre du procédé de fabrication de structure multicouche selon l'invention ;
- les figures 4A à 4C représentent un deuxième mode de mise en œuvre du procédé de fabrication de structure multicouche ;
- les figures 5A à 5C représentent un troisième mode de mise en œuvre du procédé de fabrication de structure multicouche ;
- les figures 6A à 6C représentent un quatrième mode de mise en œuvre du procédé de fabrication de structure multicouche ;
- les figures 7A à 7C représentent un cinquième mode de mise en œuvre du procédé de fabrication de structure multicouche ;
- les figures 8A à 8C représentent un sixième mode de mise en œuvre du procédé de fabrication de structure multicouche ;
- les figures 9A à 9C représentent un septième mode de mise en œuvre du procédé de fabrication de structure multicouche ;
- les figures 10A à 10C représentent un mode de mise en œuvre de l'étape de fourniture du substrat support comprenant la couche de silicium poreux ;
et
- la figure 11 représente une face principale d'un substrat comprenant une zone dégradée de forme sensiblement annulaire.

[0020] Pour plus de clarté, les éléments identiques ou similaires sont repérés par des signes de référence identiques sur l'ensemble des figures.

DESCRIPTION DETAILLEE

[0021] Les figures 3A-3C, 4A-4C, 5A-5C, 6A-6C, 7A-7C, 8A-8C et 9A-9C illustrent différents modes de mise en œuvre d'un procédé de fabrication d'une structure multicouche 30. La structure multicouche 30 est destinée à servir de support pour la

fabrication de composants microélectroniques, en particulier de circuits intégrés radiofréquences (RF). Elle constitue ainsi une plaquette.

[0022] Ces figures représentent en vue de coupe une partie seulement de la structure multicouche 30 et des substrats 40, 50 nécessaires à sa fabrication. La structure multicouche 30 et les substrats 40, 50 comprennent chacun deux faces principales (communément appelées faces avant et face arrière), par exemple en forme de disque, qui s'étendent perpendiculairement au plan de coupe des figures. En outre, la structure multicouche 30 et les substrats 40, 50 présentent avantageusement un plan de symétrie, symbolisé par un trait mixte (et passant par le centre des deux faces principales).

[0023] D'une manière commune à tous les modes de mise en œuvre, le procédé de fabrication de la structure multicouche 30 comprend les étapes S1 à S4 suivantes :

- S1 : fournir un substrat support 40 comprenant une couche de support 41 et une couche de silicium poreux 42 disposée sur la couche de support 41 (cf. [Fig. 3A], [Fig. 4A], [Fig. 5A], [Fig. 6A], [Fig. 7A], [Fig. 8A] et [Fig. 9A]) ;
- S2 : fournir un substrat donneur 50 comprenant une première face 50A, un plan fragile enterré 50B et une couche superficielle 51 délimitée par la première face 50A et le plan fragile enterré 50B (cf. [Fig. 3A], [Fig. 4A], [Fig. 5A], [Fig. 6A], [Fig. 7A], [Fig. 8A] et [Fig. 9A]) ;
- S3 : assembler le substrat support 40 et le substrat donneur 50 par collage, la couche superficielle 51 du substrat donneur 50 étant disposée en contact avec le substrat support 40 (cf. [Fig. 3B], [Fig. 4B], [Fig. 5B], [Fig. 6B], [Fig. 7B], [Fig. 8B] et [Fig. 9B]) ; et
- S4 : séparer la couche superficielle 51 du substrat donneur 50 par fracture suivant le plan fragile enterré 50B (cf. [Fig. 3C], [Fig. 4C], [Fig. 5C], [Fig. 6C], [Fig. 7C], [Fig. 8C] et [Fig. 9C]).

[0024] La structure multicouche 30 comprenant la couche de silicium poreux 42 est adaptée aux applications radiofréquences visant :

- de faibles pertes d'insertion (faible atténuation du signal) et une bonne linéarité (faible distorsion du signal à l'origine d'harmoniques) ;

- une stabilité de ces performances en température, en particulier dans la gamme d'utilisation des circuits intégrés RF [-40 °C ; 150 °C], voire jusqu'à 225 °C ;
- un faible couplage capacitif entre les circuits intégrés RF et la couche de support 41, typiquement grâce à une permittivité diélectrique inférieure à celle du silicium.

[0025] La couche de support 41 du substrat support 40 est destinée à assurer la tenue mécanique de la structure multicouche 30, afin notamment qu'elle puisse être manipulée lors des étapes de fabrication des composants microélectroniques. Son épaisseur peut être comprise entre 500 µm et 1 mm. La couche de support 41 est de préférence constituée de silicium. Avantageusement, le silicium de la couche de support 41 présente une résistivité électrique comprise entre 5 mΩ.cm et 20 Ω.cm, préférentiellement entre 0,5 Ω.cm et 4 Ω.cm.

[0026] La couche de silicium poreux 42 comprend des pores creux dont le diamètre est de préférence compris entre 2 nm et 50 nm. Par pores creux, on entend des pores qui ne sont pas entièrement remplis par un matériau solide. Les parois internes des pores sont avantageusement tapissées d'oxyde, par exemple de dioxyde de silicium (SiO₂). Le fait que les parois internes des pores soient tapissées d'oxyde traduit un état stabilisé de la couche de silicium poreux 42, dans lequel des liaisons pendantes de type Si-Hx ont été majoritairement remplacées par des liaisons Si-O-Si beaucoup plus stables. La stabilité mécanique de la couche de silicium poreux 42 en est améliorée.

[0027] De manière avantageuse, le taux de porosité de la couche de silicium poreux 42 se situe entre 40 % et 70 %. Ce taux de porosité assure un bon équilibre entre les propriétés mécaniques et propriétés électriques de la couche de silicium poreux 42.

[0028] La couche de silicium poreux 42 présente avantageusement une résistivité supérieure à 20 kΩ.cm.

[0029] L'épaisseur de la couche de silicium poreux 42 est de préférence comprise entre 5 µm et 50 µm. L'épaisseur de la couche de silicium poreux 42, conjuguée à sa morphologie (diamètre des pores, taux de porosité), définit la tenue mécanique de la couche de silicium poreux 42.

[0030] En référence aux figures 3A, 4A, 5A, 6A, 7A, 8A et 9A, l'étape S1 de fourniture du substrat support 40 peut comprendre une sous-étape de porosification d'une portion superficielle d'un premier substrat en silicium. Par portion (ou couche) superficielle, on entend une portion (couche) qui s'étend depuis une face (principale) du premier substrat. La portion porosifiée du premier substrat constitue la couche de silicium poreux 42, tandis que la portion restante du premier substrat, non porosifiée, constitue la couche de support 41.

[0031] La sous-étape de porosification est généralement accomplie par voie électrochimique ou photoélectrochimique. Elle est basée sur un phénomène de dissolution anodique en milieu acide, à partir du silicium du premier substrat. Par exemple, le premier substrat est immergé dans une solution à base d'acide fluorhydrique (HF). Le premier substrat est en contact avec une anode et une cathode est placée en vis-à-vis de la face à porosifier du premier substrat.

[0032] Il existe différentes configurations d'équipement de porosification. Les configurations les plus courantes sont appelées « simple cellule » et « double cellule ». Dans le premier cas, seule une face du premier substrat est en contact avec le milieu acide. Dans le second, les deux faces du premier substrat sont en contact avec le milieu acide, ce milieu acide comprenant soit la même solution pour les deux faces, soit deux solutions différentes.

[0033] Dans une variante de mise en œuvre, seule la portion superficielle (à porosifier) du premier substrat est en silicium. La portion restante du premier substrat, destinée à former la couche de support 41, peut être constituée d'un autre matériau (semi-conducteur ou non).

[0034] Après la sous-étape de porosification, l'étape S1 de fourniture du substrat support 40 comprend avantageusement une sous-étape de recuit de la couche de silicium poreux 42 sous une atmosphère oxydante à une température comprise entre 300 °C et 400 °C, de manière à stabiliser la couche de silicium poreux 42. Préférentiellement, la durée du recuit sous atmosphère oxydante est comprise entre 5 min et 200 min.

[0035] Ce recuit permet de remplacer majoritairement des liaisons pendantes de type Si-Hx, en particulier présentes sur les parois internes des pores, par des liaisons Si-O-Si beaucoup plus stables.

[0036] Avantageusement, le recuit sous atmosphère oxydante est suivi d'un recuit sous atmosphère neutre, par exemple sous azote, à une température comprise entre 400 °C et 450 °C, par exemple à 420 °C. Le recuit sous atmosphère neutre a typiquement une durée comprise entre 2 et 16 heures, par exemple 10 heures.

5 [0037] Le recuit sous atmosphère neutre évite notamment un dégazage au cours de traitements thermiques appliqués ultérieurement à la structure multicouche 30, ce dégazage étant susceptible de dégrader la qualité de ladite structure. De plus, le recuit sous atmosphère neutre tend à stabiliser la courbure du substrat support 40 muni de la couche de silicium poreux 42, limitant le phénomène de courbure de la structure
10 multicouche 30 après ces traitements thermiques.

[0038] Enfin, l'étape S1 de fourniture du substrat support 40 peut comprendre une sous-étape de formation d'une couche diélectrique 43 sur la couche de silicium poreux 42. La couche diélectrique 43 est une couche électriquement isolante. Elle peut être constituée d'un nitrure, par exemple le nitrure de silicium (Si_3N_4), ou d'un oxyde tel que
15 le dioxyde de silicium (SiO_2) ou l'oxyde d'aluminium (Al_2O_3). Son épaisseur peut être comprise entre 200 nm et 2 μm .

[0039] La couche diélectrique 43 peut être formée par une technique de dépôt chimique en phase vapeur, par exemple par dépôt chimique en phase vapeur à basse pression (LPCVD), dépôt chimique en phase vapeur assisté par plasma (PECVD) ou
20 encore dépôt chimique en phase vapeur par plasma haute densité (HDP-CVD).

[0040] Toujours en référence aux figures 3A, 4A, 5A, 6A, 7A, 8A et 9A, au moins une partie dite « active » de la couche superficielle 51 du substrat donneur 50 est formée d'un matériau choisi parmi le silicium, le germanium, le carbure de silicium, les matériaux piézoélectriques (par exemple LiNbO_3 , LiTaO_3 ...) et les alliages binaires,
25 ternaires ou quaternaires de matériaux semi-conducteurs de type IV-IV (ex. SiGe), III-V ou II-VI. La couche superficielle 51 est destinée à être transférée sur le substrat support 40 et sa partie active est destinée à recevoir des composants actifs, tels que des transistors, lors de la fabrication de composants microélectroniques à partir de la structure multicouche 30. L'épaisseur de la partie active est de préférence comprise
30 entre 50 nm et 1,5 μm .

[0041] La couche superficielle 51 peut être formée par un film mince (50 nm - 1,5 μm) de matériau piézoélectrique ou de matériau semi-conducteur (silicium,

germanium, carbure de silicium, alliages de type IV-IV, III-V ou II-VI...), intrinsèque ou dopé (cf. Figs. 3A, 4A, 5A, 6A et 9A). Elle est alors entièrement destinée à recevoir les composants actifs. On parle aussi dans ce cas de couche active.

[0042] Alternativement, la couche superficielle 51 peut être formée d'un empilement de plusieurs sous-couches (cf. Figs.7A et 8A), par exemple un empilement comprenant une sous-couche active 511 en matériau piézoélectrique ou semi-conducteur (dont l'épaisseur peut être comprise entre 50 nm et 1,5 μ m) et une sous-couche diélectrique 512 disposée sur la sous-couche active 511 (et dont l'épaisseur peut être comprise entre 50 nm et 500 nm).

[0043] L'étape S2 de fourniture du substrat donneur 50 comprend de préférence une sous-étape de formation du plan fragile enterré 50B dans un deuxième substrat. De préférence, le deuxième substrat est constitué d'un matériau choisi parmi le silicium, le germanium, le carbure de silicium, les matériaux piézoélectriques (par exemple LiNbO_3 , LiTaO_3 ...) et les alliages binaires, ternaires ou quaternaires de matériaux semi-conducteurs de type IV-IV (ex. SiGe), III-V ou II-VI.

[0044] Le plan fragile enterré 50B est avantageusement formé par implantation d'ions légers à travers une première face du deuxième substrat. Les ions sont implantés dans le deuxième substrat à une profondeur d'implantation donnée, mesurée depuis la première face du deuxième substrat. La profondeur d'implantation peut être comprise entre 50 nm et 1,5 μ m, par exemple 400 nm. Les ions légers désignent ici les ions des espèces chimiques ayant un numéro atomique inférieur ou égal à 5. Les ions légers sont de préférence des ions hydrogène ou hélium, car ces ions sont favorables à la formation de microcavités autour de la profondeur d'implantation, donnant naissance au plan fragile enterré 50B, comme décrit dans le procédé de fabrication des substrats SOI connu sous le nom de Smart Cut™ (marque enregistrée).

[0045] Avant ou après la sous-étape d'implantation, l'étape S2 de fourniture du substrat donneur 50 peut également comprendre le dépôt d'une sous-couche diélectrique 512 (cf. Figs.7A et 8A) sur la première face du deuxième substrat (cette sous-couche diélectrique 512 formant une partie de la couche superficielle 51).

[0046] Les étapes S3 et S4 décrites ci-après sont relatives au transfert de la couche superficielle 51 du substrat donneur 50 sur le substrat support 40.

[0047] L'étape S3 d'assemblage du substrat support 40 et du substrat donneur 50 consiste à coller le substrat donneur 50 du côté de sa première face 50A sur le substrat support 40. Cette étape S3 d'assemblage est également appelée étape de report du substrat donneur 50 sur le substrat support 40.

5 [0048] Dans un mode de mise en œuvre préférentiel de l'étape S3 d'assemblage illustré par les figures 3B, 4B, 5B, 6B et 9B, la couche superficielle 51 du substrat donneur 50 est mise en contact avec la couche diélectrique 43 du substrat support 40.

[0049] Dans une variante de mise en œuvre illustrée par la figure 7B, la couche superficielle 51 comprend en surface une sous-couche diélectrique 512 qui est mise
10 en contact avec la couche diélectrique 43 du substrat support 40. La sous-couche diélectrique 512 du substrat donneur 50 et la couche diélectrique 43 du substrat support 40 sont avantageusement formées du même matériau diélectrique, de préférence un oxyde (ex. SiO₂).

[0050] Enfin, dans une variante de mise en œuvre représentée par la figure 8B, le
15 substrat support 40 est dépourvu de couche diélectrique 43 et la couche superficielle 51 comprend en surface une sous-couche diélectrique 512 qui est mise en contact avec la couche de silicium poreux 42 du substrat support 40.

[0051] L'assemblage des substrats support et donneur 40, 50 peut être accompli par toute technique de collage connue, préférentiellement par collage direct par
20 adhésion moléculaire. Cette technique ne sera pas décrite en détail ici. On rappelle néanmoins que, préalablement au collage, le substrat support 40 et le substrat donneur 50 ont préférentiellement subi des séquences de nettoyages et/ou d'activation de surface, afin de garantir la qualité de l'interface de collage en termes de défektivité et d'énergie de collage. En outre, le substrat support 40 et le substrat donneur 50 ont
25 préférentiellement subi une étape de polissage (par exemple par planarisation mécano-chimique ou CMP) de leur surface de collage de manière à obtenir une rugosité de surface strictement inférieure à 0,7 nm. Cette valeur de rugosité, ainsi que toutes celles données par la suite, sont exprimées en valeur moyenne quadratique. La rugosité moyenne quadratique (notée Rq) est déterminée par une analyse statistique
30 d'une image de microscope à force atomique, en prenant comme échantillon une surface de 1x1 μm².

[0052] L'étape S4 de séparation de la couche superficielle 51 par fracture suivant le plan fragile enterré 50B permet de détacher la couche superficielle 51 du substrat donneur 50 et ainsi obtenir la structure multicouche 30 d'une part, et le reste du substrat donneur 50 d'autre part. Le reste de substrat donneur 50 peut être réutilisé pour transférer d'autres couches superficielles, lors de nouvelles itérations du procédé de fabrication.

[0053] Préférentiellement, l'étape S4 de séparation de la couche superficielle 51 comprend un traitement thermique. Pour une couche superficielle 51 (ou une sous-couche active 511) en silicium, ce traitement thermique est effectué à une température comprise entre 200 °C et 500 °C, de préférence entre 350 °C et 450 °C. Un tel traitement thermique est apte à augmenter le niveau de fragilisation du plan fragile enterré 50B, phénomène à la base du procédé Smart Cut™.

[0054] Une température de l'ordre de 400 °C est avantageuse en ce que l'assemblage subit moins de contraintes mécaniques liées aux coefficients de dilatation différents des matériaux constituant le substrat support 40 et le substrat donneur 50. En effet, des contraintes trop élevées sont susceptibles d'affecter l'intégrité de la couche de silicium poreux 42.

[0055] Après l'étape S4 de séparation, le procédé de fabrication de la structure multicouche 30 peut comprendre une ou plusieurs étapes de traitement thermique pour améliorer la qualité cristalline et/ou l'état de surface (rugosité, défektivité) de la couche superficielle 51 (recuits dits de finition de la couche superficielle 51) ou pour consolider l'interface de collage (recuit dit de consolidation de l'interface).

[0056] Dans les modes de mise en œuvre des figures 3A-3C, 4A-4C, 5A-5C, 6A-6C, 7A-7C et 8A-8C, le substrat support 40 comprend en outre une portion périphérique en silicium non-poreux 44 (ou silicium massif) disposée autour de la couche de silicium poreux 42. Autrement dit, la couche de silicium poreux 42 ne s'étend pas jusqu'au flanc du substrat support 40. Tel est le cas notamment lorsqu'un équipement de porosification de type « double cellule » a été utilisé pour former la couche de silicium poreux 42 (un joint périphérique prend appui sur la face du premier substrat en contact avec le milieu acide). La portion périphérique en silicium non-poreux 44 présente une largeur L1 qui varie entre 1 mm et 5 mm (par exemple selon l'équipement utilisé). La largeur d'une portion d'un substrat désigne ici la dimension de

cette portion mesurée suivant un rayon dudit substrat. L'épaisseur de la portion périphérique 44 est égale à l'épaisseur de la couche de silicium poreux 42.

[0057] La portion périphérique en silicium non-poreux 44 tend à diminuer la courbure de la structure multicouche 30 lors des étapes de traitement thermique ultérieurs (étapes de finition de la couche superficielle 51 ou de fabrication des composants). En revanche, elle est responsable de fissures en arc de cercle qui peuvent apparaître dans la couche superficielle 51 lors de l'étape S4 de séparation.

[0058] La séparation de la couche superficielle 51 est le résultat de la propagation d'au moins une onde de fracture dans le plan fragile enterré 50B. L'onde de fracture naît à un endroit du plan fragile enterré 50B, en général sur le bord (typiquement circulaire), et se propage dans toutes les directions du plan fragile enterré 50B, dans le cas présenté ici à des vitesses différentes du fait de la composition hétérogène du substrat support 40 sous-jacent. Plus particulièrement, l'onde de fracture se propage beaucoup plus vite au-dessus du silicium non-poreux qu'au-dessus du silicium poreux, qui absorbe davantage l'énergie de la fracture. Ceci est à l'origine des fissures observées.

[0059] Afin de réduire drastiquement le risque de fissures de la couche superficielle 51 lors de l'étape S4 de séparation, au moins l'un des substrats support et donneur 40, 50 comprend une portion dégradée 60, configurée pour ne pas être collée à l'autre des substrats support et donneur 40, 50 lors de l'étape S3 d'assemblage. Ainsi, le collage des substrats support et donneur 40, 50 n'est que partiel (c'est-à-dire qu'il se produit en dehors de la ou des portions dégradées 60). Le substrat comprenant la portion dégradée 60 est appelé ci-après substrat dégradé.

[0060] Il résulte de cette absence locale de collage entre le substrat support 40 et le substrat donneur 50 que la fissuration ne peut être obtenue (dans le plan fragile enterré 50B) en regard de la portion dégradée 60 faute de raidisseur. En conséquence, la couche superficielle 51 du substrat donneur 50 n'est pas transférée sur le substrat support 40 en regard de la portion dégradée 60.

[0061] La portion dégradée 60 présente une forme annulaire ou sensiblement annulaire. L'expression « sensiblement annulaire » fait référence à un segment d'un anneau, ce segment ayant une circonférence (ou périmètre extérieur) supérieure ou égale à 90 % de la circonférence de l'anneau (entier). Elle peut également faire

référence à plusieurs segments d'un même anneau dont la circonférence totale est supérieure ou égale à 90 % de la circonférence de l'anneau.

[0062] Dans le premier mode de mise en œuvre représenté par les figures 3A-3C, le substrat dégradé est le substrat donneur 50. Autrement dit, la portion dégradée 60 appartient au substrat donneur 50. Elle est située, dans l'assemblage des substrats 40 et 50, à la verticale de l'interface entre la couche de silicium poreux 42 et la portion périphérique en silicium non-poreux 44 (autrement dit, la projection verticale de l'interface traverse la portion dégradée 60). En outre, elle s'étend jusqu'au flanc du substrat dégradé (ici le substrat donneur 50).

[0063] La portion dégradée 60 des figures 3A-3C est formée par une portion en retrait par rapport à la première face 50A du substrat donneur 50. Cette portion en retrait, aussi appelée portion évidée, peut être obtenue en formant une cavité (annulaire ou sensiblement annulaire) dans le substrat donneur 50 depuis la première face 50A (cf. Fig.3A). La profondeur P de cette cavité, mesurée depuis la première face 50A, est supérieure à la topologie du bord du substrat support 40 (pour ne pas risquer de coller au substrat support). En outre, elle est avantageusement supérieure à la profondeur d'implantation des ions légers pour former le plan fragile enterré 50B. Elle est de préférence comprise entre 200 nm et 10 μm , par exemple 6 μm . La cavité peut être obtenue par gravure ou microfraisage.

[0064] Un avantage de ce premier mode de mise en œuvre est que la couche superficielle 51 transférée sur le substrat support 40 présente alors un contour net (cf. Fig.3C). Par ailleurs, lorsque la profondeur P de la cavité est supérieure ou égale à deux fois la profondeur d'implantation, le substrat donneur 50 peut être réutilisé sans avoir besoin de former à nouveau la cavité.

[0065] Dans le deuxième mode de mise en œuvre représenté par les figures 4A-4C, le substrat dégradé est au contraire le substrat support 40. Autrement dit, la portion dégradée 60 appartient au substrat support 40. Comme précédemment, elle s'étend depuis le flanc du substrat dégradé (ici le substrat support 40) jusqu'à atteindre ou dépasser la projection verticale de l'interface entre la couche de silicium poreux 42 et la portion périphérique 44.

[0066] La portion dégradée 60 des figures 4A-4C est constituée par une portion texturée de la couche diélectrique 43, cette portion étant texturée de manière à

présenter une rugosité de surface supérieure ou égale à 1 nm. En effet, une trop forte rugosité empêche le collage du substrat support 40 et du substrat donneur 50. En dehors de la portion dégradée 60, la rugosité de surface des substrats support et donneur 40, 50 est donc strictement inférieure à 1 nm.

5 [0067] La portion texturée peut être obtenue par gravure de la couche diélectrique 43, par traitement chimique, par traitement plasma, par bombardement par faisceau d'ions, par recuit laser nanoseconde ou par application (poinçonnage) d'un anneau texturé pour créer des défauts.

10 [0068] Dans une première variante de mise en œuvre (non représentée par les figures), la portion dégradée 60 est une portion texturée ($R_q \geq 1$ nm) appartenant au substrat donneur 50, et plus particulièrement à la couche superficielle 51.

[0069] Dans une deuxième variante de mise en œuvre (également non représentée par les figures), la portion dégradée 60 est une portion en retrait appartenant au substrat support 40, et plus particulièrement à la couche diélectrique 43. La profondeur de la cavité correspondante est de préférence strictement inférieure à l'épaisseur de la couche diélectrique 43.

20 [0070] Ainsi, dans ces deux premiers modes de mise en œuvre et leurs variantes, la portion dégradée 60 est agencée de sorte à obtenir une onde de fracture qui se propage au-dessus d'un milieu homogène comprenant la couche de silicium poreux 42. Il n'y a alors pas de fissures. La largeur L2 de la portion dégradée 60 est strictement supérieure à la largeur L1 de la portion périphérique 44, et de préférence comprise entre 2 mm et 6 mm.

25 [0071] Dans le troisième mode de mise en œuvre représenté par les figures 5A-5C, la portion dégradée 60 appartient au substrat support 40. Elle est également située (dans l'assemblage des substrats 40 et 50) à la verticale de l'interface entre la couche de silicium poreux 42 et la portion périphérique 44. En revanche, et contrairement au deuxième mode de mise en œuvre (Figs. 4A-4C), elle ne s'étend pas jusqu'au flanc du substrat support 40. Autrement dit, elle est espacée du flanc du substrat support 40. Elle se situe à une distance d inférieure à 5 mm du flanc du substrat support 40.

30 [0072] La portion dégradée 60 peut être formée par une portion en retrait de la couche diélectrique 43, comme cela est représenté sur les figures 5A-5C (et comme dans la deuxième variante de mise en œuvre), ou par une portion texturée de forte

rugosité de la couche diélectrique 43 (comme dans le mode de mise en œuvre des figures 4A-4C).

[0073] Dans le quatrième mode de mise en œuvre représenté par les figures 6A-6C, la portion dégradée 60 appartient au substrat donneur 50. Elle est également
5 située à la verticale de l'interface entre la couche de silicium poreux 42 et la portion périphérique 44. En revanche, et contrairement au premier mode de mise en œuvre (Figs. 3A-3C), elle ne s'étend pas jusqu'au flanc du substrat donneur 50. Elle se situe néanmoins à une distance d inférieure à 5 mm du flanc du substrat donneur 50. La
10 portion dégradée 60 peut être formée par une portion en retrait par rapport à la première face 50A du substrat donneur 50, comme cela est représenté sur les figures 6A-6C (et comme dans le mode de mise en œuvre des figures 3A-3C), ou par une portion texturée de forte rugosité de la couche superficielle 51 (comme dans la première variante de mise en œuvre).

[0074] Dans ces troisième et quatrième modes de mise en œuvre, la portion
15 dégradée 60 est agencée de sorte à obtenir deux ondes de fracture se propageant chacune dans une région spécifique (périphérique ou centrale) du plan fragile enterré 50B, au-dessus d'un milieu homogène (comprenant soit la couche de silicium poreux 42, soit la portion périphérique 44). Il n'existe donc que deux fronts de fracture qui n'ont pas la possibilité de se rejoindre, étant donné que les ondes de fracture ne se
20 propagent pas en regard de la portion dégradée 60 (absence de collage de la couche superficielle 51). La largeur L_3 de la portion dégradée 60 est de préférence comprise entre 10 μm et 4 mm.

[0075] Les troisième et quatrième modes de mise en œuvre du procédé de fabrication permettent en outre d'obtenir une portion (annulaire) de couche active à la
25 périphérie de la structure multicouche 30 (contrairement aux précédents modes de mise en œuvre), ce qui peut s'avérer utile pour l'intégration des composants microélectroniques.

[0076] Dans le cinquième mode de mise en œuvre représenté par les figures 7A-7C, la portion dégradée 60 est constituée par une cavité (annulaire ou sensiblement
30 annulaire) qui s'étend (depuis la face de collage du substrat support 40) dans la couche de silicium poreux 42, à une distance d inférieure à 7 mm du flanc du substrat support 40 et à une distance d' inférieure à 2 mm de l'interface entre la couche de silicium

poreux 42 et la portion périphérique 44. La cavité 60 peut être formée par gravure, microfraisage ou recuit laser nanoseconde. Sa largeur L4 est de préférence comprise entre 10 μm et 1 mm.

5 [0077] Avantageusement, la cavité 60 s'étend sur toute l'épaisseur de la couche de silicium poreux 42.

[0078] Cette cavité 60 permet à la couche de silicium poreux 42 de se déformer (ou réarranger) au moins en partie par le flanc plutôt que verticalement, évitant ainsi des excroissances ou inhomogénéités qui peuvent nuire à la qualité du collage (et créer par conséquent des zones non transférées).

10 [0079] Un matériau diélectrique, typiquement celui formant la couche diélectrique 43, peut recouvrir le fond et les parois latérales de la cavité 60, sans toutefois la remplir entièrement. Par ailleurs, la cavité 60 peut être (avec ou sans revêtement diélectrique sur le fond et les parois latérales) partiellement ou totalement remplie d'un matériau absorbant l'onde de fracture, formant ainsi un caisson de matériau absorbant. Le
15 matériau absorbant présente un module de Young inférieur à celui du silicium poreux (soit inférieur à 20 GPa).

[0080] A nouveau, la cavité 60 ou le caisson absorbant permet de distinguer deux zones distinctes de propagation des ondes de fracture, au-dessus d'un milieu homogène ou pratiquement homogène, ce qui empêche l'apparition de fissures.

20 [0081] Dans le sixième mode de mise en œuvre représenté par les figures 8A-8C, la portion dégradée 60 est réalisée sur l'un et/ou l'autre des substrats 40-50 (sur les deux dans l'exemple des figures 8A-8C) par optimisation des chanfreins de bords de plaque. Cette optimisation est par exemple réalisée par gravure latérale (« edge-grinding ») de sorte que la partie chanfreinée de bord de plaque (constituant la portion
25 dégradée 60) s'étende jusqu'à la couche de silicium poreux 42 (avant assemblage lorsqu'elle appartient au substrat support 40 et après assemblage lorsqu'elle appartient au substrat donneur 50) afin qu'il ne puisse pas y avoir de collage au-delà de la couche de silicium poreux 42.

[0082] Dans le septième mode de mise en œuvre représenté par les figures 9A-
30 9C, la couche de silicium poreux 42 comprend une portion centrale 421 ayant une épaisseur e_1 sensiblement constante et une portion périphérique 422 d'épaisseur croissante e_2 en direction du flanc du substrat support 40. Par sensiblement constante,

on entend que l'épaisseur e_1 de la portion centrale 421 ne varie pas de plus de 5 %. En revanche, l'épaisseur e_2 de la portion périphérique 422 peut varier de plus de 30 % entre l'interface avec la portion centrale 421 et le flanc du substrat support 40.

[0083] Une telle couche de silicium poreux 42 est notamment obtenue lorsqu'un équipement de porosification de type « simple cellule » est utilisé (pour mémoire, toute une face du premier substrat est exposée au milieu acide). La portion périphérique 422 d'épaisseur croissante présente une largeur L_1' qui peut varier entre 2 mm et 25 mm.

[0084] Dans ce cas de figure, la structure multicouche 30 n'est pratiquement pas concernée par le phénomène de fissures, car l'onde de fracture se propage au-dessus d'un milieu (de composition) globalement homogène. En revanche, l'inhomogénéité d'épaisseur du silicium poreux en bord de plaquette est responsable d'une augmentation de la courbure de la structure multicouche 30 lors des recuits, notamment lors du recuit de consolidation de l'interface de collage qui peut atteindre 1000 °C (la structure multicouche 30 peut présenter après recuit une flèche de 600 μm).

[0085] Pour limiter ou annuler l'effet du gradient d'épaisseur, et donc diminuer la courbure de la structure multicouche 30, une portion dégradée 60 est aménagée dans l'un au moins des substrats support et donneur 40, 50. La portion dégradée 60 est située, dans l'assemblage du substrat support 40 et du substrat donneur 50, à la verticale de la transition entre la portion centrale 421 et la portion périphérique 422 de la couche de silicium poreux 42.

[0086] La portion dégradée 60 peut être une portion en retrait, une portion texturée (de rugosité supérieure ou égale à 1 nm ; cf. Figs. 9A-9C), une cavité (remplie ou non de matériau absorbant), une portion chanfreinée de bord de plaque, telle que décrite précédemment. Elle peut s'étendre jusqu'au flanc du substrat dégradé ($L_2 > L_1'$). Sa largeur L_2 est alors avantageusement comprise entre 3 mm et 26 mm.

[0087] La portion en retrait dans la couche diélectrique 43 est la solution la plus favorable, car la couche diélectrique 43 joue également un rôle dans la courbure de la structure multicouche 30.

[0088] D'une manière plus générale, la portion dégradée 60 est située à moins de 25 mm du flanc du substrat dégradé, et de préférence à moins de 7 mm dans le mode de mise en œuvre des figures 7A-7C et à moins de 5 mm dans les modes de mise en

œuvre des figures 3A-3C, 4A-4C, 5A-5C, 6A-6C et 8A-8C. Ainsi, les risques de fissures de la couche superficielle 51 et/ou de courbure excessive de la structure multicouche 30 engendrés par les inhomogénéités au bord de l'assemblage peuvent être diminués.

5 [0089] Les figures 10A-10C représentent un mode de mise en œuvre de l'étape de fourniture du substrat support 40, permettant de recréer la structure comprenant une portion périphérique en silicium non-poreux 44 (cf. Figs. 3A-3C, 4A-4C, 5A-5C, 6A-6C, 7A-7C, 8A-8C), quand bien même un équipement de porosification de type « simple cellule » est employé pour former la couche de silicium poreux 42.

10 [0090] Au cours d'une première sous-étape S11 illustrée par la figure 10A, un premier substrat 90 en silicium est décaissé (par exemple par gravure) de manière à former une cavité centrale 91 délimitée latéralement par un anneau 92 (en silicium). L'anneau 92 constitue une portion périphérique du premier substrat 90.

[0091] L'épaisseur e_3 de cet anneau 92 (égale à la profondeur de gravure) est
15 supérieure ou égale à l'épaisseur (e_2) maximale de la couche de silicium poreux à former (c'est-à-dire l'épaisseur au niveau du flanc). Ainsi, lors de la deuxième sous-étape S12 de porosification au moyen d'un équipement de porosification de type « simple cellule » (cf. figure 10B), la couche de silicium poreux 42' formée ne s'étend pas à la totalité de l'anneau 92. Une portion enfouie 921 de l'anneau 92 est laissée
20 intacte. De préférence, la largeur L_5 de l'anneau 92 est telle que la portion périphérique d'épaisseur croissante de la couche de silicium poreux 42' se situe entièrement dans l'anneau 92.

[0092] Enfin, lors d'une troisième sous-étape S23 (cf. figure 10C), l'anneau 92 est éliminé entièrement de manière à obtenir une surface plane avec la portion centrale
25 (d'épaisseur e_1 sensiblement constante) de la couche de silicium poreux 42'.

[0093] La délimitation d'un anneau 92 à la périphérie du premier substrat 90 lors de la première sous-étape S11 permet donc de protéger une portion en silicium sous-jacente du procédé de porosification (formant ladite portion périphérique 44 du substrat support 40), cette portion en silicium se retrouvant disposée autour de la portion de
30 silicium poreux finalement conservée (formant ladite couche de silicium poreux 42 du substrat support 40).

[0094] Ce mode de mise en œuvre particulier de l'étape S1 de fourniture du substrat support 40 évite également que le silicium poreux ne s'étende sur le flanc de la structure multicouche 30, ce qui peut être source de fragilité ou de contamination (ex. infiltration des solutions de gravure, de nettoyage... employées lors de la fabrication des composants).

[0095] Comme indiqué précédemment, la portion dégradée 60 du substrat support 40 ou du substrat donneur 50 peut avoir une forme qui n'est pas totalement annulaire (« sensiblement annulaire »). Autrement dit, il peut être laissé intacte une portion du substrat support 40 ou du substrat donneur 50 dans le but de créer une zone d'amorce de la fracture au niveau du bord.

[0096] La figure 11 représente, à titre d'exemple, la face de collage du substrat support 40 de la figure 4A. Le cercle en traits pointillés représente l'interface entre la couche de silicium poreux 42, au centre du substrat, et la portion périphérique en silicium non-poreux 44. Une portion non dégradée 70 (ici de la couche diélectrique 43) est située dans le prolongement de la portion dégradée 60 en segment d'anneau, de sorte qu'elle complète l'anneau. Par « portion non dégradée », on entend une portion qui est collée à l'autre des substrats lors de l'étape S3 d'assemblage.

[0097] La portion non dégradée 70 est avantageusement agencée de manière à englober une encoche 80 (communément appelée « notch ») du substrat support 40 (ou du substrat donneur 50), comme cela est représenté sur la figure 11.

[0098] En référence aux figures 3C, 4C, 5C, 6C, 7C, 8C et 9C, la structure multicouche 30 comprend ainsi la couche de support 41, la couche de silicium poreux 42 disposée sur la couche de support 41, une couche diélectrique 43, 512 (couche diélectrique 43 et/ou sous-couche diélectrique 512) disposée sur la couche de silicium poreux 42 et une couche active 51, 511 (couche superficielle/active 51 ou sous-couche active 511) disposée sur la couche diélectrique 43, 512.

[0099] Dans le cas d'un oxyde, la couche diélectrique 43, 512 peut également être appelée couche d'oxyde enterrée ou BOX (pour « buried oxide layer » en anglais).

[00100] Une particularité de la structure multicouche 30 est que la couche active 51, 511 comprend un évidement 510 de forme annulaire ou sensiblement annulaire. L'évidement 510 s'étend jusqu'à la couche diélectrique 43, autrement dit sur toute

l'épaisseur de la couche active 51, 511. Ainsi, la couche active 51, 511 ne recouvre pas entièrement la couche de support 41.

[00101] Un tel évidement dans la couche active 51, 511 près du flanc de la structure multicouche 30 est largement moins préjudiciable qu'une courbure excessive ou que
5 des fissures pour la fabrication de composants microélectronique (ces fissures s'étendant généralement beaucoup plus vers le centre de la plaquette).

REVENDICATIONS

[Revendication 1] Procédé de fabrication d'une structure multicouche (30), comprenant les étapes suivantes :

- 5 - fournir (S1) un substrat support (40) comprenant une couche de support (41) et une couche de silicium poreux (42) disposée sur la couche de support ;
- fournir (S2) un substrat donneur (50) comprenant une première face (50A), un plan fragile enterré (50B) et une couche superficielle (51) délimitée par la première face et le plan fragile enterré ;
- 10 - assembler (S3) le substrat support (40) et le substrat donneur (50) par collage, la couche superficielle (51) du substrat donneur étant disposée en contact avec le substrat support ;
- séparer (S4) la couche superficielle (51) du substrat donneur (50) par fracture suivant le plan fragile enterré (50B) ;
- 15 procédé caractérisé en ce qu'au moins l'un des substrats support et donneur (40, 50), dit substrat dégradé, comprend une portion dégradée (60) de manière à empêcher son collage à l'autre des substrats support et donneur (50, 40) lors de l'étape d'assemblage, la portion dégradée (60) ayant une forme annulaire ou sensiblement annulaire et étant située à moins de 25 mm du flanc dudit substrat dégradé.
- 20 [Revendication 2] Procédé selon la revendication 1, dans lequel le substrat support (40) comprend en outre une portion périphérique en silicium non-poreux (44) disposée autour de la couche de silicium poreux (42) et dans lequel la portion dégradée (60) est située, dans l'assemblage du substrat support (40) et du substrat donneur (50), à la verticale d'une interface entre la portion périphérique en silicium non-poreux (44) et la
- 25 couche de silicium poreux (42).

[Revendication 3] Procédé selon la revendication 1, dans lequel la couche de silicium poreux (42) comprend une portion centrale (421) ayant une première épaisseur (e1) sensiblement constante et une portion périphérique (422) ayant une deuxième épaisseur (e2) croissante en direction du flanc du substrat support (40) et

30 dans lequel la portion dégradée (60) est située, dans l'assemblage du substrat support

(40) et du substrat donneur (50), à la verticale d'une transition entre la portion centrale (421) et la portion périphérique (422) de la couche de silicium poreux (42).

[Revendication 4] Procédé selon l'une quelconque des revendications 1 à 3, dans lequel la portion dégradée (60) s'étend en outre jusqu'au flanc dudit substrat dégradé.

- 5 [Revendication 5] Procédé selon l'une quelconque des revendications 1 à 3, dans lequel la portion dégradée (60) est espacée du flanc dudit substrat dégradé et présente une largeur (L3) comprise entre 10 μm et 4 mm.

[Revendication 6] Procédé selon l'une quelconque des revendications 1 à 5, dans lequel la portion dégradée (60) est constituée par une portion en retrait.

- 10 [Revendication 7] Procédé selon la revendication 6, dans lequel la portion en retrait appartient au substrat donneur (50).

[Revendication 8] Procédé selon la revendication 7, dans lequel l'étape (S2) de fourniture du substrat donneur (50) comprend une sous-étape d'implantation d'ions légers dans un premier substrat à une profondeur d'implantation pour former le plan fragile enterré (50B), la portion en retrait étant obtenue en formant une cavité d'une
15 profondeur (P) supérieure à la profondeur d'implantation.

[Revendication 9] Procédé selon l'une quelconque des revendications 1 à 5, dans lequel la portion dégradée (60) est constituée par une portion texturée présentant une rugosité de surface supérieure ou égale à 1 nm.

- 20 [Revendication 10] Procédé selon la revendication 1, dans lequel le substrat support (40) comprend en outre une portion périphérique en silicium non-poreux (44) disposée autour de la couche de silicium poreux (42) et dans lequel la portion dégradée (60) est constituée par une cavité s'étendant dans la couche de silicium poreux (42) et située à une distance (d') inférieure à 2 mm d'une interface entre la portion périphérique en
25 silicium non-poreux (44) et la couche de silicium poreux (42).

[Revendication 11] Procédé selon la revendication 10, dans lequel la cavité est remplie d'un matériau présentant un module de Young inférieure à celui du silicium poreux.

- [Revendication 12] Procédé selon l'une quelconque des revendications 1 à 11, dans
30 lequel le substrat support (40) comprend en outre une couche diélectrique (43) disposée sur la couche de silicium poreux (42).

[Revendication 13] Procédé selon l'une quelconque des revendications 1 à 12, dans lequel la portion dégradée (60) est sensiblement annulaire et dans lequel ledit substrat dégradé comprend une portion dite non-dégradée (70) située dans le prolongement de la portion dégradée (60), ladite portion non-dégradée (70) étant collée à l'autre des

5 substrats support et donneur (50, 40) lors de l'étape (S3) d'assemblage.