

硅光调制器

[0001] 本申请要求于2022年7月7日提交中国专利局、申请号为202210847124.8、发明名称为“硅光调制器”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

[0002] 本发明属于半导体技术领域，具体涉及一种硅光调制器。

背景技术

[0003] 光波导器件，比如电光调制器，是光互联、光通讯中的核心器件之一，用于将电信号转变为光信号。光电调制器可以与激光器、探测器和其他波分复用器件构成一个完整的功能性传输模块，广泛适用于数据中心、骨干网。

[0004] 硅基电光调制器已经在多种硅基、混合硅基，例如绝缘衬底上硅(Silicon-On-Insulator, SOI)上实现。硅基电光调制器采用等离子色散效应的调制机理，即外加电压改变波导中载流子浓度，从而引起波导有效折射率的变化，实现相位的调制。

[0005] 载流子耗尽型硅基电光调制器是使用较多的调制器，可实现高速调制，其电光带宽极大程度上取决于波导结构中的PN结的结电容以及串联电阻的阻值。

[0006] 比如，通过减小PN结的结电容来提升电光带宽，然而，PN结的结电容的大小和调制器的调制效率的高低密切相关，一般很难减小。

[0007] 再比如，通过降低串联电阻的阻值来提升电光带宽，具体地，串联电阻的阻值可以通过(a)提高平板区的掺杂浓度、(b)减小中高掺杂区与凸条区的边缘之间的距离来降低，然而，上述的(a)和(b)两种方式，都会或多或少增加调制器的光学损耗。

[0008] 尤其是在下一代单波100Gbaud及以上应用环境中，电光调制器的带宽受到极大挑战。

[0009] 故此，如何有效降低光学损耗，并避免对调制效率产生不良影响，进而使得电光带宽能够尽可能地提升，是一个亟待解决的重要问题。

发明概述

技术问题

[0010] 为解决现有技术的问题，本发明的目的在于提供一种硅光调制器。

技术方案

[0011] 为实现上述发明目的，一实施方式提供一种硅光调制器，其包括自下而上层叠布置的衬底、第一绝缘层、掺杂层和第二绝缘层；

[0012] 所述掺杂层包括在左右方向上依次排布的第一平板区、凸条区和第二平板区；

[0013] 所述凸条区具有第一侧部和第二侧部，所述第一侧部与所述第一平板区相接并构成掺杂层的第一导电性区域，所述第二侧部与所述第一平板区相接并构成掺杂层的第二导电性区域，所述第一侧部和所述第二侧部相接并构成所述掺杂层的结电容；

[0014] 所述硅光调制器还包括覆盖条，所述覆盖条位于所述凸条区上方并且覆盖所述第一侧部和所述第二侧部的相接面，所述覆盖条的折射率大于所述第二绝缘层、所述第一绝缘层的折射率。

[0015] 优选地，所述覆盖条以所述第一侧部和所述第二侧部的相接面为镜面呈左右对称。

[0016] 优选地，所述覆盖条在左右方向上的宽度不小于所述凸条区在左右方向上的宽度的1/10。

[0017] 优选地，所述覆盖条在左右方向上的两端，分别对齐于所述凸条区的两端或伸出所述凸条区的两端。

[0018] 优选地，所述覆盖条包括宽度渐变区和宽度不变区，所述宽度渐变区位于所述覆盖条长度方向上的两端，所述宽度不变区位于所述宽度渐变区之间，所述宽度渐变区自与所述宽度不变区相邻端到所述覆盖条边缘端宽度逐渐变小。

[0019] 优选地，在上下方向上，所述覆盖条的厚度为1~500nm，所述凸条区的厚度为100~500nm，所述第一平板区和所述第二平板区的厚度分别为所述凸条区的厚度的1/10~4/5。

[0020] 优选地，所述覆盖条与所述凸条区的上表面在上下方向的间距为0~500nm；

[0021] 并且，当所述间距不为0时，所述覆盖条与所述凸条区的上表面之间由部分所

述第二绝缘层填充。

- [0022] 优选地，所述第二绝缘层和/或所述第一绝缘层的材质为二氧化硅；
- [0023] 所述覆盖条的材质设置为多晶硅、非晶硅、单晶硅或氮化硅。
- [0024] 优选地，所述第一导电性区域为P型导电性区域，所述第二导电性区域为N型导电性区域。
- [0025] 优选地，所述P型导电性区域包括构成所述第一侧部的P型掺杂区、以及位于所述第一平板区的P型中度掺杂区和P型高度掺杂区，所述P型掺杂区、P型中度掺杂区、P型高度掺杂区在左右方向上依次相接且掺杂浓度依次增高；
- [0026] 所述N型导电性区域包括构成所述第二侧部的N型掺杂区、以及位于所述第二平板区的N型中度掺杂区和N型高度掺杂区，所述N型掺杂区、N型中度掺杂区、N型高度掺杂区在左右方向上依次相接且掺杂浓度依次增高。

有益效果

- [0027] 与常用技术相比，本发明的技术效果在于：对于同一个掺杂层而言，通过增设覆盖条相较于无覆盖条，能够使得掺杂层的光学损耗显著降低，并且基本上不会对调制效率产生不良影响，以便于能够尽可能地提升电光带宽，例如，覆盖条对光学损耗的降低作用，使得可以通过比如提高平板区的掺杂浓度、减小中高掺杂区与凸条区边缘的间距等方式来尽可能地降低掺杂层的串联电阻的阻值，进而达到无不良影响的同时尽可能地提升电光带宽的效果。

附图说明

- [0028] 图1是本发明一实施方式的硅光调制器的剖面示意图；
- [0029] 图2是本发明一实施方式的硅光调制器的掺杂层和覆盖条的剖面结构图，其中示出了掺杂层基于构型角度下的结构；
- [0030] 图3是本发明另一实施方式的硅光调制器的掺杂层和覆盖条结构的俯视图；
- [0031] 图4是本发明一实施方式的硅光调制器的掺杂层和覆盖条的另一剖面结构图，其中示出了掺杂层基于组成成分角度下的结构；
- [0032] 图5是本发明一变化实施方式的硅光调制器的掺杂层和覆盖条的另一剖面结构图，其中示出了掺杂层基于组成成分角度下的结构。

本发明的实施方式

- [0033] 以下将结合附图所示的具体实施方式对本申请进行详细描述。但这些实施方式并不限制本申请，本领域的普通技术人员根据这些实施方式所做出的结构、方法、或功能上的变换均包含在本申请的保护范围内。
- [0034] 参图1，本发明一实施方式提供了一种硅光调制器100，例如是载流子耗尽型硅基电光调制器。
- [0035] 本实施例中，硅光调制器100包括衬底10、第一绝缘层20、掺杂层30、第二绝缘层40和覆盖条50。
- [0036] 衬底10、第一绝缘层20、掺杂层30、第二绝缘层40在第一方向上依次层叠布置，在本申请中大致以衬底10相对于掺杂层30的方位界定“下”，以掺杂层30相对于衬底10的方位界定“上”，也即所述第一方向定义出上下方向。相应的，衬底10、第一绝缘层20、掺杂层30、第二绝缘层40自下而上依次层叠。
- [0037] 参图2，掺杂层30包括在第二方向上依次排布的第一平板区301、凸条区303和第二平板区302，凸条区303在所述第一方向上背离衬底10凸出于第一平板区301和第二平板区302。所述第二方向垂直于所述第一方向，在本申请中以第二方向定义出左右方向。相应的，第一平板区301和第二平板区302分别位于凸条区303的左右两侧。
- [0038] 可选地，第一平板区301、凸条区303和第二平板区302均设置在第一绝缘层20的上表面，三者的下表面共平面；凸条区303在上下方向上的厚度 $H1$ 大于第一平板区301在上下方向上的厚度 $h1$ ，以及大于第二平板区302在上下方向上的厚度 $h2$ 。
- [0039] 例如，凸条区303在上下方向上的厚度 $H1$ 为 $100\sim 500\text{nm}$ ，第一平板区301在上下方向上的厚度 $h1$ 为 $H1$ 的 $1/10\sim 4/5$ ，第二平板区302在上下方向上的厚度 $h2$ 也为 $H1$ 的 $1/10\sim 4/5$ 。在本实施例中， $h1$ 等于 $h2$ ，也即第一平板区301和第二平板区302等厚，二者的上表面也共平面。当然，厚度 $H1$ 、 $h1$ 和 $h2$ 的取值不限于此。
- [0040] 另外，可选地，第一平板区301在左右方向上的宽度等于第二平板区302在左右方向上的宽度。
- [0041] 需要说明的是，虽然本申请中对掺杂层30按照上表面高低不同而划分了第一平

板区301、凸条区303和第二平板区302，并在图中以虚线示意出了第一平板区301和凸条区303相接处（参图2中左侧虚线）、第二平板区302和凸条区303相接处（参图2中右侧虚线）。然而，掺杂层30可以是一体化的结构。

[0042] 参图2和图4，凸条区303具有左右并排的第一侧部303a和第二侧部303b。

[0043] 第一侧部303a与第一平板区301相接，并且二者共同构成掺杂层30的第一导电性区域31，例如，第一导电性区域31为P型导电性区域31，其材质为单晶硅或多晶硅中注入硼、铝、镓或铟等杂质；第二侧部303b与第二平板区302相接，并且二者共同构成掺杂层30的第二导电性区域32，例如，第二导电性区域32为N型导电性区域32，其材质为单晶硅或多晶硅中注入磷或砷等杂质；第一侧部303a和第二侧部303b相接，并构成掺杂层30的结电容，例如构成PN结，而第一侧部303a和第二侧部303b的相接面X即构成所述PN结的界面。

[0044] 在本申请中，覆盖条50位于凸条区303上方，其覆盖第一侧部303a和第二侧部303b的相接面X，并且该覆盖条50的折射率大于第二绝缘层40、第一绝缘层20的折射率。如此，对于同一个掺杂层30而言，通过增设覆盖条50，能够使得掺杂层30的光学损耗显著降低，并且基本上不会对调制效率产生不良影响。

[0045] 例如，通过仿真试验得到，对于同一个掺杂层30，在如本实施例中增加覆盖条50的情况下，相较于无覆盖条50，掺杂层30的结电容（比如凸条区303）的耗尽区内的光场限制因子基本没有变化，经计算，调制效率降低不超过1%甚至完全不降低；而且，掺杂层30的结电容的耗尽区外的光场限制因子有了比较明显的减少，光学损耗得到了近20%的降低。

[0046] 在此，对上述效果从原理上进行简单分析：对于掺杂层而言，从结电容泄漏到串联电阻（比如第一平板区301、第二平板区302）的光场无法起到任何调制作用，但是却会引起光学损耗；在本申请中通过设置比第二绝缘层20和第一绝缘层40的折射率更高的覆盖条50，使得整个光场分布会呈现向上抬升的变化，泄漏到串联电阻的光场会减弱，从而使得光学损耗显著降低，并且基本上不会对调制效率产生不良影响。

[0047] 在一实施方式中，覆盖条50以第一侧部303a和第二侧部303b的相接面X为镜面呈左右对称，如此，对于同一个掺杂层30，在如本实施例中增加覆盖条50的情

况下，相较于无覆盖条50，可以保证整体光场基本保持自下而上抬升而不会伴随左右方向上的偏移。

[0048] 参图2，覆盖条50在左右方向上的宽度 W_1 不小于凸条区303在左右方向上的宽度 W_2 的 $1/10$ 。例如，覆盖条50在左右方向上的两端501、502，可以分别对齐于凸条区303的两端3031、3032，此时也即宽度 W_1 等于宽度 W_2 ；或者，覆盖条50在左右方向上的两端501、502，如图2所示意的，分别延伸出凸条区303的两端3031、3032，比如覆盖条50的一端501向图中左侧延伸出凸条区303的一端3031、覆盖条50的另一端502向图中右侧延伸出凸条区303的另一端3032，此时也即宽度 W_1 大于宽度 W_2 。当然，覆盖条50的两端501、502和凸条区303的两端3031、3032的位置关系，以及宽度 W_1 和宽度 W_2 的大小关系，不限于此。

[0049] 在另一实施方式中，如图3所示，覆盖条50包括宽度渐变区503和宽度不变区504，宽度渐变区503位于覆盖条50长度方向上的两端，宽度不变区504位于宽度渐变区503之间，宽度渐变区503自与宽度不变区504相邻端到覆盖条50边缘端宽度逐渐变小。即在宽度不变区504处，覆盖条50在左右方向上的两端501、502之间的距离最大且相等，而宽度渐变区503自与宽度不变区504相邻端到覆盖条50边缘端，覆盖条50在左右方向上的两端501、502逐渐靠近，在覆盖条50长度方向上两端处的覆盖条50的宽度 W_1 最小。本实施方式中，在覆盖条50长度方向上，宽度渐变区503的长度 L_1 不大于宽度不变区504的长度 L_2 的 $1/10$ ，比如宽度不变区504的长度 L_2 设置为1mm，则宽度渐变区503的长度 L_1 设置为不超过 $100\ \mu\text{m}$ 。当然，宽度渐变区503的长度 L_1 和宽度不变区504的长度 L_2 之间的长度关系，不限于此。进一步的，本实施方式中宽度渐变区503的最小宽度 W_1 大于0即可，宽度不变区504的宽度 W_1 不小于凸条区303在左右方向上的宽度 W_2 的 $1/10$ 。同样的，宽度渐变区503和宽度不变区504均以第一侧部303a和第二侧部303b的相接面X为镜面呈左右对称。在覆盖条50长度方向上，其两端覆盖条50的宽度呈渐变结构，靠近光波导输入端和输出端处的覆盖条50宽度最小，越靠近耗尽区的覆盖条50宽度越大，能够减少光波导突变带来的光损耗。需要说明的是，虽然本实施方式中对覆盖条50按照其宽度不同而划分了宽度渐变区503和宽度不变区504，并在图中以虚线示意出了宽度渐变区503和宽度不变区504相接处（参图3中虚线）

，然而，覆盖条50可以是一体化的结构。

[0050] 在一实施方式中，在上下方向上，覆盖条50的厚度为1~500nm，当然，其具体尺寸不限于此。

[0051] 在一实施方式中，覆盖条50与凸条区303的上表面在上下方向的间距为0~500nm。也即，覆盖条50与凸条区303的上表面可以紧密贴合设置，此时覆盖条50与凸条区303的上表面的所述间距为0nm；或者是，如附图中所示例的，覆盖条50与凸条区303的上表面的所述间距不为0、且不超过500nm，相应的，此时，覆盖条50与凸条区303的上表面并非紧密贴合，而是二者之间填充有第二绝缘层40。

[0052] 如前所述，覆盖条50的折射率大于第二绝缘层40、第一绝缘层20的折射率。在一实施方式中，第二绝缘层40和/或第一绝缘层20的材质优选为二氧化硅，覆盖条50的材质可以设置为多晶硅、非晶硅、单晶硅或氮化硅，优选设置为多晶硅或非晶硅；而在变化实施方式中，第二绝缘层40和/或第一绝缘层20的材质也可以为氮化硅，覆盖条50的材质则可以设置为多晶硅、非晶硅或单晶硅。

[0053] 进一步地，参图4，P型导电性区域31包括P型掺杂区311、P型中度掺杂区312和P型高度掺杂区313。其中，P型掺杂区311构成凸条区303的第一侧部303a，P型中度掺杂区312和P型高度掺杂区313位于第一平板区301；P型掺杂区311、P型中度掺杂区312、P型高度掺杂区313在左右方向依次相接，并且掺杂浓度依次增高。

[0054] 例如可选地，P型掺杂区311的掺杂浓度可以为 10^{17}cm^{-3} 至 $5 \times 10^{19}\text{cm}^{-3}$ ，P型中度掺杂区312的掺杂浓度为 10^{18}cm^{-3} 至 10^{20}cm^{-3} ，P型高度掺杂区313的掺杂浓度 $\geq 10^{19}\text{cm}^{-3}$ 。

[0055] 类似的，N型导电性区域32包括N型掺杂区321、N型中度掺杂区322和N型高度掺杂区323。其中，N型掺杂区321构成凸条区303的第二侧部303b，N型中度掺杂区322和N型高度掺杂区323位于第二平板区302；N型掺杂区321、N型中度掺杂区322、N型高度掺杂区323在左右方向依次相接，并且掺杂浓度依次增高。

[0056] 例如可选地，N型掺杂区321的掺杂浓度可以为 10^{17}cm^{-3} 至 $5 \times 10^{19}\text{cm}^{-3}$ ，N型中度掺杂区322的掺杂浓度为 10^{18}cm^{-3} 至 10^{20}cm^{-3} ，N型高度掺杂区323的掺杂浓度 $\geq 10^{19}\text{cm}^{-3}$ 。

- [0057] 如图4所示，本实施例中，P型掺杂区311和P型中度掺杂区312相交于第一平板区301内，也即，P型掺杂区311不仅构成凸条区303的第一侧部303a，而且还略微延伸入第一平板区301内；类似的，N型掺杂区321和N型中度掺杂区322也可以相交于第二平板区302内，也即，N型掺杂区321不仅构成凸条区303的第二侧部303b，而且还略微延伸入第二平板区302内。结合前述覆盖条50的作用，通过尽可能地缩小P型中度掺杂区312与凸条区303的边缘（例如图中虚线Y1所示位置）距离、N型中度掺杂区322与凸条区303的边缘（例如图中虚线Y2所示位置）距离，以降低掺杂层30的串联电阻（比如第一平板区301、第二平板区302）的阻值，进而使得硅光调制器100能够在不增大光学损耗和不降低调制效率的情况下，大大提升电光带宽。
- [0058] 如图5所示的变化实施例，P型中度掺杂区312与凸条区303的边缘（即图中虚线Y1所示位置）、N型中度掺杂区322与凸条区303的边缘（即图中虚线Y2所示位置），其距离可以分别为0；也即，P型中度掺杂区312延伸至凸条区303的一边缘处（如图5中虚线Y1所示位置），N型中度掺杂区322延伸至凸条区303的另一边缘处（如图5中虚线Y2所示位置）。如此，可以大大降低掺杂层30的串联电阻（比如第一平板区301、第二平板区302）的阻值，并且结合覆盖条50的作用，使得硅光调制器100相对于现有技术，能够在不增大光学损耗和不降低调制效率的情况下，尽可能大的提升电光带宽。
- [0059] 当然，本申请在覆盖条50的作用下，也可以通过在可行范围内尽可能大的提升P型中度掺杂区312、N型中度掺杂区322、P型高度掺杂区313、N型高度掺杂区323的掺杂浓度，降低掺杂层30的串联电阻（比如第一平板区301、第二平板区302）的阻值，进而达到在不增大光学损耗和不降低调制效率的情况下，尽可能大的提升电光带宽。
- [0060] 综上，本申请一实施方式的有益效果在于：对于同一个掺杂层而言，通过增设覆盖条相较于无覆盖条，能够使得掺杂层的光学损耗显著降低，并且基本上不会对调制效率产生不良影响，如此，使得可以通过比如提高平板区的掺杂浓度、减小中高掺杂区与凸条区边缘的间距等方式来尽可能地降低掺杂层的串联电阻的阻值，进而达到无不良影响的同时能够尽可能地提升电光带宽的效果。

- [0061] 应当理解，虽然本说明书按照实施方式加以描述，但并非每个实施方式仅包含一个独立的技术方案，说明书的这种叙述方式仅仅是为清楚起见，本领域技术人员应当将说明书作为一个整体，各实施方式中的技术方案也可以经适当组合，形成本领域技术人员可以理解的其他实施方式。
- [0062] 上文所列出的一系列详细说明仅仅是针对本申请的可行性实施方式的具体说明，它们并非用以限制本申请的保护范围，凡未脱离本申请技艺精神所作的等效实施方式或变更均应包含在本申请的保护范围之内。

权利要求书

- [权利要求 1] 一种硅光调制器，其包括自下而上层叠布置的衬底、第一绝缘层、掺杂层和第二绝缘层；
所述掺杂层包括在左右方向上依次排布的第一平板区、凸条区和第二平板区；
所述凸条区具有第一侧部和第二侧部，所述第一侧部与所述第一平板区相接并构成掺杂层的第一导电性区域，所述第二侧部与所述第一平板区相接并构成掺杂层的第二导电性区域，所述第一侧部和所述第二侧部相接并构成所述掺杂层的结电容；其特征在于，
所述硅光调制器还包括覆盖条，所述覆盖条位于所述凸条区上方并且覆盖所述第一侧部和所述第二侧部的相接面，所述覆盖条的折射率大于所述第二绝缘层、所述第一绝缘层的折射率。
- [权利要求 2] 根据权利要求1所述的硅光调制器，其特征在于，所述覆盖条以所述第一侧部和所述第二侧部的相接面为镜面呈左右对称。
- [权利要求 3] 根据权利要求1所述的硅光调制器，其特征在于，所述覆盖条在左右方向上的宽度不小于所述凸条区在左右方向上的宽度的 $1/10$ 。
- [权利要求 4] 根据权利要求3所述的硅光调制器，其特征在于，所述覆盖条在左右方向上的两端，分别对齐于所述凸条区的两端或延伸出所述凸条区的两端。
- [权利要求 5] 根据权利要求3所述的硅光调制器，其特征在于，所述覆盖条包括宽度渐变区和宽度不变区，所述宽度渐变区位于所述覆盖条长度方向上的两端，所述宽度不变区位于所述宽度渐变区之间，所述宽度渐变区自与所述宽度不变区相邻端到所述覆盖条边缘端宽度逐渐变小。
- [权利要求 6] 根据权利要求1所述的硅光调制器，其特征在于，在上下方向上，所述覆盖条的厚度为 $1\sim 500\text{nm}$ ，所述凸条区的厚度为 $100\sim 500\text{nm}$ ，所述第一平板区和所述第二平板区的厚度分别为所述凸条区的厚度的 $1/10\sim 4/5$ 。
- [权利要求 7] 根据权利要求1所述的硅光调制器，其特征在于，所述覆盖条与所述

凸条区的上表面在上下方向的间距为0~500nm;

并且,当所述间距不为0时,所述覆盖条与所述凸条区的上表面之间由部分所述第二绝缘层填充。

[权利要求 8] 根据权利要求1所述的硅光调制器,其特征在于,所述第二绝缘层和/或所述第一绝缘层的材质为二氧化硅;

所述覆盖条的材质设置为多晶硅、非晶硅、单晶硅或氮化硅。

[权利要求 9] 根据权利要求1所述的硅光调制器,其特征在于,所述第一导电性区域为P型导电性区域,所述第二导电性区域为N型导电性区域。

[权利要求 10] 根据权利要求9所述的硅光调制器,其特征在于,所述P型导电性区域包括构成所述第一侧部的P型掺杂区、以及位于所述第一平板区的P型中度掺杂区和P型高度掺杂区,所述P型掺杂区、P型中度掺杂区、P型高度掺杂区在左右方向上依次相接且掺杂浓度依次增高;

所述N型导电性区域包括构成所述第二侧部的N型掺杂区、以及位于所述第二平板区的N型中度掺杂区和N型高度掺杂区,所述N型掺杂区、N型中度掺杂区、N型高度掺杂区在左右方向上依次相接且掺杂浓度依次增高。