

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年4月25日(25.04.2024)



(10) 国際公開番号

WO 2024/084957 A1

(51) 国際特許分類:
B24B 37/24 (2012.01) C09K 3/14 (2006.01)
B24B 37/00 (2012.01) H01L 21/301 (2006.01)
C09G 1/02 (2006.01) H01L 21/304 (2006.01)

(21) 国際出願番号: PCT/JP2023/036045

(22) 国際出願日: 2023年10月3日(03.10.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2022-168156 2022年10月20日(20.10.2022) JP
特願 2023-036300 2023年3月9日(09.03.2023) JP

(71) 出願人: A G C 株式会社 (AGC INC.) [JP/JP];
〒1008405 東京都千代田区丸の内一丁目5番1号 Tokyo (JP).

(72) 発明者: 大塚 祐哉 (OTSUKA Yuya); 〒1008405
東京都千代田区丸の内一丁目5番1号
A G C 株式会社内 Tokyo (JP). 赤時 正敏
(AKAJI Masatoshi); 〒1008405 東京都千代田区
丸の内一丁目5番1号 A G C 株式会社内
Tokyo (JP). 渋谷 友洋 (SHIBUYA Tomohiro);
〒1008405 東京都千代田区丸の内一丁目5番
1号 A G C 株式会社内 Tokyo (JP).

(74) 代理人: 家入 健 (IEIRI Takeshi); 〒2210835 神
奈川県横浜市神奈川区鶴屋町三丁目3番

8 アーバンセンター横浜ウエスト 5 階 響
国際特許事務所 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

(54) Title: POLISHING METHOD AND METHOD FOR PRODUCING SEMICONDUCTOR COMPONENT

(54) 発明の名称: 研磨方法及び半導体部品の製造方法

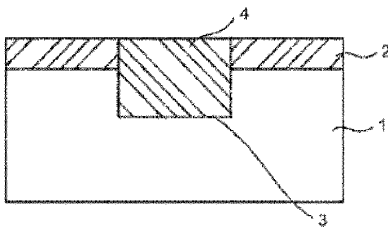


Fig. 1B

(57) Abstract: Provided are: a polishing method which can maintain a sufficiently high insulating-film polishing rate and selectivity and can be sufficiently inhibited from causing polishing flaws; and a method for producing a semiconductor component using the polishing method. The polishing method comprises bringing a surface to be polished into contact with a polishing pad while supplying an abrasive material and polishing the surface by a relative motion of the two, wherein the abrasive material comprises abrasive grains and water and the polishing pad has a polishing layer including a polyurethane resin. The polyurethane resin contains a constituent unit derived from methylene diphenyl diisocyanate (MDI), the content of the methylene diphenyl diisocyanate is 30 mass% or higher with respect to the whole mass of the polishing layer, the polishing layer has a Shore A hardness of 90 degrees or less, the polishing layer has a water absorption of 5% or greater, and the surface to be polished includes an insulating film.

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：十分に高い絶縁膜の研磨速度や選択比を維持しつつも、研磨傷の発生を十分に抑制することができる研磨方法、及び当該研磨方法を用いた半導体部品の製造方法を提供する。研磨剤を供給しながら被研磨面と研磨パッドとを接触させ、両者の相対運動により研磨を行う研磨方法であって、前記研磨剤は、砥粒と、水と、を含有し、前記研磨パッドは、ポリウレタン樹脂を含む研磨層を有し、前記ポリウレタン樹脂は、メチレンジフェニルジイソシアネート（MDI）由来の構成単位を含み、前記メチレンジフェニルジイソシアネートの含有量は、前記研磨層の全質量に対して30質量%以上であり、当該研磨層のショアA硬度は90度以下であり、前記研磨層の吸水率は、5%以上であり、前記被研磨面は、絶縁膜を含む、研磨方法。